



中华人民共和国国家标准

GB/T 35004—2018/IEC/TS 62404:2007

数字集成电路 输入/输出电气接口 模型规范

Logic digital integrated circuits—Specification for I/O interface model for
integrated circuit

(IEC/TS 62404:2007, IDT)

2018-03-15 发布

2018-08-01 实施

中华人民共和国国家质量监督检验检疫总局 发布
中国国家标准化管理委员会

目 次

前言	III
引言	IV
1 范围	1
2 规范性引用文件	1
3 术语和定义	1
4 总则	1
4.1 概述	1
4.2 模型覆盖范围	2
4.3 电路语言	2
4.4 器件模型	2
4.5 模型结构	2
4.6 仿真	2
4.7 与 IBIS 关联	2
5 模型结构	3
6 详细模型描述	6
6.1 描述规则	6
6.2 IC 模型文件	8
6.3 封装模型文件	31
6.4 模块模型文件	38
7 模型的等级	44
附录 A (资料性附录) 模型发布流程	46
附录 B (资料性附录) 模型文件描述的例子	47
B.1 引言	47
B.2 芯片结构及其等效电路	47
B.3 描述示例	47

前 言

本标准按照 GB/T 1.1—2009 给出的规则起草。

本标准使用翻译法等同采用 IEC/TS 62404:2007《数字集成电路 输入/输出电气接口模型规范》。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别这些专利的责任。

本标准由中华人民共和国工业和信息化部提出。

本标准由全国半导体器件标准化技术委员会集成电路分技术委员会(SAC/TC 78)归口。

本标准起草单位:工业和信息化部电子第五研究所、中科院微电子所、深圳国微电子。

本标准主要起草人:何春华、侯波、腾瑞、师谦、恩云飞、刘妙、雷登云、翟芳、余昭杰、梁仕章。

引 言

随着电子系统的快速增长,对包括集成电路电子系统噪声在内的电气性能的准确预测变得越来越重要。虽然可以采用仿真器对电子系统的电气性能进行预测,但需要能够准确描述集成电路的电气特性的模型。用户要求半导体厂商/供应商针对不同的仿真工具提供相应的器件模型,然而其中某些模型与 SPICE 不兼容。由于 SPICE 模型包含特定的工艺参数,因此需要与卖方签署非公开的协议来获取这些参数。

已有的集成电路模型:IBIS(输入/输出缓冲器接口规范,批准号为 IEC 62014-1)具有以下特征:

- I/O 缓冲器的电气特性以表格形式描述,因此公开的特定信息,如工艺参数可大幅减少。
- 很容易得到兼容多个仿真工具的 IBIS 模型。
- 具有能把 SPICE 模型转换成 IBIS 模型的开源工具。

但是 IBIS 模型存在如下问题:

- 电源和地端的电流模型不能够准确地用于电源和地弹分析。
- 由于 IBIS 模型只有输入和输出阶段,因此很难根据输入和输出波形建立负载对电路板的影响模型。IBIS 的固定模型不适合灵活描述其他电路系统。
- 为了准确地仿真 EMI 特性,需要材料常数和三维结构等更多信息。

数字集成电路 输入/输出电气接口 模型规范

1 范围

为了给设备的电气特性分析提供标准,需要考虑以下条目从而使得集成电路的输入信号、输出信号、电源、地端口的电气模型标准化:

- a) 在已有标准基础上进行标准化以解决目前存在的问题以及扩大分析能力。
- b) 为电子电路定义更多灵活的描述规则,以提供更准确的 PCB 分析。
- c) 引入建模等级概念,为每一个应用提供相关数据。
- d) 完善封装和模块的电气模型。

2 规范性引用文件

下列文件对于本文件的应用是必不可少的。凡是注日期的引用文件,仅注日期的版本适用于本文件。凡是不注日期的引用文件,其最新版本(包括所有的修改单)适用于本文件。

IEC 62014-1:2001 电子设计自动化库 第 1 部分:输入/输出缓冲器信息规范 (Electronic design automation libraries—Part 1: Input/output buffer information specifications)(IBIS 3.2 版)

3 术语和定义

在考虑中。

4 总则

4.1 概述

接口模型图如图 1 所示。