



独创性（或创新性）声明

本人声明所呈交的论文是我个人在导师指导下进行的研究工作及取得的研究成功。尽我所知，除了文中特别加以标注和致谢中所罗列的内容外，论文中不包含其他人已经发表或撰写过的研究成果；也不包含为获得西安电子科技大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所作的任何贡献均已在论文中做了明确的说明并表示了谢意。

申请学位论文与资料若有不实之处，本人承担一切相关责任。

本人签名：_____

日期_____

关于论文使用授权的说明

本人完全了解西安电子科技大学有关保留和使用学位论文的规定。即：研究生在校攻读学位期间论文工作的知识产权单位属于西安电子科技大学。本人保证毕业离校后，发表论文或使用论文（与学位论文相关）工作成果时署名单位仍然为西安电子科技大学。学校有权保留送交论文的复印件，允许查阅和借阅论文；学校可以公布论文的全部或部分内容，可以允许采用影印、缩印或其它复制手段保存论文。（保密的论文在解密后遵守此规定）

本人签名：_____

日期_____

导师签名：_____

日期_____

摘 要

穿墙生命探测技术是近年来一个新的研究热点,主要利用电磁波穿透墙壁或者废墟,探测是否有生命体的存在。因其具有受环境条件影响小、穿透能力强、灵敏度高等特点,广泛应用于灾难搜救、打击罪犯、战场救护等领域。

本文首先介绍了生命探测雷达系统的组成结构,重点围绕生命探测雷达的核心——信号处理开展了深入研究。设计了信号处理的硬件,包括信号调理电路、FPGA 外围电路、整机电源电路等 8 个模块。然后,设计了 FPGA 数字信号处理系统,包括 FIR 滤波器、电池电压检测、异步串行通信等 7 个模块。并提出了上位机与信号处理板之间的传输协议,实现了不同数据和命令在两者间的传输。最后,根据穿墙雷达实际采集数据,对 FIR 滤波与小波变换应用于生命信号检测的结果进行了仿真分析。实验结果显示,与 FIR 滤波相比,小波变换对信号检测的群延迟要小的多,并且具有更好的滤波效果。

本文设计的穿墙生命探测系统具有体积小、集成度高和低功耗的特点。调试和试验结果表明,信号处理硬件的设计达到了预期设计要求。

关键词: 穿墙雷达 硬件设计 信号处理

ABSTRACT

The Though-the-Wall Surveillance(TWS) Radar has become a new hotspot recently, which mainly utilize the electromagnetic wave through the wall or ruin to detect whether there are living objects exist under the ruin or behind the wall. WTS Radar has been widely used in search for the men after disaster or find out the hidden criminals or patient monitor because of it has the merit of small volume, high integration and low power cost.

First, this paper introduces the structure of TWS Radar and mainly researches on the core of the life detection radar (Signal Processing). This article mainly designed hardware system on signal processing for TWS Radar, including signal conditioning circuit, periphery circuit for FPGA, power supply circuit and so on. The main function of the signal processing board is receive the signal from fore-end and send to console after processing. Then, digital signal processing system is designed based on FPGA, including FIR filter, battery voltage test, UART and so on, and a transport protocol was proposed to communicate with upper monitor and signal processing board. Finally, we used the collected data to do simulation of slow target signal by the algorithm FIR filter and wavelet filter. The results show that compared with FIR filter, wavelet transform filter has better filtering effect and with fewer group delay.

TWS Radar designed in the article has the merit of small volume, high integration and low power cost. The experiment shows the most parameters of hardware design for TWS Radar can meet the system requirements.

KEYWORDS: Though-the-Wall Radar Hardware Design Signal Processing

目录

第一章 绪 论	1
1.1 研究背景及意义.....	1
1.2 国内外研究现状.....	2
1.3 论文主要内容和工作的.....	3
第二章 穿墙雷达系统简介	5
2.1 工作原理.....	5
2.2 系统构成.....	6
2.2.1 天线.....	7
2.2.2 接收机发射机.....	7
2.2.3 信号处理板.....	8
2.2.4 显控平台.....	8
2.3 本章小结.....	8
第三章 信号处理系统设计	9
3.1 前端接口电路.....	9
3.2 电压跟随电路.....	9
3.3 高通滤直流电路.....	10
3.4 程控增益电路.....	12
3.5 A/D 转换电路.....	13
3.6 FPGA 外围电路.....	15
3.6.1 FPGA 电源电路.....	15
3.6.2 时钟电路设计.....	17
3.6.3 FPGA 配置电路.....	18
3.7 串行通信电路.....	20
3.8 电池电压采集电路.....	20
3.8.1 DS2438 内部的存储器.....	21
3.8.2 状态/标志寄存器.....	22
3.8.3 电压寄存器.....	22
3.9 整机电源电路.....	23
3.10 本章小结.....	24
第四章 FPGA 模块设计	25
4.1 时钟管理模块.....	26
4.2 FIR 滤波器模块.....	27
4.2.1 滤波器技术指标.....	27
4.2.2 逼近技术指标.....	28
4.2.3 硬件实现.....	32
4.3 异步 FIFO 缓存模块.....	35
4.4 异步串行通信模块.....	36
4.4.1 波特率发生器.....	37
4.4.2 串行发送模块.....	38
4.4.3 串行接收模块.....	39

4.5 电池电压检测模块.....	40
4.5.1 DS2438 的工作时序.....	40
4.5.2 DS2438 控制命令.....	42
4.6 程控增益控制模块.....	44
4.7 通信模块.....	45
4.8 本章小结.....	46
第五章 生命信号处理算法研究及调试结果	47
5.1 FIR 滤波器的信号检测	48
5.1.1 FIR 滤波器	48
5.1.2 FIR 滤波器实验仿真结果	48
5.2 小波变换生命信号处理.....	49
5.3 小波变换.....	50
5.3.1 多分辨率频域通道分割.....	51
5.3.2 小波滤波实验仿真结果.....	52
5.4 调试结果.....	54
5.5 本章小结.....	55
结束语.....	57
致 谢.....	59
参考文献.....	61
在读期间研究成果.....	65
附录 A 信号处理板实物图.....	67
附录 B 穿墙生命探测雷达系统整体实物图.....	69

第一章 绪 论

1.1 研究背景及意义

穿墙生命探测(Though-the-Wall Surveillance, 简称 TWS)技术^{[1][2]}是研究障碍物后有无生命现象的一种探测技术。生命信号包括了人的走动、呼吸、心跳、声音、人体热能以及人体的静电场等。生命探测就是采用各种方法和手段来获取这些信号并进行分析,从而判定是否有生命体的存在、存活与否。

目前国际上流行的生命探测技术有光学生命探测技术、红外成像技术、音频生命探测技术以及超低频电磁能生命探测技术等。虽然这些技术有各自的优点,勇士这些技术本身就存在着无法克服的缺点,在实际的应用中会受到各种因素的影响。例如光波无法穿透墙壁、废弃物等,无法实现对遮盖物体后的生命体进行探测和定位。同时,光学、红外和音频探测等技术也容易受环境温度、热物体和声音干扰的影响^[3]。

在一些特殊场合的生命探测中,对于探测技术的穿透性能和环境适应性能有着很高的要求。例如:地震后救援队对坍塌楼房的废墟中需要穿过废墟对幸存者的进行搜救;反恐或解救人质活动中需要穿过墙壁等对建筑物内恐怖分子进行监测;战场上尸体堆下是否有存活的伤员;重症病人实现无人非接触监护等。在这些情况下,以上所述的探测技术由于不具备较好的穿透性而无法获得满意的效果,应用前景不被看好。

为了实现特殊场合的全天候探测,雷达生命探测技术应运而生。雷达生命探测技术的原理就是利用雷达发射电磁波穿过墙壁等遮挡介质,探测墙壁外面或其它非金属覆盖物下人的生命信息。利用电磁波的穿透性进行生命探测相比与其他的几种探测方式的优势在于其非接触生命探测的性能。由于它的主动式探测方式,使其不易受到温度、噪声、现场等不利因素的影响,电磁信号的连续发射机制更增强了它的区域侦测能力。电磁波的良好空间传播特性,具备穿透非金属障碍物的能力,可以探测到在一些废墟、瓦砾、建筑物下是否有活的生命体存在。穿墙生命探测雷达的这种非接触探测方法使得它有很强的适应能力,能够应用于不同环境场合。雷达天线发射的电磁波穿透一定障碍物照射到人体时,反射的回波信号受到人体生命活动(如呼吸、心跳等)引起表面微动的多普勒调制,使得这些回波信号的某些参数发生改变。人体微动与回波幅度、相位之间具有相关性。我们把回波信号经过适当的处理后就能从这些变化中提取相关人体的生命特征信息。对雷达而言,多普勒频移是由于雷达与物体的相对运动而产生的。穿墙生命探测雷达可以利用数字信号处理算法滤除环境中的杂波干扰信号,使得它可以具备很高的灵敏度。针对不同的应用场合,穿墙生命探测雷达可以选择不同的发射功率和发射频段^[4]。

论文选题来自“穿墙生命探测雷达产品化研究”科研项目,在前几代产品的基础上进行改进,不降低设备的技术指标,实现设备的小型化、便携式、降低设备成本,实现产品化。本文主要研究基于 FPGA 的数字信号处理系统设计和生命信号识别的算法。上位机采用基于嵌入式系统的显示控制单元。该系统体积小、成本低、携带方便,具有很高的实用价值。

1.2 国内外研究现状

利用微波进行生命探测是一项新兴的技术。在国外较早的就开始了这方面的研究,许多机构从上个世纪 80 年代就开始了这个方面的研究。而国内则起步相对较晚较晚。

利用生物雷达技术检测人体生命信号的研究组织目前主要集中在俄罗斯、美国、日本等一些发达国家。1994 年, Yamaguchi 等^[5]用 L 频段的调频线性连续波(FM—CW)信号,实现了对埋藏于雪地的生命体进行了识别探测研究。其采用的波段主要是 S、X、Ka 波段,并且利用了雷达双通道微波鉴相等技术,信号提取算法主要采用滤波和 FFT 技术,实现了非接触生命探测。Chen 等^[6]领导的美国密歇根州立大学研究小组采用两种不同频率的雷达连续波天线(L 和 S 波段)同时进行检测,并且取得了较好的结果。现场测试中模拟了地震后建筑物坍塌的废墟,并从废墟中成功检测出了呼吸和心跳信号。但没有提出可行的解决方法来消除由于环境以及操作者所带来的背景噪声对检测效果具有较强的影响。日本的研究小组,主要从事近距离小于 50cm 的生命探测,主要研究透过各类衣服、被褥等对心率、股动脉、颈动脉以及指尖处的脉搏进行探测。日本研究的探测雷达采用了连续波探测信号,两路正交微波检波技术,并采用了最小二乘估计方法进行生命识别,但由于探测距离太近仅适合于临床医学的运用。美国乔治亚州技术研究所研制出了一种手电筒式雷达“Radar Flashlight”,这种雷达能探测到位于墙壁、房门、树丛后的人员。据称,以现成的商业技术为基础已经研制出的手电筒式雷达,设置在房间中即可探测到房间周围的运动人员,也可以探测到静止的、呼吸平稳的可疑人员,由于运动返回的生命信号更强,因此前者的作用距离大大远于后者^[7]。英国剑桥大学在 2003 年推出了研制出的第一代探测反恐雷达,带宽为 2GHz,可以穿透 40 厘米厚的墙,探测距离可达 15 米。在 2005 年,该公司研制的 Prism200 已经具备三维成像能力^[9]。

第四军医大学生物医学工程系是国内最早开始生物雷达探测技术研究的单位,分别研究了 CW、UWB 生物雷达,取得了阶段性研究成果,成功的研制出了我国首台“雷达式生命探测仪”。华东师范大学信息学院的尹秋艳、樊明捷、黄勇等人建立了用微波频谱分析仪检测人体心跳信号的雷达检测系统^[10]。但由于该系

统受到前向散射式微波检测原理的限制,其检测距离不能超 1 米;并且检测信号受到呼吸运动干扰,未能实现呼吸与心跳信息的分离检测。北京航空航天大学、西安电子科技大学等院校也正在展开生命探测方面的研究^{[1][13]}。迄今为止,国内对该技术的研究尚处在初步阶段,文献报道也还很少,国外对该技术的一些关键问题研究报道也少见。因此可以看出对这一方面的工作,还有待于进行更深入系统的研究^[7]。今后的工作就是需要在技术上进一步创新,提高信噪比、检测的精确度和可靠性,在信号处理机方面要提出更完善的低速目标信号检测算法,使这种高技术产品能早日实现产业化^[1]。

1.3 论文主要内容和工作的

本文主要完成了完整穿墙生命探测雷达信号处理硬件和基于 FPGA 的数字信号处理系统的设计,并对后期的生命信号检测中 FIR 滤波和小波变换算法进行了研究,根据实际采集数据对两种算法的结果进行了分析和比较。

本文章节安排如下:

第一章介绍了论文的研究背景和意义,国内外的研究现状。

第二章介绍了穿墙生命探测雷达的工作原理和整体的系统组成。

第三章设计了穿墙生命探测雷达数字信号处理的硬件系统,包括前端接口电路、电压跟随电路、高通滤波电路、程控增益电路、A/D 转换电路、FPGA 外围电路、串行通信电路和整机电源电路。

第四章设计了基于 FPGA 的数字信号处理系统,包括时钟管理模块、FIR 滤波器模块、异步 FIFO 缓存模块、异步串行通信模块、电池电压检测模块和程控增益控制模块。提出了上位机与信号处理板之间的传输协议,设计了通信模块,实现了不同数据和命令在两者间的传输。

第五章根据穿墙雷达实际采集数据对 FIR 滤波与小波变换应用于生命信号检测的结果进行了仿真分析,对比得出小波变换要比 FIR 滤波方法对信号检测的群延迟要小的多,并且具有更好的滤波效果。同时,给出了本文所设计的穿墙生命探测雷达的调试和试验结果。

最后总结了本文所做的工作、不足与展望。

第二章 穿墙雷达系统简介

穿墙生命探测雷达系统发射电磁波穿透介质,照射到人体表面,根据人体的心跳、呼吸时胸腔运动和体动等对电磁波反射产生多普勒效应的原理,通过提取出多普勒频移,实现对生命信号的探测和识别。随着应用领域的拓展,对整个系统的设计朝着体积小、功耗低、操作简单、低功耗的要求发展。本章将主要介绍穿墙生命探测雷达的工作原理和系统构成。

2.1 工作原理

1842 年物理学家多普勒(Doppler)研究发现当发射源与接收者之间有相对径向运动时,接收到的信号频率将发生变化,其频率差别与两者的相对运动速度矢量有关,这种现象被称为多普勒效应^[14]。这一物理现象首先由物理学家克里斯顿·多普勒于 1842 年发现,1930 年左右这一规律的检测开始被称为动目标检测(MTD)。而多普勒雷达则是利用多普勒效应,发送连续的电磁波信号到被探测对象,由于被探测对象的运动,返回的信号被调制而具有被探测对象运动的信息,因此只要解调出返回信号就可以获得所要结果^[15]。

假设信号幅度恒定,由单频连续波雷达发射的信号可以表示为^[9]

$$s(t) = A \cos(2\pi f_c t + \varphi) \quad (2-1)$$

式(2-1)中 f_c 是雷达的发射波频率, φ 为初相, A 为振幅。

与原信号相比,雷达接收机接收到的目标回波信号 $s_r(t)$ 有一定时延,回波信号表达式为:

$$s_r(t) = Ks(t - t_r) = KA \cos[2\pi f_c(t - t_r) + \varphi] \quad (2-2)$$

式(2-2)中, $t_r = \frac{2R}{c}$ 为回波信号滞后于发射信号的时间,雷达和目标间的距离为 R 为目标和,为电磁波传播速度 c 等于光速 C ; K 为回波的衰减系数。

当目标和雷达之间有相对运动时,距离 R 将随时间变化。设目标相对于雷达匀速运动,在 t 时刻目标与雷达的距离 $R(t)$ 为

$$R(t) = R_0 - v_r t \quad (2-3)$$

式(2-3)中 R_0 为 $t=0$ 时的距离, v_r 为目标相对雷达的径向运动速度。

由于通常雷达和目标间的相对速度 v_r 远远小于电磁波速度 c ,可以假设电磁波在空间传播期间距离恒定为 $R(t)$,故时延 t_r 可近似写为

$$t_r = \frac{2R(t)}{c} = \frac{2}{c}(R_0 - v_r t) \quad (2-4)$$

因此,回波信号与发射信号相比,高频相位差是时间 t 的函数,可表示为

$$\varphi = -2\pi f_c t_r = -2\pi f_c \frac{2}{c}(R_0 - v_r t) = -2\pi \frac{2}{\pi}(R_0 - v_r t)$$

(2-5)

频率差与相位差的变化率有关，在速度 v_r 为常数时产生的频率差为：

$$f_d = \frac{1}{2\pi} \cdot \frac{d\varphi}{dt} = \frac{2}{\lambda} v_r$$

(2-6)

式(2-6)就是多普勒频率，正比于相对运动的速度 v_r ，而反比于工作波长 λ 。当目标以接近雷达的方向运动时，多普勒频率为正值；当目标以背离雷达的方向运动时，多普勒频率为负值。穿墙生命探测雷达就是利用电磁波照射到人体表面时，由于生命体的运动特征（如人体呼吸时胸腔的运动、心脏跳动以及人体的走动等）造成回波信号具有一定的多普勒频移，从而探测是否有生命体的存在。

根据前面的多普勒频移推导公式，系统采用 L 波段的电磁波进行探测，我们可以理论上推导出人体生命信号的多普勒频移。平静状态下的正常人若呼吸均匀，呼吸频率约为 16~30 次/分，即 0.267~0.5 次/秒，肺部移动位移 0.5~1 厘米。计算得出呼吸信号的的多普勒频移范围是 0.02Hz~0.1Hz；心跳频率约为 1~1.67 次/秒，心脏移动位移 0.5 厘米，；人体正常走动时的速度约为 0.5 米/秒~9 米/秒。带入公式 $f_d = 2v_d / \lambda = 2(2D/t) / \lambda$ ，计算出呼吸、心跳和走动的多普勒频移如表 2.1：

表 2.1 人体生命信号多普勒频移表

信号	呼吸	心跳	走动
多普勒频移 (Hz)	0.02~0.1	0.1~0.2	2~36

从上面的数据可以看出，心跳和呼吸信号均在 1Hz 以下，因此可以设计一个通频带为 0Hz~1Hz 的低通滤波器提取呼吸心跳信号；人体走动的多普勒频率较高，可以设计 1Hz~45Hz 的带通滤波器提取人体走动信号。周围的电磁环境、系统的机械抖动、放大器、混频器、信号源的不稳定等都会产生对生命信号的干扰杂波。所以信号处理既要抑制这些杂波，造成信号完全淹没在杂波背景中，特别是低频的强杂波，因此必须采用先进的数字信号处理技术和现代信号处理理论来检测生命特征信号^[11]。

2.2 系统构成

穿墙生命探测雷达采用连续波雷达体制，系统由天线、发射机、接收机、信号处理板、显控平台等部分组成。系统固定在三角支架上，高度与人的胸部大致持平。同时设备靠近墙体，以减小发射源的运动抖动，并减少电磁波的反射和周围环境的干扰。整个系统采用一体化设计，将天线、发射机、接收机、信号处理板、显控平台集成化封装，具有小型化、便携式、操作简单等优点。图 2.1 是根据多普勒效应、采用雷达原理设计生命探测仪原理框图。

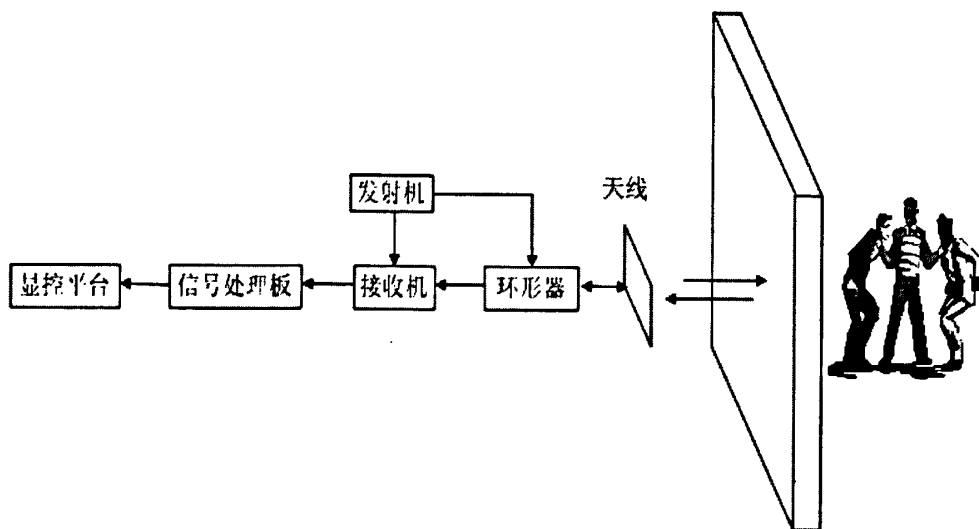


图 2.1 穿墙生命探测雷达原理图

2.2.1 天线

为了减小设备体积和重量，实现系统的小型化和集成化设计，本系统中采用平板天线^[17]。早期的天线多使用抛物面天线或者喇叭，这类天线的特点是前后径长、体积大，且次反射器会影响天线效率。平板天线是较新的一种天线系统，由于其前后径直径小，因此又被称作“贴片”天线。这种天线有着许多突出的优点，如其天线不会像喇叭天线一样具有径遮挡效应，能够精确控制天线表面电磁场的分布，可以通过合理控制天线的副瓣电平提高天线效率，并能有效抑制交叉极化分量，具有体积小、副瓣电平低、增益高、和质量轻的优点，在军用多种新型雷达系统中有着很好的应用前景。

2.2.2 接收机发射机

发射机的主要功能是利用天线，向外辐射电磁波。电磁波穿透障碍物（如墙、废墟等）等照射到人体表面，经过人体的多普勒调制后并反回来，然后通过接收机接收含有生命信息的信号，经过相参处理后再传输到信号处理板。环形器中接收到的信号包括背景和探测目标反射回来的回波信号，由于背景杂波反射的回波信号的频率与发射频率相同，因此首先需要通过消提取生命信号的多普勒频移。接收机主要由泄漏抑制电路、高频放大器、中频放大器、相位检波器等部分组成。为了实现相参接收，由频率源提供混频和相位检波所需的本振信号。相位检波器输出的视频信号中包含了回波信号的相位信息，为信号处理机的多普勒处理作保障。

2.2.3 信号处理板

信号处理板是穿墙生命探测雷达的核心部分,前面接收天线返回的信号,后面向显控平台传输数据,并为整个系统提供电源。信号处理板主要由模拟信号处理和数字信号处理两个部分组成。模拟信号处理主信号调理、A/D 转换、电源等模块组成。由于周围环境如墙壁等静止背景的电磁波回波不含有多普勒频率,回波信号含有直流分量,并且通常直流分量的大小远远大于含有生命信息的回波信号的幅度。由于生命回波信号较弱,常常需要进行放大,而对生命信号放大的同时也会放大直流分量从而导致放大器得饱和,因此在对信号放大之前需要滤除直流分量。同时包含呼吸和心跳的生命信号多普勒频率也接近零频,为了能够滤除直流分量的同时保留生命信息,因此在信号放大前需要设计一个截止频率为 0.1Hz 的高通滤波器。然后把信号的幅度进行程控增益放大到合适的大小,再通过 A/D 转换,输入到 FPGA 进行数字信号处理。FPGA 的数字信号处理主要包括:数字滤波、异步串口通信、电池电压监测、程控增益控制等模块。

2.2.4 显控平台

本系统采用 ARM9 显示控制单元接收从信号处理板上的 RS232 接口发送来的经过处理后时域生命信号,并在触摸屏显示时域波形或者自动识别结果。同时可以通过触摸屏控制天线前端实现前端重新对消、系统自检和信号处理板得增益放大倍数的控制。基于嵌入式的显控平台设计具有体积小、功耗低、操作方便等优点。

2.3 本章小结

本章主要介绍了生命探测雷达的工作原理,推导出了人体的心跳、呼吸和走动的多普勒频移,并确定提取心跳和呼吸信息的低通滤波器的通带范围为 0~1Hz,提取人体走动信息的带通滤波器的频率范围为 1~45Hz。还介绍了本系统的整体构造,包括天线、环形器、接收机发射机、信号处理板和显控平台。信号处理系统的设计是本文的主要内容,将在后面章节中进行详细的介绍。

第三章 信号处理系统设计

信号处理系统接收微波前端发送过来的生命信号，由于除了包含人体呼吸、心跳和走动等生命信号以外，还包括墙壁和周围环境返回回来的杂波，因此信号处理系统主要滤除这些杂波的干扰并放大生命信号，然后发送给后端显控平台。信号处理板为整个系统提供电源，并实现信号放大、滤除杂波、提取生命信号、模数转换等功能。信号处理电路板的原理框图如图 3.1 所示

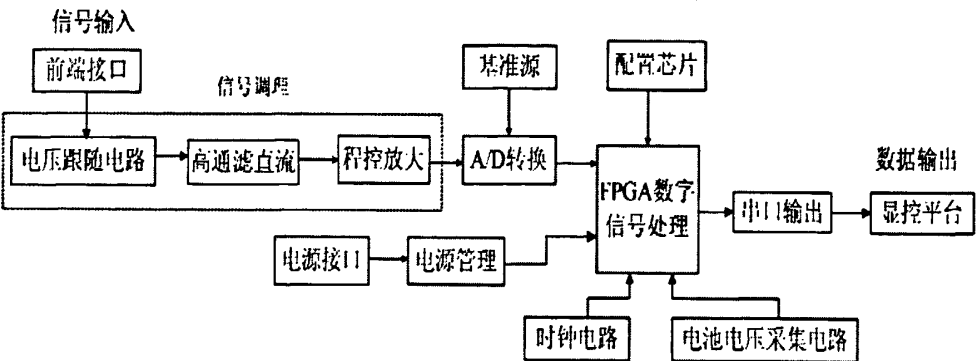


图 3.1 信号处理系统原理框图

3.1 前端接口电路

信号处理板通过一个 DB-15 标准接口与前端相连，为前端提供+12V 和+5V 电源以及接收前端的微波信号和状态信号（如接收机标志、发射机标志和对消状态标志），并向微波端发送控制信号（如前端自检指令）。DB-15 的引脚定义如图 3.2 所示

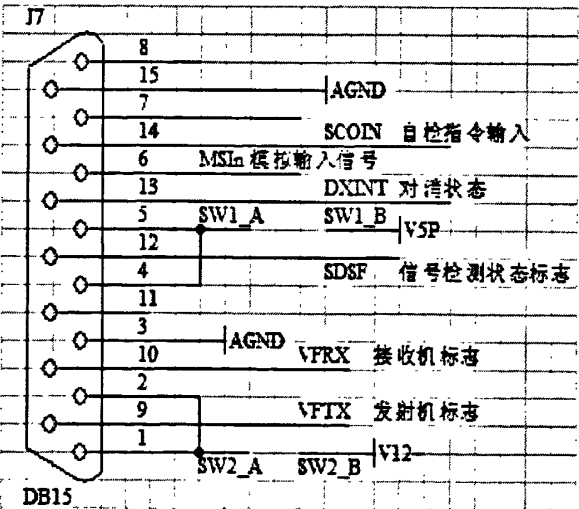


图 3.2 DB-15 电路图

3.2 电压跟随电路

信号处理板接收到的前端信号是一个基带信号，主要包括目标的回波信号、

地物杂波和系统噪声等。电压跟随电路的输出电压与输入电压相同，输入阻抗高，而输出阻抗低，对前级微波输入信号呈高阻状态，对后级电路呈低阻状态，可以起到缓冲和隔离的作用，并提高带载能力。这样就大大降低了模拟信号处理板对前端收发系统的影响，确保了输入信号的信噪比。

电压跟随电路是利用 TI 公司 TLC2274AID（满电源幅度四运放放大器）芯片实现的。TLC2274 AID 具有低噪声和高输入阻抗的特点，适宜用于诸如电压/电流传感器之类的小信号的计算、放大。电压跟随电路原理如图 3.3 所示：

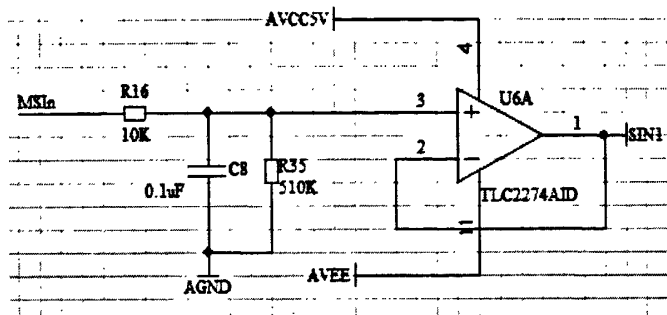


图 3.3 电压跟随电路连接图

3.3 高通滤直流电路

由于墙壁等周围固定物体返回的电磁波回波不会产生多普勒频率，使返回的生命信号中含有一定的直流分量，为了防止放大器的饱和，在对信号进行放大前需要通过设计滤波器滤除直流分量。

滤波器按是否使用有源器件（放大器）可以分为两大类：有源滤波器和无源滤波器。传统上无源滤波器主要用于高频滤波，有 LC 滤波器、声表面滤波器、石英晶体滤波器、微波陶瓷滤波器等不同类型^[16]。有源滤波器主要指利用可关断电力电子器件，产生与负荷电流中谐波分量大小相等、相位相反的电流来抵消谐波的滤波装置。有源滤波器的频率范围是由直流到 500KHZ，在低频范围内已取代了 LC 滤波器。特别是在很低频率下不可能实现 LC 滤波器，但有源滤波器却能给出满意的结果。相比于无源滤波器，有源滤波器具有设计灵活、体积小、重量轻，在低频情况下，这些优点就更极为突出。

为了滤除直流分量并保留接近零频的生命信息，选择在低频时具有较好性能的有源 RC 滤波器。RC 有源滤波器由 RC 元件与运算放大器组成，可制成低通、高通、带通、带阻特性，它体积小，重量轻，品质因数 Q 较高，且输入阻抗高，输出阻抗极低，使输入与输出之间有良好的隔离性能，相当于电压源，对信号可以不衰减，甚至还可以放大，增益容易调节，但由于受运算放大器带宽限制，这类滤波器适用于低频范围。设计改进型二阶高通滤波器^[17]，其电路如图 3.4 所示：

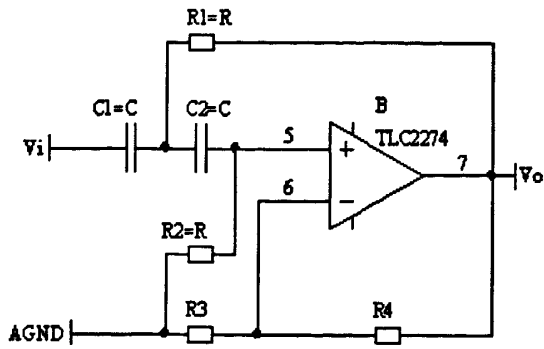


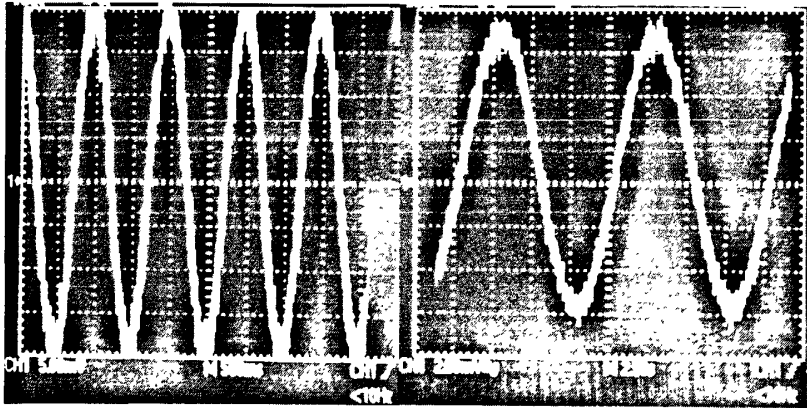
图 3.4 改进型二阶高通滤波器

其传递函数为

$$A(s) = \frac{A_o s^2}{s^2 + \frac{3-A_o}{RC} s + \frac{1}{R^2 C^2}} \tag{3-1}$$

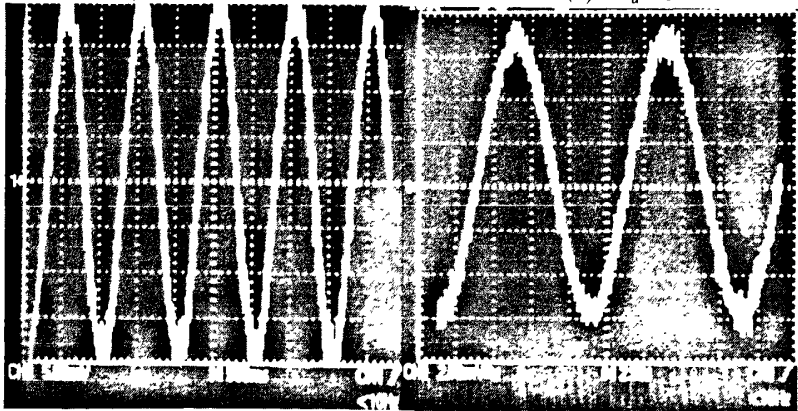
截止频率 $\omega_c = \frac{1}{RC}$ ，品质因数 $Q = \frac{1}{3-K}$ ，放大倍数 $A_o = A_{uf} = 1 + \frac{R_4}{R_3}$ 。

根据需要，取 $R1=R2=1.1M$ ， $C1=C2=0.1\mu F$ ， $R4=0$ 。输入幅度为 $V_{p-p}=40mV$ 的正弦波信号，直流电平 V_d ，实验结果如图 3.5 所示：



(a) $V_d = 0V$

(a) $V_d = 0V$



(b) $V_d = 2V$

(b) $V_d = 2V$

(c) $V_d = 4V$ $f = 1Hz$ (c) $V_d = 4V$ $f = 0.1Hz$

图 3.5 二阶高通滤波器的滤波结果

从图 3.5 可以看出, 当输入信号为 1Hz 和 0.1Hz 时, 直流信号均被滤除。1Hz 输入信号可以完好的通过滤波器, 输出信号幅度为 40mV。对 0.1Hz 的输入信号, 输出信号幅度为 12mV, 信号的幅度有一定衰减, 约-10dB。虽然对于 0.1Hz 的信号有一定衰减, 但仍然可以体现出信号的特征。因此, 该高通滤波器满足要求, 既滤除了直流, 又使得生命信号可以很好的通过。

3.4 程控增益电路

信号通过模拟高通滤波器滤除直流电平后, 再由程控增益控制器进行放大。程控增益控制器由仪表放大器 AD623 和数字电位器 X9C103 组成。

AD623^[18]是一种集成单电源放大器, 是基于改进的传统三运放方案的仪表放大器。当共模电压达到电源负限时, 可以单电源也可以双电源工作。在无外接电阻的条件下, AD623 被设置为单位增益, 放大倍数为 1; 外接电阻后, AD623 可编程设置增益, 放大倍数与外接电阻大小有关, 其增益最高可达 1000 倍。信号输入为差模输入, V_{CC} 为电源端口, OUT 信号输出端, REF 为参考电平。

IN+和 IN-为差分信号输出端口, IN-接地, 信号从 IN+输入, 参考电压 AREF2V。REG-与 RGE+之间外接电阻 R_G , 差分输出为:

$$V_o = (1 + \frac{100k\Omega}{R_G}) V_c \quad (3-2)$$

因此只要改变外接电阻 R_G 的大小, 就可以改变增益的倍数。

X9C103 是最大阻值 10k Ω 的单 100 抽头非易失性线性数字电位器, 有 100 个阻值, 分辨率等于最大的电阻值除以 99, 即 101 Ω , 每个中一元之间都可以被滑动单元访问。滑动单元的位置由 $\overline{CS}$, $U/\overline{D}$ 和 $\overline{INC}$ 三个输入端控制。 $\overline{CS}$ 是片选端, 低电平有效选中器件; $U/\overline{D}$ 的高低控制滑动端滑动的方向, 输入高电平电阻增大,

低电平电阻减小； $\overline{INC}$ 下降沿有效，下降沿的个数等于抽滑动端滑动的次数。X9C103 具有掉电记忆性，滑动端的位置被贮存在一个非易失性存储器中，下一次上电工作时可以被重新调用^[19]。用 FPGA 控制数字电位器是通过软件设置来改变其滑动抽头的步进大小，然后改变阻值从而调节增益的倍数。则输出电阻范围为 $100\Omega\sim 10k\Omega$ 。增益放大倍数可控范围为 $10\sim 1000$ 倍。其电路如图 3.6 所示

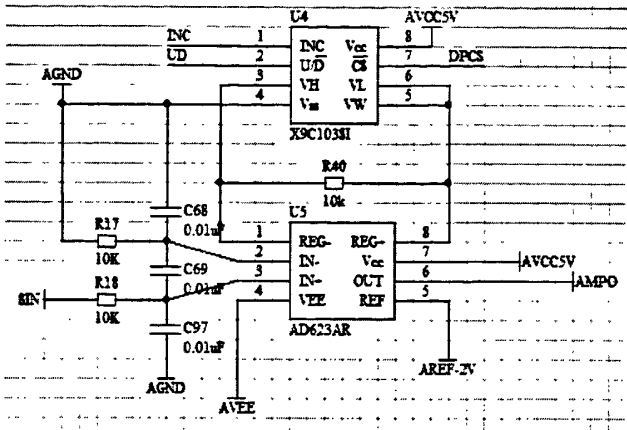


图 3.6 程控增益控制模块原理图

3.5 A/D 转换电路

模数转换器（又称 A/D 转换器或 ADC）通常是指一种将输入的连续的模拟电压信号转变成离散的数字信号输出的器件。ADC 转换器的种类繁多，按照输出代码的有效位数来分，可分为 4 位、8 位、12 位、16 位乃至 24 位等和 BCD 码输出的 3 位半、4 位半、5 位半等多种。A/D 转换一般要经过采样、保持、量化及编码 4 个过程。在实际电路中，有些过程是合并进行的，如采样和保持，量化和编码在转换过程中是同时实现的。衡量 A/D 转换性能的指标有：转换位数、转换速率、量化灵敏度、信噪比、孔径抖动和积分非线性等等。人体生命信号属于微弱的低频多普勒信号，在后续利用 FPGA 进行数字信号处理时，数据位数最大为 32 位。考虑到有限字长效应对处理结果的影响，并结合测量精度、转换速率、温度范围和成本控制等因素，最终选择 ADI 公司的 16 位 AD7675 芯片。

AD7675 是 ADI 公司生产的精确的逐次逼近型通用 16 位 ADC，具有内部误差修正功能。吞吐量可达到 100KSPS (Samples Per second: 采样/每秒)；具有 8bit/16bit 可选择式并行接口和两路串行接口；采用 5V 单电压供电，差分输入范围 $\pm 2.5V$ ；低功耗，100KSPS 时的功耗仅为 $15\mu W$ ；运行环境温度范围为 $-40\sim +85^{\circ}C$ ，达到工业级运行环境。AD7675 的内部结构框图如图 3.7 所示^[20]。

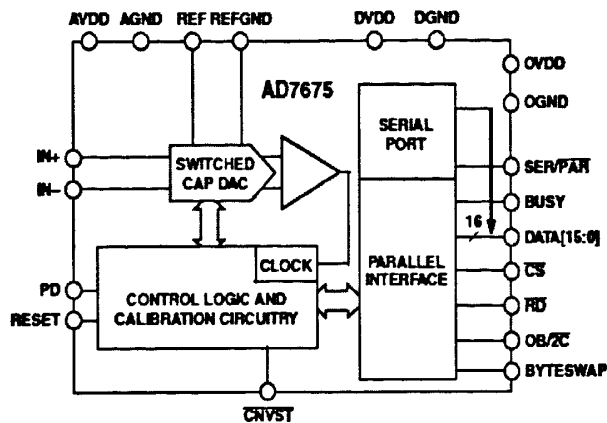


图 3.7AD7675 功能框图

AD7675 高度灵活的输入结构，可以方便的满足多种输入信号形式及参考电压的选取。IN+和 IN-为差分输入端。DVDD 和 AVDD 分别数字和模拟电源电压；参考电压 VREF 决定了 AD7675 的量程； $\overline{RD}$ 为读信号， $\overline{CS}$ 片选信号，均低电平有效； $\overline{CNVST}$ 为转换启动信号，下降沿有效；在转换进行过程中，BUSY 维持高电平，转换结束之后变为低电平。转换时序如图 3.8 所示^[20]：

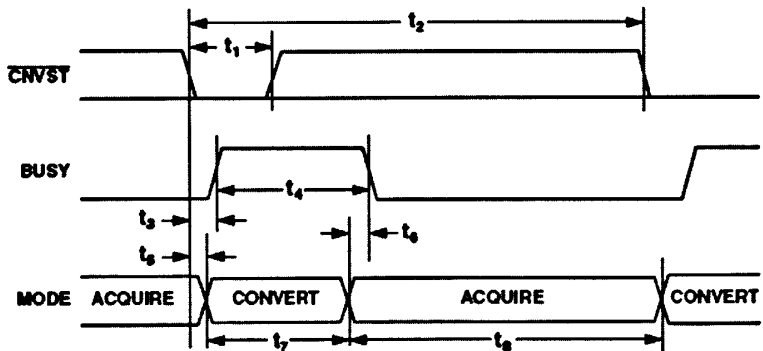


图 3.8 AD7675 转换时序图

AD7675 硬件连接图如图 3.9 所示：

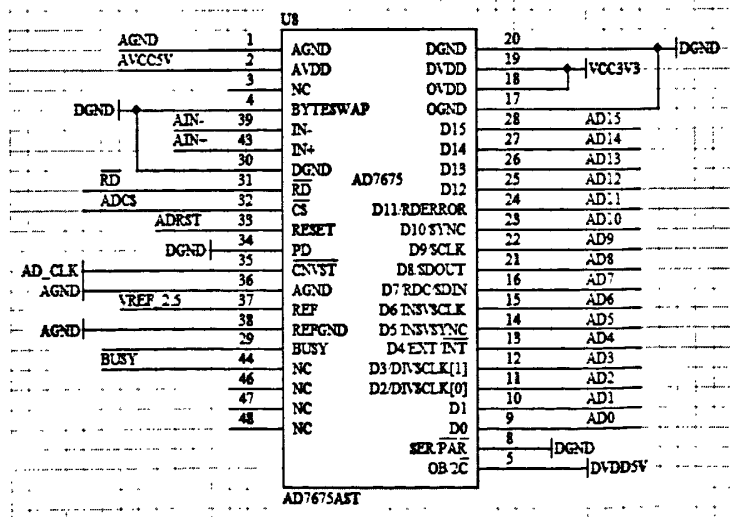


图 3.9 AD7675 硬件连接图

AD7675 的 DATA[0:15]16 位并行数据输出总线直接与 FPGA 的 16 个数据输入 I/O 引脚相连；电源电压 AVCC 和 DVCC 均选择 5V 供电；信号采用单端输入，由 AIN+端输入，AIN+端通过电阻接地；由于生命信号属于微弱信号，放大后幅值仍然较小，参考电压 VREF 选择 2.5V 即可；采样时钟 AD_CLK 由 FPGA 提供，频率为 250Hz；读信号 $\overline{RD}$ 以及片选信号 $\overline{CS}$ 均由 FPGA 提供。A/D 转换后的数据范围为 0~65535，均大于零，相当于信号叠加了直流信号，后续信号处理算法时可以将零频分量置零。

AD7675 工作时需要的+2.5V 参考电压可由 AD780 高精度基准电压源来提供。AD780 具有低误差、低温度漂移、低输出噪声的特性。输入电压范围为 4V~36V，可输出高精度的 2.5V 或者 3V 电压，精度可达 $\pm 1mV_{max}$ 。当温度在 $-40\sim +85^{\circ}C$ 变化时，最大变换仅有 1.9mV；AD780 具有低噪声特性，从 0.1Hz 到 10Hz 范围内的噪声典型值为 $4mV_{p-p}$ ，宽带频谱噪声密度典型值为 $100nV/\sqrt{Hz}$ 。图 3.10 为 AD780 构成的基准源电路：

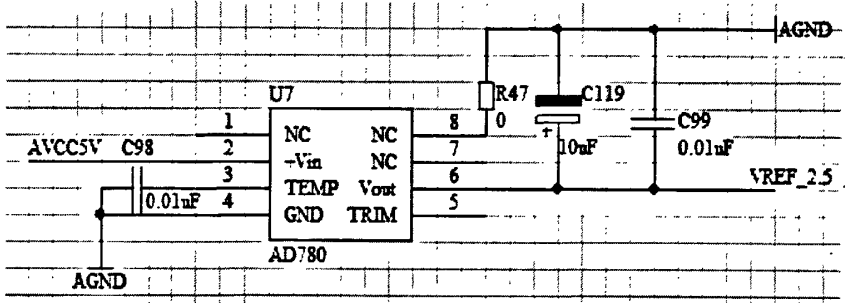


图 3.10 基准电压源电路

3.6 FPGA 外围电路

利用 FPGA 设计数字信号处理电路具有设计周期短、可移植性好、接口灵活、计算速度快的特点。本设计中主要利用 FPGA 设计两路滤波器实现超低速微弱生命信号去噪并完成同上位机的数据通信和控制，软件的设计将在第三章中详细介绍。由于对数字滤波器要求过渡带降落速度快、波形陡，尽量减少波尾，使得设计的滤波器阶数较高，会消耗大量的资源，这是在选择芯片是首先需要满足的条件。然后参照本系统设计时的功耗要求、运算速度、温度范围和成本等因素的综合考虑，最终选择了 Altera 公司的 Cyclone III 系列 FPGA 中的 EP3C80F484C7 芯片。FPGA 的外围电路主要包括电源电路、时钟驱动和配置电路。

3.6.1 FPGA 电源电路

FPGA 内部电源主要有三种：内核电源、锁相环电源和 I/O 口电源。三种电源电压标准不同，需要对 5V 电源进行不同的电压变换。FPGA 电源电压标准如表 3.1

表 3.1 CycloneIII 系列 FPGA 电源电压标准

Cyclone III 电源	定义	电压标准
V _{CCINT}	I/O 口供电	1.2V
V _{CCA PLL}	内核供电	2.5V
V _{CCIO}	内部锁相环供电	3.3V

TPS78601 是 TI 公司的高效率直流电源转换芯片，输出电压范围为 1.2V 至 5.5V，最大连续输出电流 1.5A。TPS78601 外部电路图如图 3.11^[21]

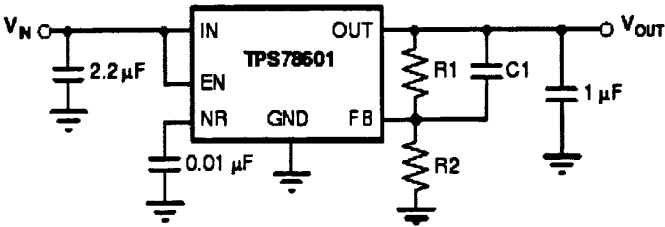


图 3.11 TPS78601 外部电路原理图

因此，可以通过改变输入反馈引脚的负载电阻 R1、R2 的不同，输出精确的不同的电压。输出电压可根据式计算

$$V_0 = V_{ref} \times (1 + \frac{R1}{R2}) \tag{3-3}$$

其中 $V_{ref}=1.2246V$ ，由上式可以推出 R1 的计算公式

$$R1 = (\frac{V_0}{V_{ref}} - 1) \times R2 \tag{3-4}$$

选择 R2 为固定的 10K，通过计算可以得出 1.2V、2.5V、3.3V 是电阻 R1 的值分别为 0、10.4K 和 16.9K，供电电路如图 3.12。在 TPS78601 的输出端串联较大的电感进行滤波，并且选择电感的饱和电感量应该为输出电流的 1.5 倍，从而才能保证正常的电流输出。

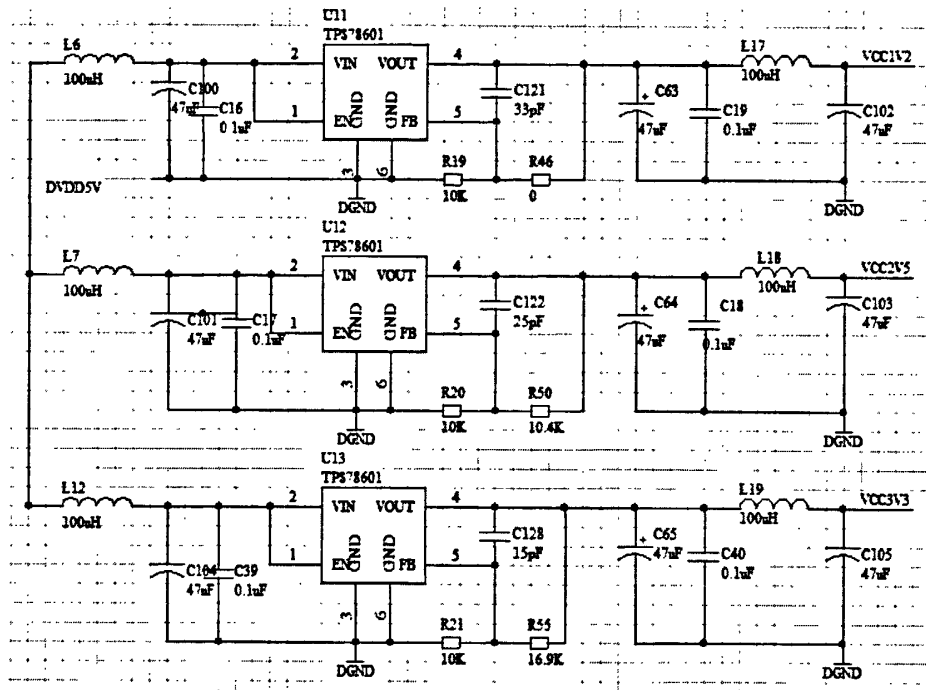


图 3.12 FPGA 电源电路

电源输出用 0.1μF 电容进行滤波以减小负载瞬时电路变化引起的高频干扰，滤波电路如图 3.13：

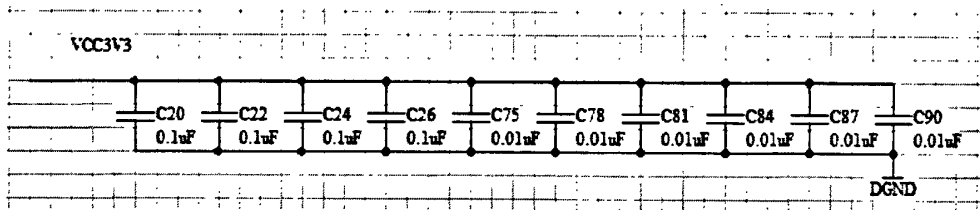


图 3.13 FPGA 电源滤波电路

由于 Altera 的锁相环是模拟电路，对电源噪声比较敏感，设计时需要加入以及滤波和去耦电路，旁路高频噪声以及电流变化引起的干扰。VCCA_PLL 为锁相环电源管脚，锁相环电源去耦滤波电路如图 3.14：

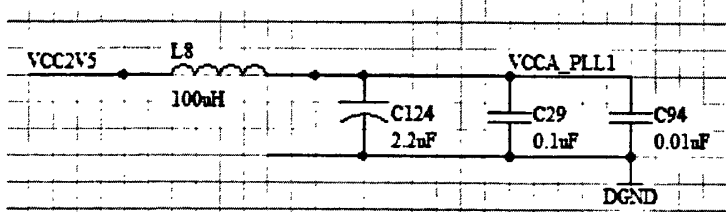


图 3.14 锁相环电源去耦隔离电路

3.6.2 时钟电路设计

本设计中使用 CRYSTAL40M 有源晶振产生 40M 时钟频率作为全局时钟，时钟驱动芯片 IDT49FCT805^[22]具有加强时钟发生器的带负载能力，同时可以减少负载

对时钟发生器的干扰和影响。时钟电路如图 3.15

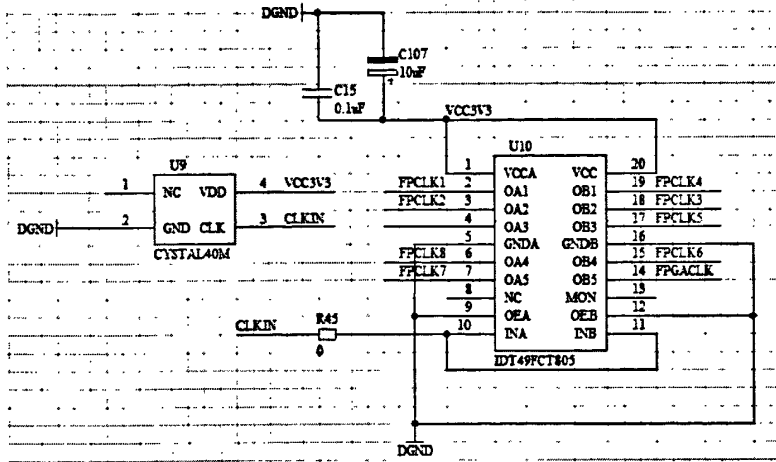


图 3.15 FPGA 时钟电路图

FPCLK1~FPCLK8 为 8 路同频同相输出时钟信号，这些信号与 FPGA 的专用时钟输入引脚 CLK1~CLK8 相连。FPGA 利用自带的内部锁相环进行分频，再经过 Verilog 语言设计分频电路可以得到我们所需要的时钟频率，输出为 AD 等提供采样时钟。

3.6.3 FPGA 配置电路

FPGA 芯片是基于 SRAM 工艺的，不具备非易失特性，因此断电后将失去内部的逻辑配置。因此，在每次上电后都需要从外部非易失存储器中导入配置比特流。FPGA 常用的配置模式有三种：主动串行(AS)、被动串行(PS)和 JTAG 方式等。CycloneIII 系类的配置模式主要由 MSEL0 和 MSEL1 决定，如表 3.2

表 3.2FPGA 配置方式表

MSEL1	MSEL0	配置模式
0	0	AS 模式
0	1	PS 模式
0	0 或 1	JTAG 模式

本系统中 FPGA 的配置方式是 AS 模式配合 JTAG 模式使用，下面分别介绍两种配置方式。

AS 方式是指由 FPGA 器件引导配置操作过程，它控制着外部存储器和初始化过程，EPCS 系列如 EPCS1，EPCS4 等（本系统采用 EPCS64）配置器件专供 AS 模式。EPCS64 芯片提供 4 个管脚访问其中的配置数据：DCLK，串行时钟输入端，由 FPGA 提供串行接口时钟；DATA，串行数据输出端，DCLK 下降沿读出数据；ASDI，控制信号输入端，在 DCLK 上升沿锁存数据；nCS，使能输入端，低电平有效。这 4 个管脚分别与 EP3C80F484C7 的 DCLK、DTAT0、ASDO 以及 nCSO

管脚连接。

系统上电后，两芯片进入上电复位阶段。FPGA 驱动 nSTATUS 和 nCONFIG 为低，表示器件未被配置。延迟 100ms 左右，FPGA 释放 nCONFIG，由于上拉电阻作用该端将变为高电平，此时进入配置状态。同时 FPGA 驱动 nCSO 为低，从而选通 EPCS64。FPGA 通过串行时钟(DCLK)管脚和串行数据输出(ASDO)管脚向 EPCS64 发送操作命令和地址信息，而 EPCS64 从 DATA 管脚输出配置数据到 FPGA。主动串行配置电路如图 3.16

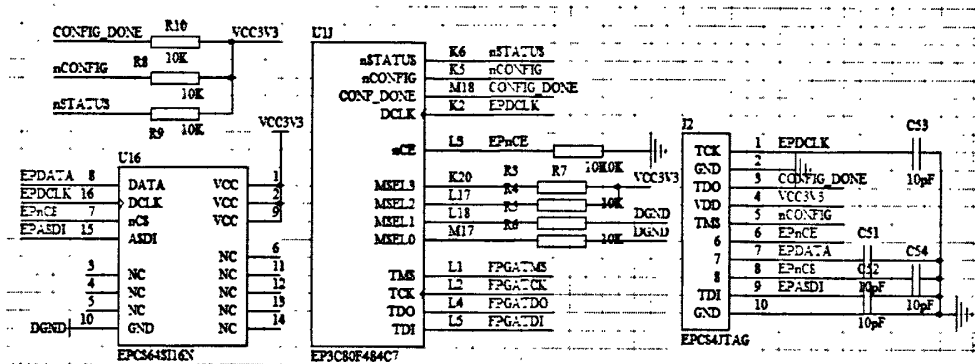


图 3.16 FPGA 主动串行配置电路

JTAG 模式即 IEEE Std 1149.1 联合边界扫描测试，主要用于芯片测试。JTAG 模式在配置方式中具有最高的优先级。JTAG 接口用到的 4 个配置引脚为：

TCK: 测试时钟

TDO: 器件数据输出

TMS: JTAG 状态控制

TDI: 测试数据输入

JTAG 模式配置电路连接图见图 3.17

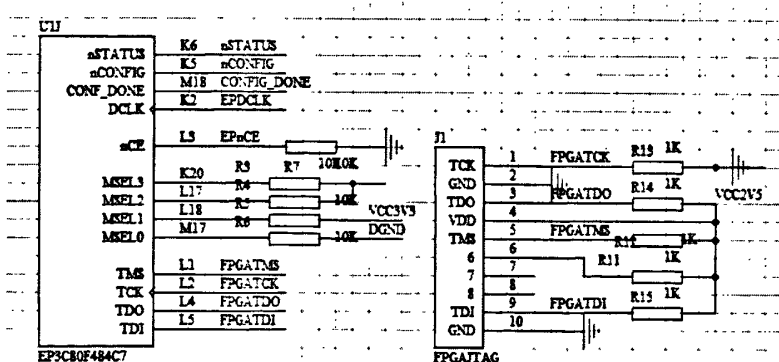


图 3.17 FPGA JTAG 模式配置电路

在平时调试过程中，可以使用 JTAG 方式将程序下载到 FPGA 中进行调试，当调试无误后，再用 AS 模式把程序固化到配置芯片 EPCS64 中。

3.7 串行通信电路

FPGA 与上位机 ARM 间的通信连接使用异步串行通信。RS-232 是由电子工业协会(Electronic Industries Association, EIA)所制定的异步传输标准接口。通常 RS-232 接口以 9 个引脚(DB-9)或是 25 个引脚(DB-25)的型态出现, 本设计中为了简化设计, 采用最简单的连线方式 (3 线制), 包括发送数据线(TXD)、接收数据线(RXD)和地(GND)。由于 FPGA 的输出电平为 LVTTTL 电平, 标准逻辑“1”对应电平 2V~3.3V, 标准逻辑“0”对应 0V~0.4V。而 RS-232C 标准采用负逻辑方式, 标准逻辑“1”对应 -5V~-15V, 标准逻辑“0”对应 +5V~+15V。因此, 需要选择电平转换器件完成电平的转换。根据电压要求采用的电平转换芯片为 MAX232E, 电路结构图如图 3.18

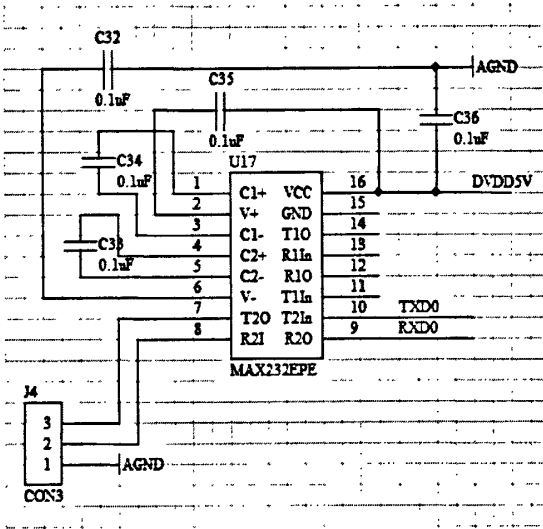


图 3.18 MAX232 串行通信电路

3.8 电池电压采集电路

检测电池状态也是整个系统中非常重要的一部分, 通过将电池电压实时的显示出来, 可以正确的判断电池使用状态, 并及时进行充电。DS2438^[39]芯片是 DALLAS 公司推出的新一代智能电池监测芯片, 该器件是为了解决便携式电子产品电池工作的实时监测而推出的, 具有功能强大、体积小、硬件接线简单等优点^[40]。

DS2438 芯片完成对电池当前各种状态的监测, 包括当前电池的充/放电状态、温度、电流、电压、剩余电量等参数的监测。DS2438 芯片能够自动采集这些参数, 并将其放在 SRAM/EEPROM 中。FPGA 根据需要发出命令读取这些参数, 然后处理这些参数, 显示电池状态。由于存放这些参数的 E²PROM 具有非易失性, 所以本系统具有掉电保护的功能。

DS2438 采用 SOIC 表面贴装封装形式, 其外形及引脚排列如所示, 引脚功能说明如图 3.19

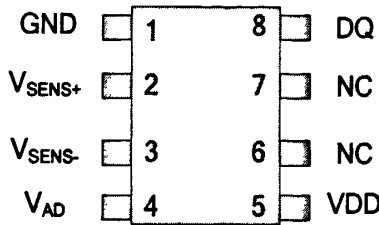


图 3.19 DS2438 外形及引脚排列

各引脚含义如表 3.3

表 3.3 DS2438 的管脚描述

引脚号	引脚名称	说明
1 脚	GND	接地端
2 脚	V _{SENS+}	电源电流监视输入(+)
3 脚	V _{SENS-}	电池电流监视输入(-)
4 脚	V _{AD}	通用 A/D 输入端
5 脚	V _{DD}	供电电压(2.4~10V)
6,7 脚	NC	空引脚
8 脚	DQ	数据输入输出、1 线操作

DS2438 硬件电路设计如图 3.20

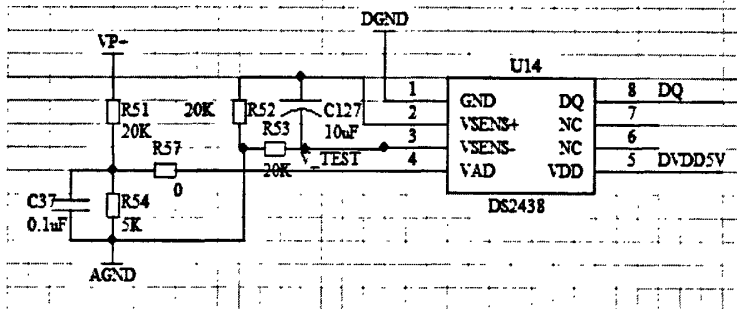


图 3.20 DS2438 硬件电路

3.8.1 DS2438 内部的存储器

DS2438 内部存储器的总容量为 64 字节，存储器每页 8 字节，共为 8 页，页地址为 00~07H。其中第 0 页存储的是 DS2438 功能表，访问频率最高；第 1 页包含逝去时间计数器、电流累加器和电流补偿单元；第 2 页包括非易失性时间和充电时间标记；第 3~7 页是 40 字节输入电压，电池最高电压为 15V，用户使用的 E²PROM，保存用户数据。因此我们主要对第 0 页进行那个介绍，第 0 页的结构如表 3.4 所示。

表 3.4 DS2438 存储器第 0 页结构

字节	内容	读写特性	易失特性
0	状态/标志寄存器	R/W	非易失
1	温度低位寄存器	R	易失
2	温度高位寄存器	R	易失
3	电压低位寄存器	R	易失
4	电压高位寄存器	R	易失
5	电流低位寄存器	R	易失
9	电流低位寄存器	R	易失
7	阈值寄存器	R/W	非易失

本系统主要测量电池电压，根据电池电压粗略的判断电池所剩电量。由于篇幅有限，本文只介绍关于电压检测的具体内容。

3.8.2 状态/标志寄存器

状态/标志寄存器是一个非易失性的可读写的寄存器，该寄存器用于控制 DS2438 的工作状态。FPGA 通过对特殊功能寄存器进行读/写操作，可实现 DS2438 的各种功能。因此在对其进行操作之前，必须对状态/标志寄存器进行初始化，即对相应的控制位进行写操作。状态/标志寄存器的 8 位含义如下：（其中各位的默认值为 1）

表 3.5 状态/标志寄存器格式

X	ADB	NVB	TB	AD	EE	CA	IAD
---	-----	-----	----	----	----	----	-----

IAD 为电流 A/D 控制位；CA 为电流累加器配置位；EE 为电流累加器映射选择位；。AD 为电压 A/D 输入选择位；TB 为温度转换忙标志位；

因此，为了测量电池电压，在对状态/标志寄存器初始化时，我们将 IAD、CA、EE 置“1”；AD 置“0”，电压 A/D 选择由 VAD 端输入；其他位也都置“0”。写入的命令为“00000111”。

3.8.3 电压寄存器

DS2438 的模数转换器(ADC)的电压输入范围是 0~10V，这个范围可适应 6 节镍镉或镍氢电池组或 2 节锂离子电池组。电压 ADC 的输入，可通过状态了标志寄存器的 AD 位来选择由 VDD 输入或由 VAD 输入。电压 A/D 转换的结果存放在存储器第 0 页的字节 3 和字节 4 中，单位为 10mV。电压寄存器高字节和低字节的格式如表 3.6

表 3.6 电压寄存器格式

0	0	0	0	0	0	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
MSB		Byte4				LSB		MSB		Byte3				LSB	

3.9 整机电源电路

本系统采用锂离子电池对整个系统供电，电池输出电压为 15V，为了满足不同模块不同的输入电压需求，需要设计电源管理电路进行电压值的变换，并尽量避免电源波动带来的干扰，保证系统可靠工作。信号处理板电源管理电路主要有三个功能：(1)为微波前端提供的+12V 和+5V 电源电压；(2)为信号处理板本身的模拟及数字器件提供+5V 和-5V 电源电压；(3)为显控平台提供+5V 电源电压。

电源从基本分类上可以分为线性电源和开关电源两大类。线性稳压电源功率器件工作在放大状态，具有稳定度高、可靠性好、成本较低等优点，但具有效率低、体积大等缺点，在很多场合已经被具有高效节能、功率密度高、重量轻且体积小等优点的开关电源取代。根据电路板的整体结构，要求模块电源体积小、高度低，安装方便，根据系统的功能指标对电源的性能要求，采用隔离型小功率开关模块电源。其输入电压范围在 9V~18V，输出电压为 5V 或 12V，而且输出电压变化精度 $\leq \pm 2\%$ 、负载变化率 $\leq \pm 1\%$ 、波纹峰峰值 $\leq 10\text{mV}$ ，要具有过流保护功能，温度范围在 $-25^{\circ}\text{C} \sim +55^{\circ}\text{C}$ 。综合考虑以上因素，整个系统的电源模块选用朝阳电源有限公司的 SMP50-12D5、YND25-12S12 两款工业级高频电源模块^[23]。

这两款电源都是直插型隔离小功率模块电源，输入电压范围均为 9V~18V。SMP50-12D5 的输出电压 $\pm 5\text{V}$ ，最大输出电流 2A，开关频率为 270kHz，负载变化率在 0~100%额定负载时 $\leq \pm 1\%$ ，模块体积(长 $\times$ 宽 $\times$ 高,单位:mm)为 120.5 $\times$ 50.4 $\times$ 12.7。YND25-12S12 的输出电压 12V、输出电流为 1A，开关频率 330kHz，输出电压精度在 60% 额定负载时 $\leq \pm 2\%$ 模块体积(长 $\times$ 宽 $\times$ 高,单位:mm)为 50.8 $\times$ 50.8 $\times$ 10.8。两种模块电源都具有过流保护功能，温度范围达到工业级的 $-25^{\circ}\text{C} \sim +95^{\circ}\text{C}$ ^[9]。

模块电源安装位置确定后，在电源输入端需要加入旁路电容以滤除输入电源的高频噪声，在输出端加入去耦电容避免由于电流的突变而使电压下降，相当于滤纹波。在布局时极性电容和电感要尽量靠近模块的输入输出管脚，并且模块电源的地和输入电容、输出电容的地应该尽量靠近，间距要小于 10mm。5V 和 12V 电源模块电路分别如图 3.21 和图 3.22

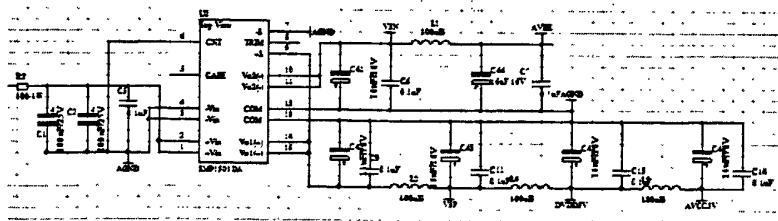


图 3.21 SMP50-12D5 模块电源及滤波电路

第四章 FPGA 模块设计

近年来,随着数字化技术的发展,FPGA(Field-Programmable Gate Array)得到了越来越广泛的应用。FPGA,即现场可编程门阵列,它是在 PAL、GAL、CPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的,既解决了定制电路的不足,又克服了原有可编程器件门电路数有限的缺点。1984 年 Xilinx 公司制造出全球第一款 FPGA 芯片,在业内产生重要影响。现在其开发的产品从低端到高端都有,满足了不同客户需求,在整个 FPGA 市场中占到了约 50%的份额。另一家大的 FPGA 生产厂商是 Altera 公司。Altera 公司也生产出一系列自己的 FPGA 产品。这些公司生产的高端 FPGA 涵盖了实时化数字信号处理技术、高速数据收发器、复杂计算及嵌入式系统设计技术的全部内容。现在的 FPGA 不仅实现了软件需求和硬件设计的完美集合,还实现了高速与灵活性的完美结合,使其超越了 ASIC 器件的性能和规模,也超越了传统意义上的 FPGA 的概念。FPGA 已经广泛的应用在通信领域,尤其在高速通信领域。在工业控制领域,FPGA 虽然起步较晚,但是发展势头迅猛。

在本系统的设计中,关键模块采用 Verilog HDL 和 VHDL 两种语言编写。Verilog HDL/VHDL 语言具有灵活多样的描述风格,可进行行为描述,也可进行结构描述或数据流描述;支持混合建模,在一个设计中各个模块可以在不同的层次上建模和描述。由于 Verilog HDL/VHDL 具有类属描述语句和子程序调用等功能,对于已完成的设计,在不改变源程序的条件下,只需改变类属参量或函数,就能轻易的改变设计的规模和结构^[28]。设计中部分模块还选用 Quartus II 软件内置的 IP 核,减少了工作量,缩短设计时间,并且可以有效避免的设计过程中可能出现的问题。

FPGA 数字信号处理系统是本系统的核心模块,承载了全部的数字电路设计。FPGA 完成的功能如下:(1)为整个系统提供全局时序信号,包括 A/D 采样时钟、运放以及 A/D 等器件的控制信号。(2)完成两路 FIR 数字滤波器的硬件实现,进行超低速生命目标信号的滤波,提取出低频信号。(3)实现基于 DS2438 的电池电压采集控和前端信号程控增益控制等功能。(4)设计了异步串行通行模块并制定了上位机与信号处理板之间的传输协议,实现了不同数据和命令在两者间的串行传输。FPGA 数字信号处理系统功能模块图如图 4.1

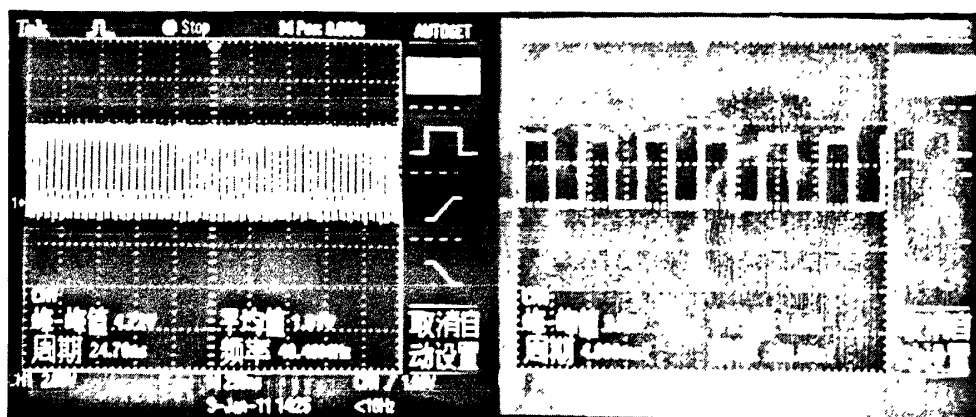


图 4.3 锁相环分频结果

4.2 FIR 滤波器模块

数字滤波器通常应用于修正或改变信号在时域或频域中的属性，是一种用来过渡时间离散信号的数字系统，通过对抽样数据进行数学处理来达到频域滤波的目的。在高保真的信号处理领域，如数字音频、图像处理、数据传输、生物医学等领域，数字滤波器得到了广泛应用。然而，数字滤波器的应用场合大部分都要求实时处理，有时候还要进行复杂运算，在处理速度方面，FPGA 表现出了明显的优势。实践证明，用 FPGA 来实现 32 阶 8 位的 FIR 速度可达到 100Mps。此外，FPGA 开发周期短且编程灵活，易于反复擦写，算法实现不受 DSP 之类固件性能的限制^[30]。

通常在设计滤波器之前，应该先根据实际的应用需求确定一些技术指标。然后根据数学知识和滤波器的基本原理提出滤波器的模型来逼近给定的指标，逼近的结果通常是得到以差分方程或脉冲响应描述的滤波器。最后，可以根据这个描述用硬件或软件来实现。至此就完成了滤波器设计的全过程^[31]。设计步骤如图 4.4

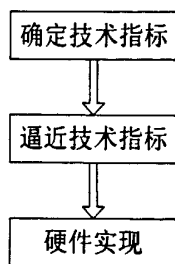


图 4.4 FIR 滤波器设计步骤

4.2.1 滤波器技术指标

根据第二章的分析, 为了滤除杂波提取出生命信息, 低通滤波器的截止频率

为 1HZ，带通滤波器通带频率为 1Hz~45HZ，通带波纹要求<1dB，阻带衰减要求 >50dB。滤波器参数要求如表 4.1

表 4.1 滤波器设计性能要求

设计指标	滤波器 1	滤波器 2
滤波类型	低通	带通
输入数据	16 位	16 位
截止频率	fc=1Hz	fc1=1Hz, fc2=45Hz
采样频率	250Hz	250Hz
通带波纹	<1dB	<1dB
阻带衰减	>50dB	>50dB

4.2.2 逼近技术指标

在根据实际的应用需求确定了技术指标后，就需要根据数学知识和滤波器的基本原理提出滤波器的模型来逼近给定的指标。数字滤波器从实现的网络结构或者单位冲激响应函数分类，可分为：无限冲激响应(IIR)滤波器和有限冲激响应(FIR)滤波器。与 IIR 滤波器相比，FIR 的实现是非递归的，总是稳定的；更重要的是，FIR 滤波器是线性相位的，能保证信号在传输过程中不会产生失真。因此，本文通过设计 FIR 滤波器来逼近给定的指标。

FIR 滤波器的系统函数和差分方程分别为^[29]

$$H(z)=b_0+b_1z^{-1}+\cdots+b_{N-1}z^{1-N}=\sum_{n=0}^{N-1}b_nz^{-n}$$

(4-1)

$$y(n)=b_0x(n)+b_1x(n-1)+\cdots b_{N-1}x(n-N+1)=\sum_{n=0}^{N-1}b_ix(n-i)$$

(4-2)

其单位脉冲响应 h(n)是有限长的，按照(4-1)式的 z 反变换，和 h(n)表示为

$$h(n)\begin{cases} b_n & 0\leq n\leq N-1 \\ 0 & n=其他 \end{cases}$$

(4-3)

FIR 滤波的构成形式主要有直接型、级联型和线性相位形式等。

1.直接型

这种结构形式以直接实现差分方程(4-1)而得名，直接实现 FIR 滤波器的直接型结构如图 4.5 所示，它是一个分节的延时线，每一节的输出加权累加，FIR 滤波器的数学表达式为

$$y(n)=x(n)*h(n)=\sum_{k=0}^{N-1}x(k)h(n-k)=\sum_{k=0}^{N-1}h(k)x(n-k)$$

(4-4)

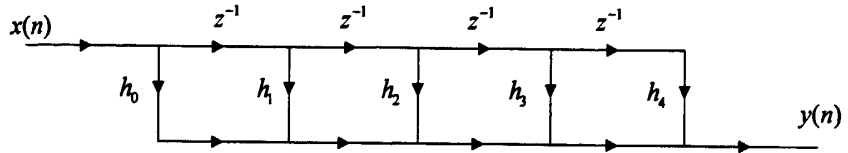


图 4.5 普通的直接型 FIR 滤波器的结构

2. 级联型

它把(4-1)式中的多项式 $H(z)$ 分解成多个二阶因式，然后采用级联连接。例如可以将式(4-1)分解为

$$H(z) = \sum_{n=0}^{N-1} h(n)z^{-n} = \prod_{i=1}^M (\beta_{0i} + \beta_{1i}z^{-1} + \beta_{2i}z^{-2}) \quad (4-5)$$

这种结构每个一阶因式控制一个零点，每个二阶因式控制一对共轭零点，因而在需要控制传输零点时可以采用。但 $H(z)$ 中的系数比直接型多，因而需要的乘法器多，运算复杂度较大，运算时间也比直接型多。

3. 线性相位形式

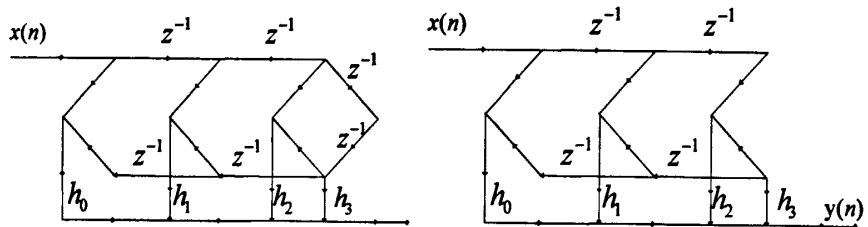
当滤波器的传递函数 $h(n)$ 满足下面的条件时

$$\begin{cases} h(n) = h(N-1-n) & \text{偶对称} \\ h(n) = -h(N-1-n) & \text{奇对称} \end{cases} \quad (4-6)$$

滤波器具有线性相位特性。于是线性相位 FIR 滤波器的输出为：

$$y(n) = \sum_{i=0}^{N/2-1} h(i)[x(n-i) + x(n-N+1+i)] \quad (4-7)$$

FIR 线性相位滤波器结构图如图 4.6



$N=7$ 为奇数

$N=6$ 为偶数

图 4.6 FIR 线性相位滤波器结构

线性相位结构在本质上与直接形式一样，只是当 N 为偶数的时候，根据系数的对称性，只需要做 $N/2$ (当 N 为奇数时为 $(N+1)/2$) 次乘法就可以实现滤波器，比直接型所需要的乘法数小 50%，可以大大地节约硬件资源的消耗，还可以提高速度，简化结构。综合以上分析，因此本文选择设计线性相位的 FIR 滤波器。

FIR 滤波器系数计算常用的方法有窗函数法、频率采样法和最优化设计法等。本文中采用窗函数的设计方法。设计中常用的窗函数有矩形窗函数、三角窗(Bartlett)函数、海明(Hamming)窗函数、汉宁(Hanning)窗函数、布莱克曼(Blackman)窗函数

和凯塞(Kaiser)窗函数等。

表 4.2 窗函数性能指标比较

窗函数类型	最大旁瓣幅度 (相对值)	过渡带宽度	最小阻带衰减 (dB)
矩形窗	-13	$4\pi/N$	-21
Bartlett	-25	$8\pi/N$	-25
Hanning	-31	$8\pi/N$	-44
Hamming	-41	$8\pi/N$	-53
Blackman	-57	$16\pi/N$	-74

根据滤波器各项技术指标，综合考虑选择海明窗。利用 MATLAB 的 FDATool 工具箱输入滤波器阶数、截止频率、窗函数等参数，便可以到滤波器的设计结果和各阶系数 $h(n)$ 。利用 FDATOOL 设计滤波器如图 4.7

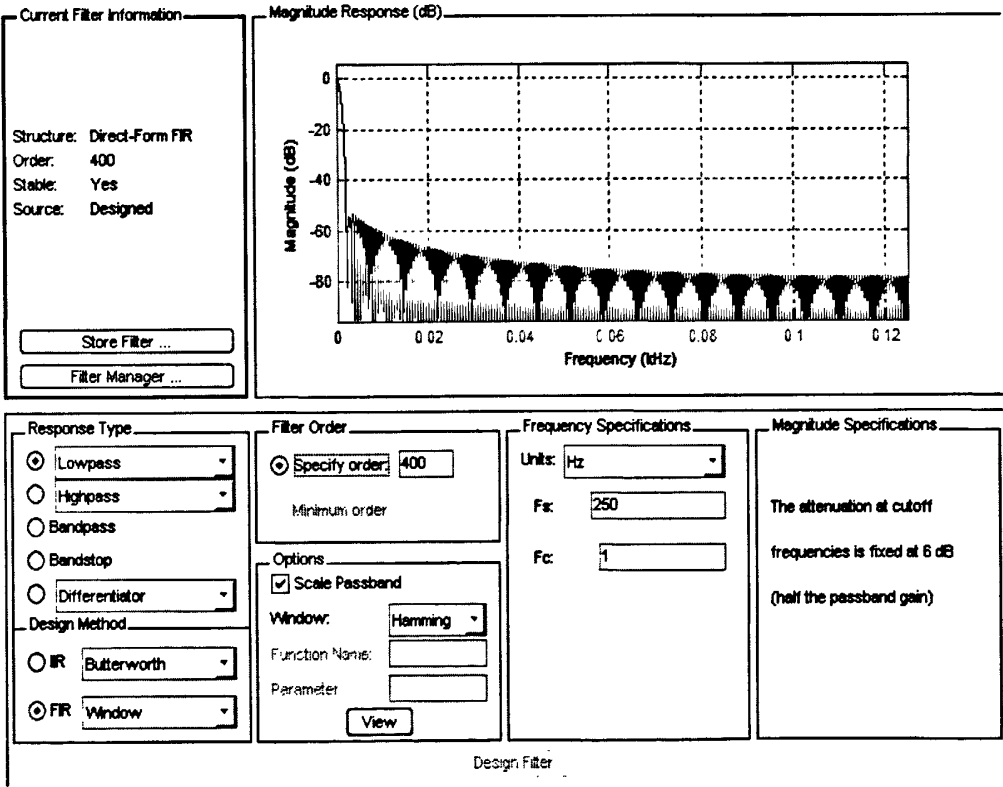


图 4.7 FDATOOL 滤波器设计图

由于前面理论上所设计的数字滤波器系数和运算是用无限精度的数据表示的，而目前的 FPGA 器件都只能进行定点值计算。从 Matlab 计算所得的 $h(n)$ 是浮点值，就需要将浮点数转换成定点数，即进行系数量化。为了满足精度要求，滤波器的量化系数的位数不能少于 16 位，因此文中将 $h(n)$ 量化为 16 位，量化后系数 $H(n)=h(n)*2^{16}$ 。量化系数所反映的数字滤波器的特性与从 Matlab 计算出的浮点系数 $h(n)$ 所反映的特性之间存在一定差异，这种差异是由量化误差引起的^[31]。量化

后的系数用 16 位二进制表示，数字的表示通常有三种形式：原码、补码和反码。其中补码对滤波器的算术运算非常重要。有符号整数 X 的二进制补码表达式为：

$$X = \begin{cases} \sum_{n=0}^{N-1} x_n 2^n & X \geq 0 \\ 2^N - \sum_{n=0}^{N-1} x_n 2^n & X \leq 0 \end{cases} \tag{4-8}$$

补码的表达范围是 $[-2^{N-1}, 2^{N-1} - 1]$ ，这样做的好处之一就是两个数 A 、 B 都用补码表示，那么 $C = A - B$ 的补码表示就可以通过 $A + B$ 的补码得出，这就降低了硬件实现的复杂性。200 阶带通滤波器部分系数量化后将结果如表 4.3

表 4.3 量化后 200 阶带通滤波器部分系数

系数	实际系数	量化后系数	16 位二进制表示的系数
$h(0)/h(199)$	0.000181	5	0000000000000101
$h(1)/h(198)$	0.000074	2	0000000000000010
$h(2)/h(197)$	0.000008	0	0000000000000010
$h(3)/h(196)$	0.0000022	0	0000000000000010
$h(4)/h(195)$	0.000062	2	0000000000000010
.....			
$h(95)/h(104)$	0.0054582	178	0000000010110010
$h(96)/h(103)$	0.0383772	1257	0000010011101001
$h(97)/h(102)$	0.0730542	2393	0000100101011001
$h(98)/h(101)$	0.1047587	3432	0001101011001000
$h(99)/h(100)$	0.1289368	4225	0001000010000001

数字滤波器的冲击响应系数 $H(n)$ 是量化后的定点数，它与 Matlab 计算出的浮点系数 $h(n)$ 所反映的特性之间存在一定差异，这种差异就是由量化误差引起的。虽然系数量化引入了一定的噪声，但是量化后的通带波纹和阻带衰减与量化前相比误差在设计性能要求之内，那么量化前和量化后滤波器的频率响应也差别很小。

利用 Matlab 画出系数量化前后滤波器频率响应如下图 4.8

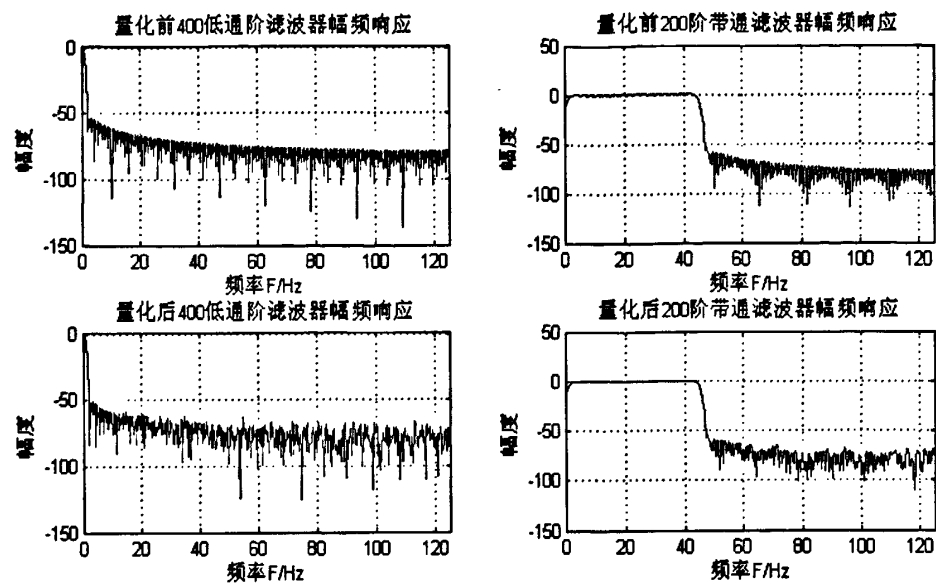


图 4.8 滤波器系数量化前后幅频响应图

通过仿真结果可以看出，两路滤波器的截止频率均满足设计要求，阻带衰减也>50dB，通带波纹<1dB。虽然因为系数量化引入了一定的量化噪声，但是通带波纹和阻带衰减的变化都是在设计性能要求之内，量化前和量化后滤波器的频率响应差别很小，因此两路滤波器的设计是满足要求的。

4.2.3 硬件实现

在 MATLAB 计算出滤波器各阶系数并将量化后，将系数导入到 Quartus II 中设计滤波器。用 VHDL 实现 FIR 滤波器主要包括 3 个单元：乘法单元、累加单元和延时单元。FIR 滤波器的核心是乘法器累加(MCA)的功能。滤波器在 FPGA 中的实现结构主要有三种：乘累加(MAC)结构，并行乘法器结构和分布式算法结构等实现方法，下面将对这三种结构进行对比介绍。

1.乘累加(MAC)结构的 FIR 滤波器

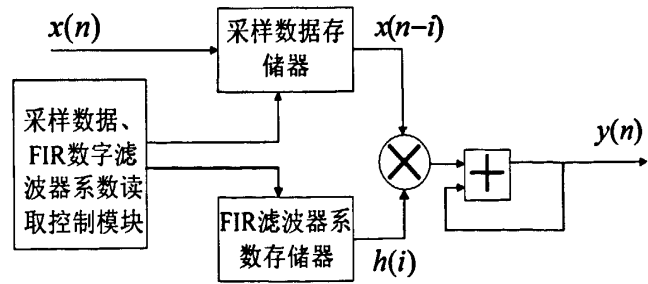


图 4.9 乘累加 FIR 滤波器结构图

乘累加(MAC)结构 FIR 滤波器的系数存放在 FIR 滤波器系数存储器中，外部输入的采样数据暂存在采样数据存储中。通过读取控制模块来控制采样数据与相对应的 FIR 滤波器系数输出以及滤波器输出。

这种滤波器结构简单, 硬件资源占用少, 只需要一个加法器和一个乘法器。但它一个时钟周期只能完成一次乘加运算, 完成一次滤波需要 N (N 为滤波器的阶数) 次乘累加运算, 则需要 N 个时钟周期。因此这种结构的 FIR 滤波器处理速度慢, 时间延迟较大, 只能用于对处理速度要求不高的系统。

2. 并行乘法器的 FIR 滤波器

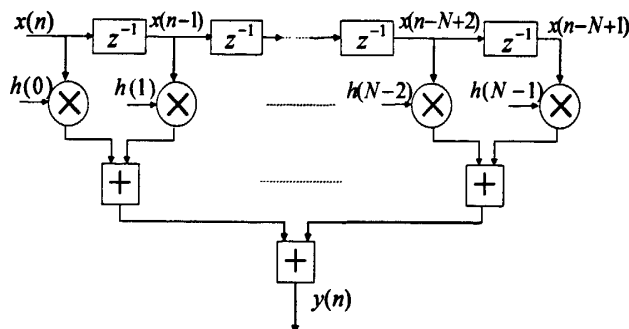


图 4.10 并行乘法器 FIR 滤波器结构图

并行乘法器结构 FIR 滤波器主要由数据移位寄存器、乘法器和多操作数加法器三部分组成。首先将移位寄存器中的数据与相对应的系数相乘, 将结果保存在寄存器中, 然后再对这个 N 个结果进行累加, 输出结果即完成一次滤波。

对于一个 N 阶 FIR 滤波器而言, 这种结构实现滤波器共需要 N 级数据移位寄存器、 N 个乘法器和 $N-1$ 个加法器。所以这种结构的滤波器所需硬件资源虽然较多, 能达到的运行速度也快, 除掉流水线的延迟, 可以一个时钟周期就完成一次滤波, 实时性好。

3. 分布式结构 FIR 滤波器

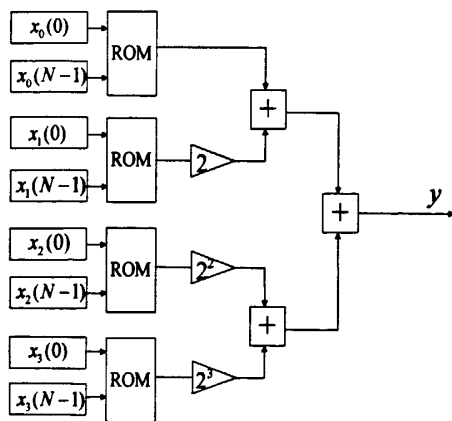


图 4.11 分布式 FIR 滤波器结构图

分布式算法结构是利用滤波器常系数的特点, 把滤波器中的乘法器转换成查找表的方式来实现, 从而不需要使用乘法器, 只需要一些查找表、寄存器、累加器就可以完成运算。实际的分布式算法滤波器完成一次滤波需要 B 个时钟周期 (B 为输入数据的位宽), 所以当输入数据的位宽较窄时适合使用分布式算法, 可以提

高滤波效率^[32]。

根据本系统两路滤波器的设计要求,包括采样率、A/D 输入字长(16 位)、系数量化后的位宽(16 位)以及滤波器阶数和系统实时性要求等因素,并结合以上几种滤波器硬件实现结构的优点与缺点,最终选择并行乘法器结构的 FIR 滤波器来实现。

本文利用 MATLAB 与 QuartusII 进行联合仿真,将 MATLAB 产生的输入数据量化后存放在 rom 里,利用计数器产生地址信号给 rom,数据由 rom 进入滤波器进行滤波,时钟信号频率为系统采样频率 250Hz。低通滤波器设计及验证模块如图 4.12

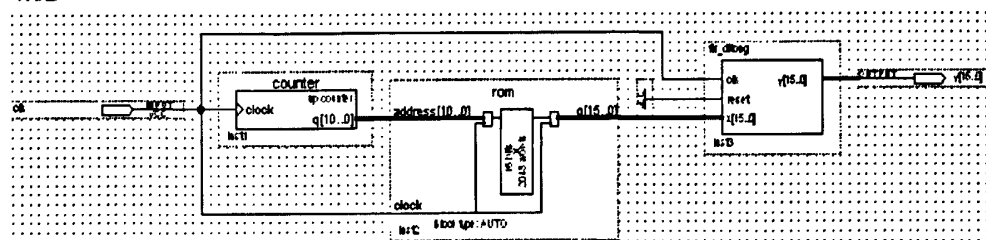


图 4.12 滤波器模块

首先对截止频率 1Hz 的低通滤波器仿真。用 MATLAB 产生采样频率 250Hz 输入信号,频率分量为 1Hz 与 3Hz 的正弦信号并且相叠加。仿真数据点数为 2000 点,分别画出低通滤波器 MATLAB 仿真结果和利用并行乘法结构实现的硬件滤波器输出结果。原信号和滤波后的结果如图 4.13

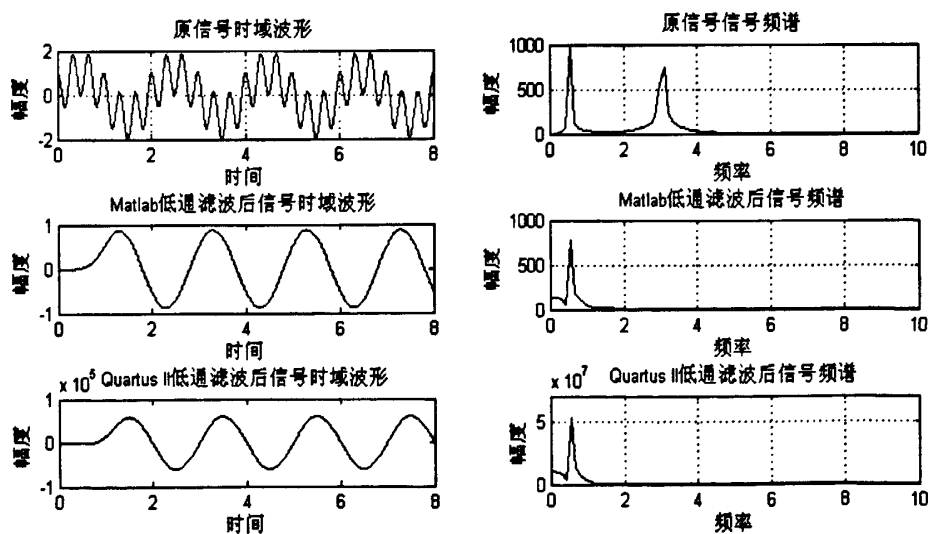


图 4.13 低通滤波器信号仿真结果

从图可以看出,频率 1Hz 的信号通过了滤波器,衰减很小,而通带外的频率分量 3Hz 的信号被滤除掉。经 MATLAB 滤波和 Quartus II 滤波的输出信号相对于理想信号有一定延迟,这是因为设计的低通滤波器阶数较高,而阶数越高,延时

就越大。而 Quartus II 的输出结果相对于 MATLAB 较小的时延,这种时延是 Quartus II 仿真是综合和布局布线后电路逻辑和门的器件延迟。

对截止频率 1Hz~45Hz 带通滤波器仿真。用 MATLAB 产生采样频率 250Hz 输入信号,频率分量为 5Hz 与 50Hz 的正弦信号并且相叠加。仿真数据点数为 2000 点,分别画出低通滤波器 MATLAB 仿真结果和利用并行乘法结构实现的硬件滤波器输出结果。原信号和滤波后的结果如图 4.14

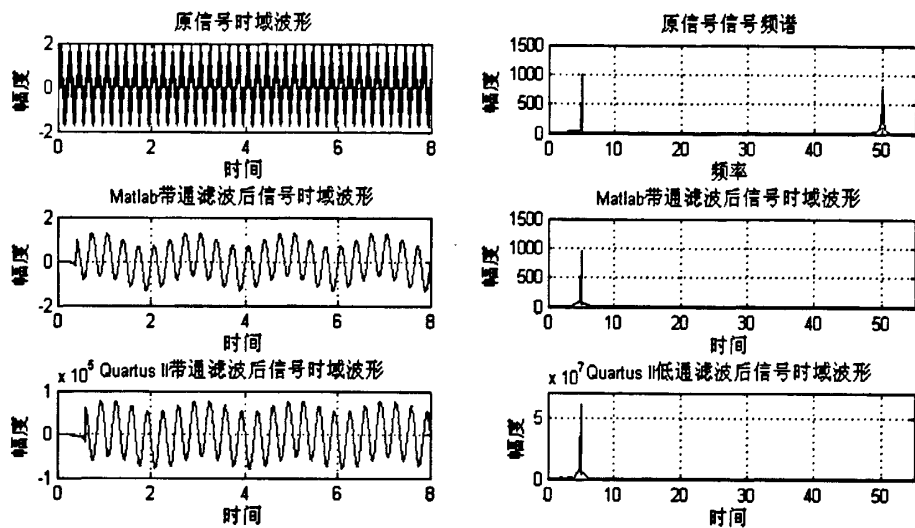


图 4.14 带通滤波器信号仿真波形

同样由于滤波器阶数较高,造成了一定时延。由图 4.14 可以看出,通频带外的 50Hz 信号都已经被滤除的很干净,并且 5Hz 带内信号几乎没有衰减。同样,滤波后的输出信号相较于输入有一定的延迟,滤波器阶数较低,延迟也较少。因此,两路滤波器的设计都满足系统性能要求规范。

4.3 异步 FIFO 缓存模块

本系统中串行异步输出使用的波特率位 19200bit/s。数据位宽为 8 位,加上起始位和截止位总共为十位,则传输速率为 1920B/s。系统采样频率为 250Hz,传输速率远远大于采样速率,于是可以使用异步 FIFO(First In First Out)完成对数据进行存储和传输,然后发送。

FIFO 是一种采用环形存储结构的先进先出存储器。常使用在需要实时数据接口的部分,用来存储、缓冲在两个异步时钟之间的数据传输。根据 FIFO 的工作时钟,可将 FIFO 分为同步 FIFO 和异步 FIFO。同步 FIFO 是指读时钟和写时钟为同一个时钟,在时钟沿来临时同时进行读写操作;异步 FIFO 是指读写时钟不是同一个时钟,而是相互独立的。在现代的集成电路设计中,随着设计规模的不断扩大,一个系统中常常含有多个不同的时钟。使用异步 FIFO 是解决异步时钟接口电路的

一种简便快捷的方式^[33]。

我们使用 QuartusII 提供的 IP 核就可以方便的进行设计，异步 FIFO 缓存模块时序仿真结果如图 4.15 所示。其中 wrclk 为写时钟，频率为 250Hz；rdclk 为读时钟，频率为 500Hz；wr 为写数据使能信号，保持一直为高；rd 为读数据使能信号，在第 25ms 时跳变为高电平；q 为 FIFO 输出数据端口，empty 和 wfull 分别为空满信号。

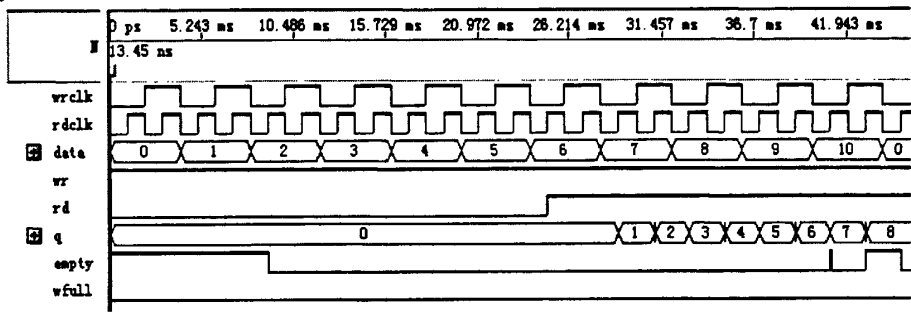


图 4.15 异步 FIFO 缓存时序仿真结果

从上图可以看出，读时钟频率是写时钟频率的两倍，输出数据宽度小于写入数据，这样就完成了不同时钟间的数据传输。并且我们可以发现数据输出相对于读信号有一定时延，这些在实际设计中都需要考虑。

在本系统设计中 FIFO 深度为 256，写数据时钟 ADCLK 为 250Hz，读数据 RDCLK 为 1920Hz。En1 为延时单元，每当 FIFO 满信号到来时，延时 250 个时钟，即输出 full 维持 250 个 clock 的高电平。并且当 full 为高电平时读信号使能，开始读取 250 个数据。本系统使用的异步 FIFO 模块图 4.16

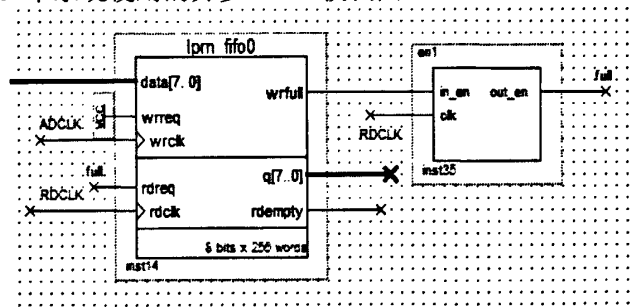


图 4.16 异步 FIFO 模块

4.4 异步串行通信模块

系统与上位机之间的通信采用的是串行通信。串行通信可以使设备之间的连线大为减少，一般情况使用 3 根即可，但随之带来串/并转换和位计数等问题，这使串行通信技术比并行通信技术更为复杂。串行通信是各种设备之间常用通信手段，它在一根传输线上按位传送信息，这根线既作数据线又作联络线，串行通信双方遵照一定的通信协议，通信协议是双方对数据格式、同步方式、传输速度、

传送步骤、纠错方式以及控制字符定义等问题做出统一规定。发送方和接收方各自有独立的时钟，传输的速率由双方约定。

UART 主要由波特率发生器、接收器和发送器三个部分组成。波特率发生器可以根据要求产生任意时钟频率；接收器将接收输入信号 RXD 接收到的异步信号通过串行/并行的转换，形成异步数据帧；发送器将 8 位数据进行并行/串行转换，从 TXD 发送出去。UART 的结构如图 4.17 所示。

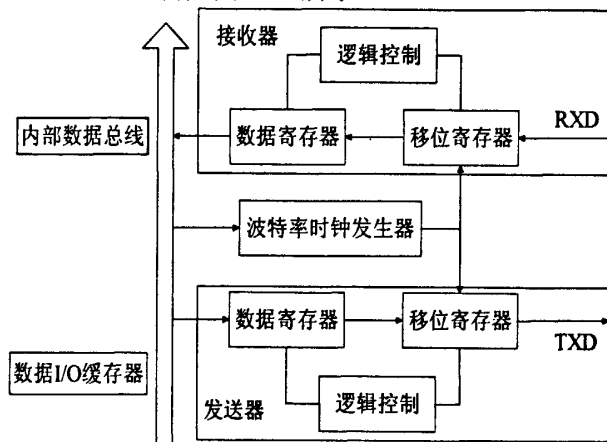


图 4.17 串行通信原理图

通信的发送和接收方都由波特率发生器来产生发送和接收数据需用的序列时钟，本设计接收和发送是按照相同的波特率 19200b/s 进行收发。数据位宽为 8 位，加上起始位和截止位总共为十位，波特率发生器产生的时钟频率是数据收发率的 10 倍，为 1920B/s。波特率发生器的时钟源是 FPGA40MHz 全局时钟。

4.4.1 波特率发生器

波特率发生器实质是设计一个任意分频器，用于产生和 RS232 通信同步的时钟。在系统中通常用一个计数器来完成这个功能，波特率的数值由分频系数 N 决定。该计数器一般工作在一个频率较高的系统时钟下，当计数到 $N/2$ 时将输出置为高电平，再计数到 $N/2$ 的数值后将输出置为低电平，如此反复即可得到占空比 50% 的波特率时钟，具体的波特率取决于 N 的大小。如系统时钟频率是 40MHz，要求波特率是 19200。我们希望 40M 是 2 的整数幂，但很可惜，它不是。使用 16 位累加器，只要具有相同的分频比就可以得到近似的波特率，可以利用下列公式计算分频系数 X ^[35]：

$$\frac{40000000}{19200} = \frac{2^{16}}{X} \quad (4-9)$$

由上式可计算的 $X=31.5$ ，取近似整数 32。Verilog 程序如下：

//16 位的累加器 ([16:0]，最高位 reg[16]进位输出

reg [16:0] acc; //一共 17 位

```
always @(posedge clk)
acc <= acc[16:0] + 32; //我们使用上一次结果的低 16 位，但是保留 17 位结果
wire BaudTick = acc[16]; //第 17 位作为进位输出
```

如此产生的波特率为 19531，跟理想波特率 19200 误差为 1.7%。

为了避免毛刺或时延等导致采样错误，若发送端和接收端的波特率达到理想的一致，则每次采样都是在数据有效时刻的中点进行采样。本文中传输的数据一帧为 10 位，那如果接收方的波特率与发送方相比有 5% 的误差，那么当接收到第 10 位时，积累的误差达 50%，则此时采样点已是第 10 位数据有效与无效临界状态，这时就可能发生错位，所以波特率最大允许误差为 5%。而我们得到的误差为 1.7% 小于 5%，满足要求。任意波特率发生器原理图如图 4.18

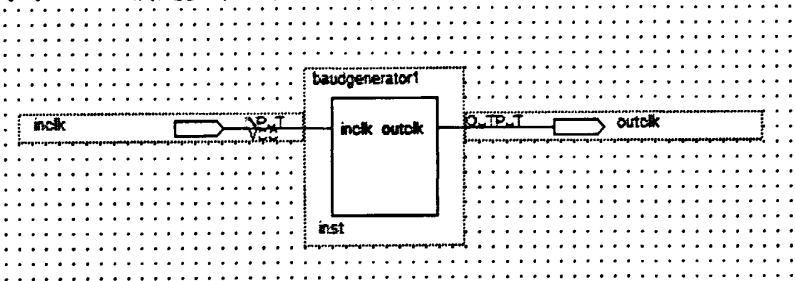


图 4.18 任意波特率发生器

利用 QuartusII 波形仿真，40MHz 时钟产生 19200 波特率的仿真波形如图

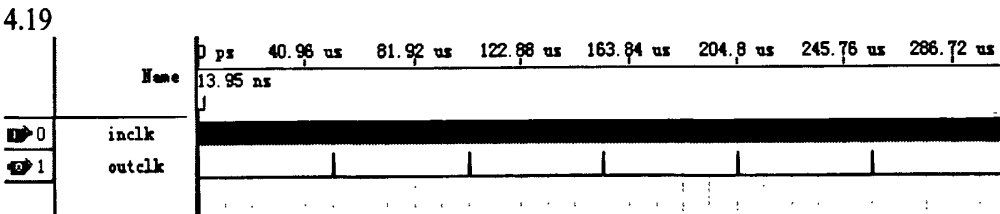


图 4.19 19200 波特率仿真波形

4.4.2 串行发送模块

系统的串行发送模块是将 FIFO 输出的 8 位数据封装后从低到高进行发送，帧格式为：1 位起始位+8 位数据位+1 位停止位，没有奇偶校验位，即数据帧为 10bit。当没有数据要发送时，发送数据寄存器为空，发送器处于空闲状态；发送起始信号下降沿到来后，8 个数据位加上 1 位起始位和 1 位停止位按照图 3.12 的格式被并行装入发送寄存器。发送时先发送最低位 (LSB)，再发最高位 (MSB)，保证 8 位数据的连续传输。串行发送数据帧结构如下图 4.20

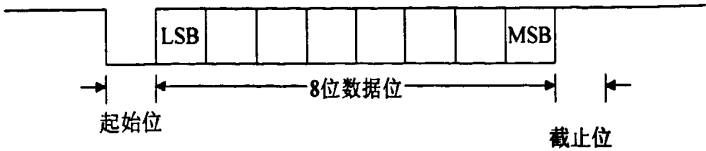


图 4.20 串行发送模块数据帧结构

串行发送模块原理图及仿真结果如图 4.21 和图 4.22

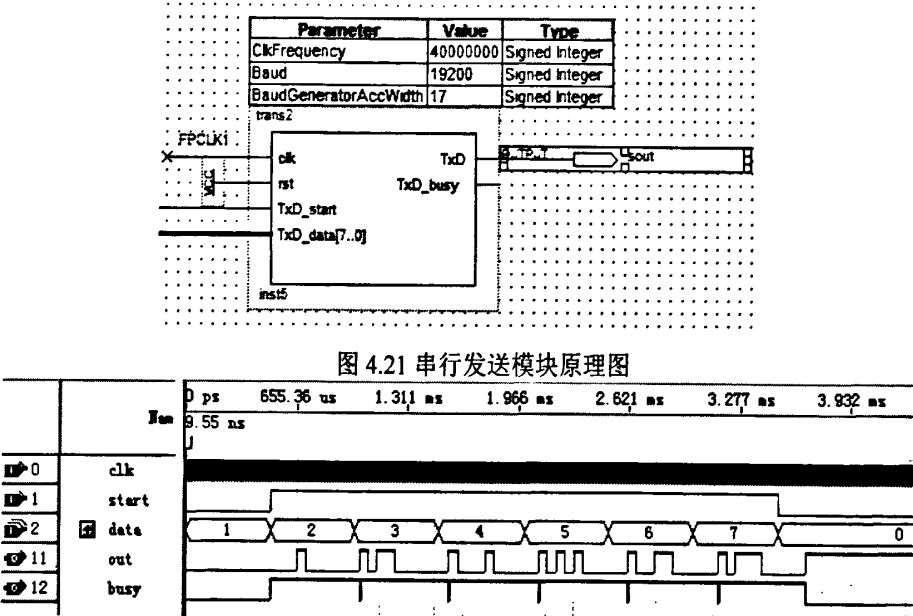


图 4.22 串行发送模块仿真结果

图 4.22 是串行发送模块仿真结果。clk 是 FPGA 内部 40M 系统全局时钟；Start 为输入并行数据允许信号；TxD_start 为 0 时禁止输入数据，为 1 时允许输入。待发送的 8 位并行数据存放在发送端内部的寄存器 data[7: 0]，在下一个时钟周期的上升沿发送起始位，紧接着从低到高发送 8 位数据位，数据未发送完毕后为停止位，全部发送完后进入等待状态。当下一个时钟到来，并且 star 为高时，发送下一个数据。

4.4.3 串行接收模块

串行接收是发送的逆过程，帧格式为：1 位起始位+8 位数据位+1 位停止位，没有使用奇偶校验位。接收器的工作过程如下，在接收数据寄存器被读出一帧数据或系统开始工作以后，接收进程被启动。接收进程启动之后，开始检测起始位，当有低电平到来时，开始以约定波特率的时钟接收数据，计数器统计接收位数。停止位接收完毕后，将接收数据转存到数据寄存器中。

为了防止噪声的干扰，接收端的波特率设置为发送端的 16 倍，当接收端接收到下降沿时开始计数，直至在连续 8 个接收时钟以后采样值仍然是低电平，才认为是一个真正的起始位，而不是噪音引起的。若果其中有一次采样得到的为高电平则认为起始信号无效，返回初始状态重新等待起始信号的到来。找到起始位以后，就开始接收数据，最可靠的接收应该是接收时钟的出现时刻正好对着数据位的中央。紧跟着起始位的是数据位，数据可 8 位数据位组成，低位在前，高位在

后最后，最后是一位停止位。对停止位的高电平进行检测，若正确检测到高电平，说明本帧的各位正确接收完毕，将数据转存到数据寄存器中，然后给出接收完毕信号 en3 高电平，数据可以输出，否则出错。串行接收模块原理图及仿真结果如图 4.23 和图 4.24

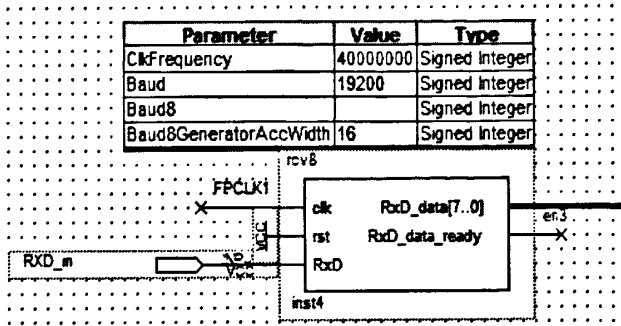


图 4.23 串行接收模块原理图

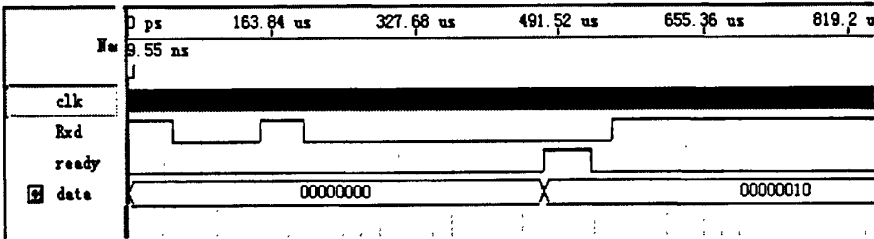


图 4.24 串行接收模块仿真结果

图 4.24 是串行接收模块的仿真结果。RxD 是串行数据接收端，接收端从检测到数据串的第一个低电平开始工作，然后把随后依次进入的 8 个数据通过移位的方法在接收移位寄存器(data[7: 0])内完成串并转换，并通过检测数据串的最后一个数据是否为 1 来判断接收到的整个数据串是否有错。图 4.24 中，当 8 位数据 00000010 全部接收完后，ready 信号有效，表示数据可以并行读出。

4.5 电池电压检测模块

DS2438 是 Dallas 公司基于单总线的器件。该器件的操作完全遵循单总线协议，对 DS2438 的各种操作必须基于一定的时序，下面将简要介绍 DS2438 的工作时序和各种控制命令。

4.5.1 DS2438 的工作时序

DS2438 是 Dallas 公司基于单总线的器件。所以对该器件的编程操作必须严格遵循单总线协议才能保证数据的完整性，在对 DS2438 进行时序控制是在用中最主要的问题。该协议由单总线上的若干信号组成，包括复位脉冲、存在脉冲、写 1、写 0、读 1 和读 0。这些信号除存在脉冲外，均由总线控制器发出。DS2438 的工作时序如下。

1. 初始化时序

首先对 DS2438 进行初始化, 初始化时总线控制器发复位脉冲(至少 $480\mu\text{s}$ 的低电平信号), 然后释放总线进入接收模式。此时总线会被外接 $5.1\text{k}\Omega$ 上拉电阻拉高, 在等待 $15\sim 60\mu\text{s}$ 左右后 DS2438 发出 $60\sim 240\mu\text{s}$ 的存在低脉冲。总线控制器收到此信号表示确认 DS2438 的存在, 并复位成功, 接着便可以可进行读写操作。

—— 总线控制脉冲
 - - - - DS2438 输出脉冲
 —— 上拉电阻

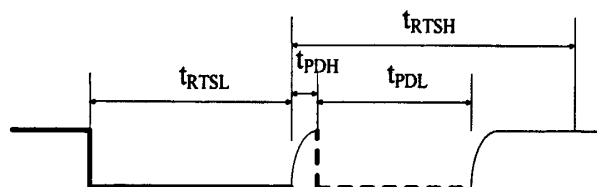


图 4.25 DS2438 初始化时序

t_{RTSL} 总线控制复位脉冲: $480\mu\text{s} \leq t_{RTSL} < 960\mu\text{s}$

t_{PDH} DS2438 等待时间: $15\mu\text{s} \leq t_{PDH} < 60\mu\text{s}$

t_{PDL} DS2438 存在脉冲: $60\mu\text{s} \leq t_{PDL} < 240\mu\text{s}$

t_{RTSH} 总线控制器接收存在信号: $480\mu\text{s} \leq t_{RTSH} < \infty$

2. 写时序

写时序是从总线控制器将 DS2438 的总线拉低时开始, 包括写“0”和写“1”两种写时序。DS2438 在总线被拉低后 $15\mu\text{s}$ 左右的时间对总线进行采样, 如果总线为高, 就是写“1”时序, 如果总线为低, 就是写“0”时序。写时序结束后, 控制器释放总线, 交出总线控制权, 总线被外接上拉电阻拉回到高电平空闲状态。这两种时序都必须持续最少 $60\mu\text{s}$ 输入, 而且两个写时序之间必须至少有 $1\mu\text{s}$ 的恢复时间的间隔。

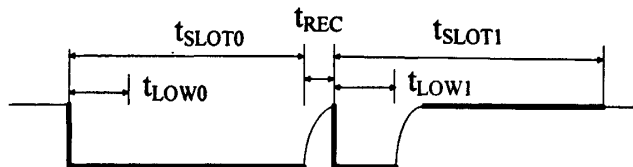


图 4.26 DS2438 写“0”和写“1”时序

t_{SLOT0} 总线写 0 时隙: $60\mu\text{s} \leq t_{SLOT0} < 120\mu\text{s}$

t_{LOW0} 总线控制拉低时间: $1\mu\text{s} \leq t_{LOW0} < 15\mu\text{s}$

t_{SLOT1} 总线写 1 时隙: $60\mu\text{s} \leq t_{SLOT1} < 120\mu\text{s}$

t_{LOW1} 总线控制拉低时间: $1\mu\text{s} \leq t_{LOW1} < 15\mu\text{s}$

t_{REC} 写时序恢复时间: $1\mu\text{s} \leq t_{REC} < \infty$

3. 读时序

读时序从总线被拉低至少 $1\mu\text{s}$ 后开始, 包括读“0”和读“1”时序。总线控制器先

向 DS2438 输入 $1\mu\text{s}\sim 15\mu\text{s}$ 低电平表示读时序开始,并在 $15\mu\text{s}$ 内释放总线将总线控制权交给 DS2438 控制然后采样总线状态。如果 DS2438 输出低电平,即读“0”;如果 DS2438 输出高电平,即读“1”。读时序结束后,DS2438 释放总线,交出总线控制权,总线被外接上拉电阻拉回到高电平空闲状态。所有读时序必须维持至少 $60\mu\text{s}$,同样,每两个读时序之间至少要有 $1\mu\text{s}$ 的恢复时间。

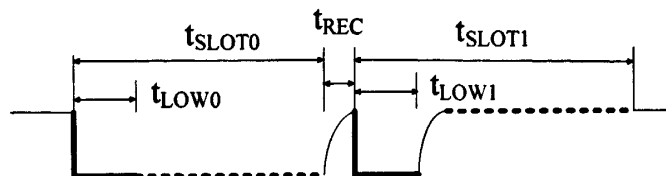


图 4.27 DS2438 读时序

t_{SLOT0} 总线读 0 时隙: $60\mu\text{s} \leq t_{\text{SLOT0}} < 120\mu\text{s}$

t_{LOW0} DS2438 拉低时间: $1\mu\text{s} \leq t_{\text{LOW0}} < 15\mu\text{s}$

t_{SLOT1} 总线读 1 时隙: $60\mu\text{s} \leq t_{\text{SLOT1}} < 120\mu\text{s}$

t_{LOW1} DS2438 拉低时间: $1\mu\text{s} \leq t_{\text{LOW1}} < 15\mu\text{s}$

t_{REC} 读时序恢复时间: $1\mu\text{s} \leq t_{\text{REC}} < \infty$

4.5.2 DS2438 控制命令

其 ROM 命令有 4 个: 读 ROM[33H]; 匹配 ROM[55H]; 跳过 ROM[CCH]; 搜索 ROM[F0H]。

主机在操作 DS2438 之前,必须先发送上述 4 个 ROM 命令中的一个。在 DS2438 成功执行上述命令之后,主机可使用下面的内存命令操作 DS2438。

由于 DS2438 的内存分为 7 页,故其内存操作命令和它的单总线器件略有不同。DS2438 的内存操作命令如下: 写高速暂存存储器[4EHXXH]; 读高速暂存存储器[BEHXXH]; 复制高速暂存存储器[48HXX]; 恢复存储器[B8HXXH]; 温度转换命令[44H]; 电压转换命令[B4H]。上述内存命令中的 XXH 为高速暂存存储器的页地址,有效的页码地址为 00-07H。DS2438 对高速暂存存储器的操作中,除了基本的命令外,还必须将待操作的高速暂存存储器的页地址送出去。DS2438 允许 1 次读/写 1 页内的全部 8 个字节,且读写字节操作可使用复位命令在任何瞬间终止。电池电压测量流程图如图 4.28

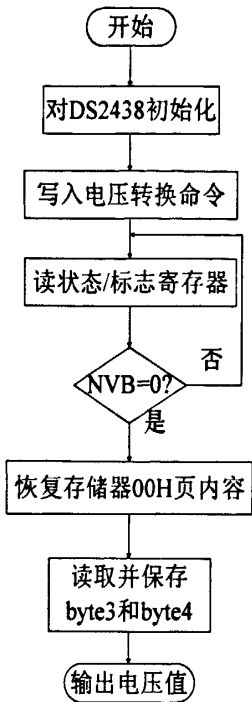


图 4.28 DS2438 电池电压检测流程图

利用 VHDL 语言编程，DS2438 电池电压检测模块如图 4.29

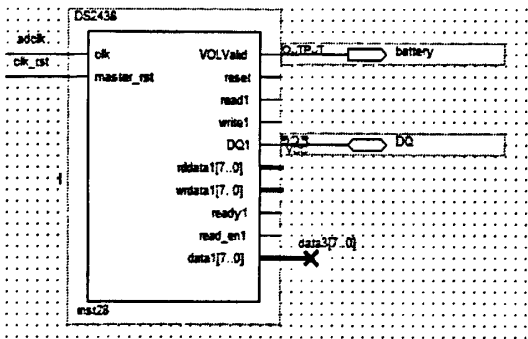


图 4.29 DS2438 电池电压检测模块图

电池采用南京视威电子有限公司的 S-8056N 型号锂电池，当电池充满时最大输出电压 16V。外围电路利用电阻分压，计算可得采样电压最大值为

$$VAD = \frac{5K}{20k + 5k} * 15V = 3.2V \tag{4-10}$$

即电压 VAD 的范围为 0~3.2V。在实际使用中，当电池电压小于约 12V 时系统不能正常工作，所以 VAD 实际范围为 2.4~3.2V。上位机接收到发出的数据量化后显示，当电池电压为最大值时显示结果如图 4.30



图 4.30 电池电量显示图

4.6 程控增益控制模块

第三章中介绍了程控放大的硬件电路，通过改变外接电阻的大小，就可以调节增益的放大倍数。程控增益的实现是通过 FPGA 接收到上位机指令，然后将指令转化为时序脉冲，完成对硬件电路的控制。X9C103^[19]控制工作时序如图 4.31

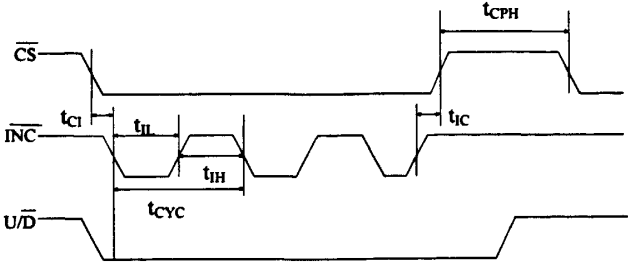


图 4.31 X9C103 工作时序图

t_{CI} 从 $\overline{CS}$ 到 $\overline{INC}$ 的建立时间: $100\text{ns} \leq t_{CI} < \infty$

t_L 低电平保持时间: $1\mu\text{s} \leq t_L$

t_H 高电平保持时间: $1\mu\text{s} \leq t_H$

t_{Cyc} $\overline{INC}$ 周期时间: $4\mu\text{s} \leq t_{Cyc}$

t_C 从 $\overline{INC}$ 到 $\overline{CS}$ 的取消时间: $1\mu\text{s} \leq t_C$

t_{CPH} 器件取消选定时间: $20\mu\text{s} \leq t_{CPH}$

根据器件工作时序, clk1 为初始化时钟, 周期为 500ms, clk2 为脉冲时钟, 周期为 4us, 利用 Quartus II 波形仿真, 使阻值增大 16 倍的波形如图 4.32

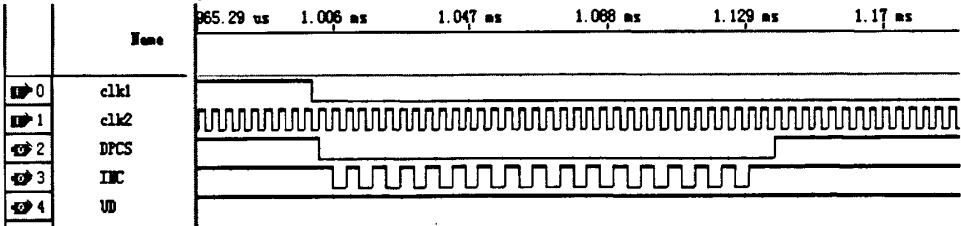


图 4.32 程控增益控制波形仿真

通过示波器可以观察经过放大前后的信号波形, 如图 4.33

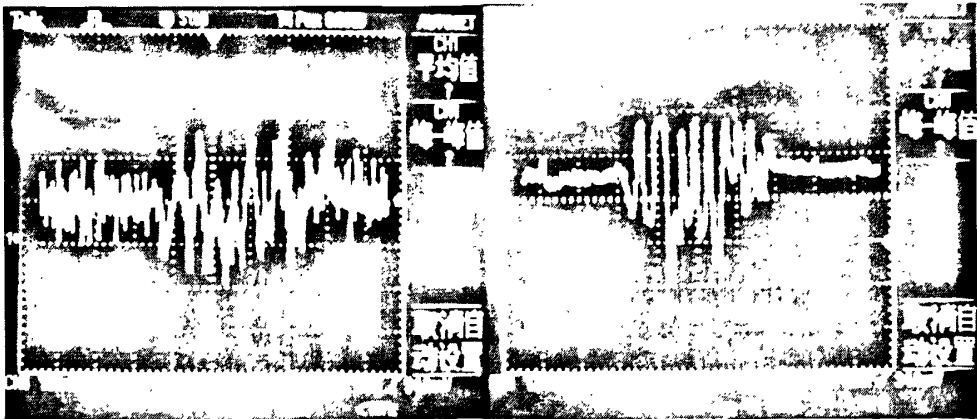


图 4.33 放大前后的信号波形对比图

其中左边幅图每格表示幅度大小为 100mV，其中左边幅图每格表示幅度大小为 1V。通过对比可以看出，微弱的生命信号经过放大模块后幅度更大，更利于后面的处理和提取。通过程控增益放大可以将信号放大合适的倍数，既便于后期的处理，也可以防止因放大倍数过大而导致放大器饱和。

4.7 通信模块

每一种通信系统要能够去实现完整的通信功能，就必须有一套完整的通信协议来支撑。有了这些协议，才能使通信系统的硬件架构能够正常的运行，才能使通信系统之间或是通信系统内部顺利的完成信息的交换和传输。

数据以打包的形式发送，数据包为数据提供一个结构，使接收方能方便地译码。当数据以这种方式组织时，就可以预测是什么类型的数据。通信协议规定为：

包头+数据类型+数据

包头：包头为十六进制数字 EEH，对应的二进制格式就是 8'b11101110，占 1 个字节。

数据类型：整个系统的数据类型包括前端信号数据、背景噪声数据、电池电压、前端状态标识等。为了分辨各种数据类型，进行如下定义：数据包头 EEH；前端信号数据 01H；背景噪声数据 02H；电池电压数据 03H；前端状态数据 04H。

数据：数据类型标识符后面即跟随数据，通过与显控端协议采用固定的数据长度。各种数据格式如下：

表 4.4 前端信号数据格式表

包头	数据类型标识符	呼吸数据	体动数据
EEH	01H	XX ...XX （250 个字节）	XX ...XX （250 个字节）

表 4.5 背景噪声数据格式表

包头	数据类型标识符	呼吸背景噪声数据	体动背景噪声数据
EEH	02H	XX ...XX （250 个字节）	XX ...XX （250 个字节）

表 4.6 电池电压数据格式表

包头	数据类型标识符	电池电压数据（2 个字节）	
EEH	03H	XX（低位）	XX（高位）

表 4.7 前端状态数据格式表

包头	数据类型标识符	前端状态数据	
EEH	04H	01H	接收机正常 发射机正常
		02H	接收机正常 发射机不正常
		03H	接收机不正常 发射机正常
		04H	接收机不正常 发射机不正常

通信协议控制模块如图 4.34

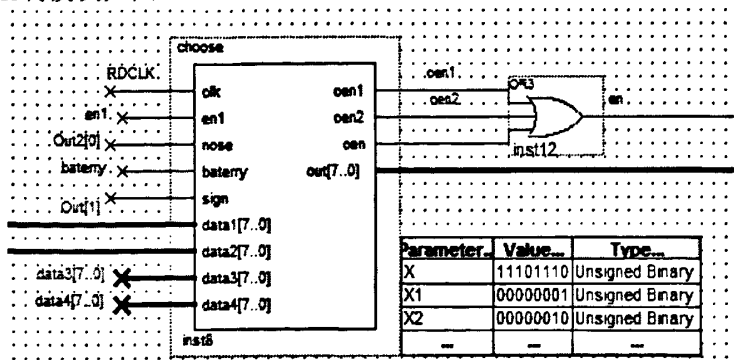


图 4.34 通信协议控制模块图

RDCLK 为数据传输时钟，频率 1920Hz。en1 为呼吸/体动数据使能信号，en1 为高时表示到来数据为呼吸/体动数据，发送 data1[7..0]和 data2[7..0]，包头和数据类型标识符为 EE01。nose 为背景噪声使能信号，nose 为高时表示到来数据为背景噪声数据，发送 data1[7..0]和 data2[7..0]，包头和数据类型标识符为 EE02。baterry 为电池电压使能信号，baterry 为高时表示到来为电池电压数据，模块选择 data3[7..0] 端口数据发送，包头和数据类型标识符为 EE03。sign 为前端状态数据使能信号，sign 为高时表示到来为前端状态数据，模块选择 data4[7..0]端口数据发送，包头和数据类型标识符为 EE04。

命令：显控端对信号处理板的命令包括：背景噪声锁定、前端重新对消、增益控制数据。FPGA 通过分辨接收到的不同命令，然后完成不同的动作。命令具体涵义如表 4.8 所示。

表 4.8 命令的涵义

命令	命令含义
61H	背景噪声锁定
7AH	前端重新对消
30HXXH	增益控制命令（XXH 即为放大倍数）

4.8 本章小结

本章详细的介绍了基于 FPGA 的数字信号处理系统设计，包括利用 PLL 和分频模块产生所需要的时钟、设计两路 FIR 滤波器滤提取生命信息、利用异步 FIFO 缓存数据、异步串行通信模块接收和发送数据、电池电压检测模块实时的检测电池电压、程控增益控制模块来接收显控平台的指令并调节增益的放大倍数。提出了上位机与信号处理板之间的传输协议，设计了通信模块。这些模块构成完成的系统，实现了数据的实时处理、发送和接收。

第五章 生命信号处理算法研究及调试结果

人体的心跳和呼吸信号属于微弱的低速目标信号,对低速微弱生命信号,信号去噪以及低频滤波是关键技术问题,此外还要考虑部分零频信号展宽问题。本章主要根据自主研发的穿墙生命探测雷达系统的实际采集数据,研究在强噪声背景下微弱生命信号的检测方法。

生命信号的模型,如下式

$$r(n) = s(n) + c(n) = \sum_{i=1}^P a_i \exp(j\omega_i n + j\phi_i) + c(n) \quad (5-1)$$

其中 $c(n)$ 为各种杂波和噪声的混合信号, $\sum_{i=1}^P a_i \exp(j\omega_i n + j\phi_i)$ 表示包含生命信息的目标信号。生命信号信号滤波处理目的就是提高信号的信噪比,减少 $c(n)$ 干扰目标信号的程度,检测并提取需要的 $\sum_{i=1}^P a_i \exp(j\omega_i n + j\phi_i)$ 信号。

根据实际采集数据,探测环境为:隔着 40cm 的砖墙在闭空间下探测墙壁对面的正常成年人的回波信号,人在离墙 1~2 米开外的地方静止站立保持均匀呼吸和 4~5 米外匀速走动。为便于后面的计算信号均去除零点的直流信号。采样频率 250Hz,采样时间 10s。画出无人、有人静止、有人走动的时域和频域如图 5.1

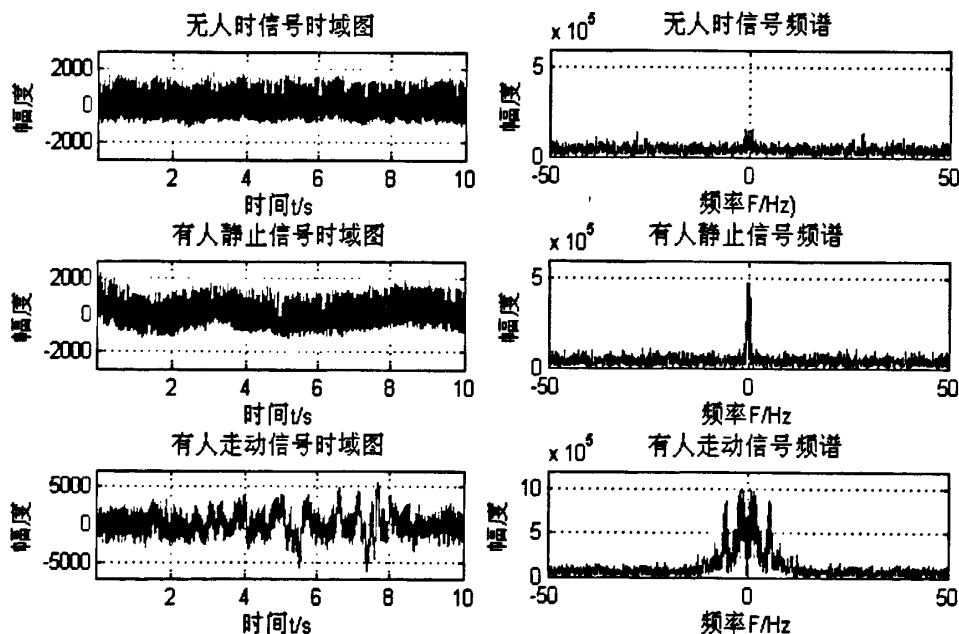


图 5.1 无人、有人静止、有人走动时域、频域图

根据上图可以发现,心跳和呼吸信号淹没在噪声信号下,在时域很难分辨出无人和有人静止的状态,而人体走动信号则能够较直观观察出走动状态的波形。在频域我们可以较明显的分辨出无人、有人静止、有人走动三种状态。为了在时域能够比较直观的分辨三种状态,我们可以通过设计滤波器,滤除杂波干扰。

5.1 FIR 滤波器的信号检测

5.1.1 FIR 滤波器

生命信号属于微弱的低速目标多普勒信号，信号的能量与频率集中在零频附近，若采用滤波方式去滤波，则对设计的滤波器有如下要求

(1)较窄的频率窗口以检测能量集中在低频段的目标信号；

(2)在频域，滤波器波形过渡带降落速度要很快，波形要很陡，尽量减少滤波器的波尾，避免混入更多目标信号外的杂波与噪声信号。

FIR 数字滤波器的特点主要有：

(1)总是稳定的；

(2)具有精确的线性相位；

(3)硬件易于实现；

(4)过渡过程具有有限区间；

因此，我们可以利用 FIR 滤波器来完成对低速目标多普勒信号的检测。但是 FIR 滤波器在相同的给定条件下，所需要的滤波器的阶数比较高，过渡带较宽。

5.1.2 FIR 滤波器实验仿真结果

前文已经介绍过通过 matlab 设计 FIR 滤波器的方法，这里不再赘述。截取 10s 的实际采集数据，分为无人、有人静止和走动三种情况，将数据 2500 点分别通过通带为 $[0\sim 1]$ Hz 低通滤波器和 $[1\sim 45]$ Hz 带通滤波器处理，给出处理前后的时域和频域实验结果如图 5.2 和图 5.3

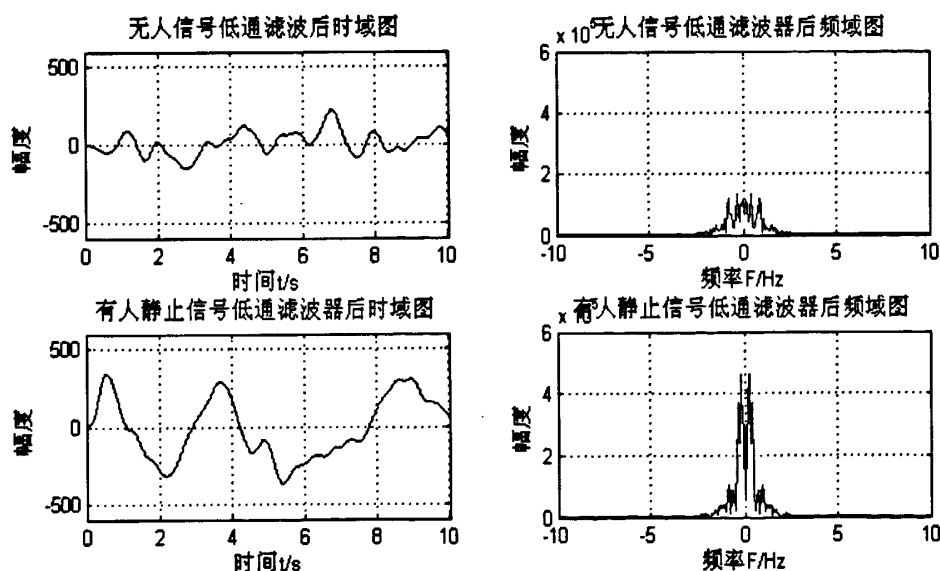


图 5.2 滤波后无人和有人静止信号时域、频域图

由上图可以看出，通过低通滤波器后大部分杂波被滤除，只有零频附近的

呼吸和心跳信号可以通过。有人静止时域信号波形有较明显起伏,在时域可以较明显分辨出无人和有人静止状态,频带外的杂波被滤除了。无人时 $[0\sim1]\text{Hz}$ 频段有一些杂波,但能量较小。当墙后有人在静止呼吸和心跳时,与无人时相比, $[0\sim1]\text{Hz}$ 间的幅度明显较大。

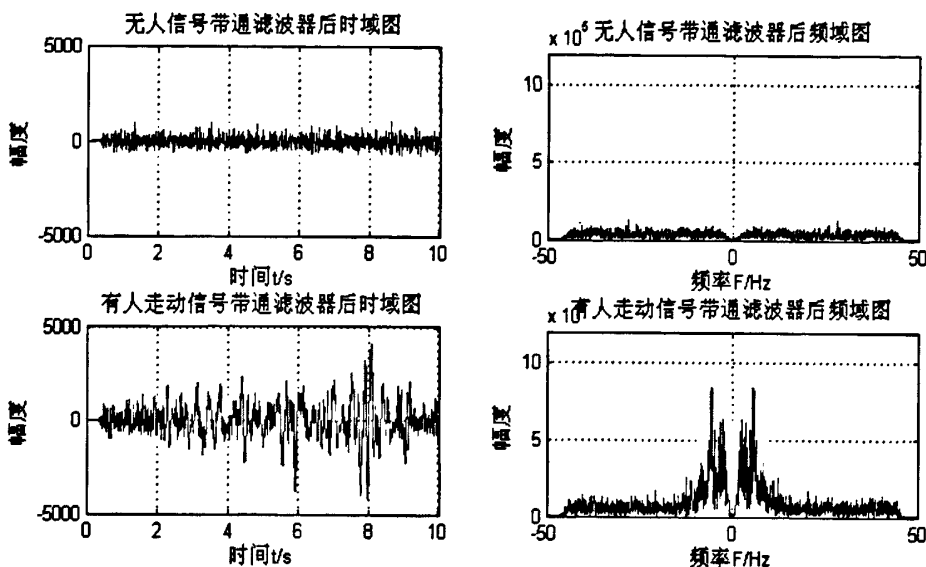


图 5.3 滤波后无人和有人走动信号时域、频域图

由上图可以看出,走动信号在滤波后从时域可以看到较大的波形,噪声对信号的干扰不大。人体在墙后正常走动信号主要集中在 $2\sim10\text{Hz}$ 频段,有人走动时频域幅度较大,易于识别。

5.2 小波变换生命信号处理

傅里叶变换是一种可以从时域到频域互相转化的工具,从物理意义上讲,傅里叶变换的实质就是把 $f(t)$ 这个波形分解成许多不同的频率的正弦波的叠加和,也就是说实质上傅里叶变换的基函数是以在两个方向上都无限伸展的正弦曲线波作为正交基函数。而对于瞬态信号或高度局部化的信号(例如边缘),由于这些成分并不类似于任何一个傅立叶基函数,它们的变换系数(频谱)不是紧凑的,因此频谱上呈现出一幅相当混乱的构成。为了克服上述缺陷,使用有限宽度基函数的变换方法逐步发展起来了。这些基函数不仅在频率的位置上是变化的,而且它们是有限宽度的,这类波被称为小波(wavelet),而基于它们的变换就是小波变换(wavelet transform)。

小波变换是 20 世纪 80 年代后期发展起来的应用数学分支,其思想来源于伸缩平移方法。小波变换的概念是由法国从事石油信号处理的工程师 J.Morlet 在 1974 年首先提出的,他还通过物理的直观和信号处理的实际需要建立了反演公式,但当时并未得到大家的重视。法国数学家 Y.meyer、地质物理学家 J.Morlet 和理论学

家 A.Grossman 对理论上较系统的构架做出了贡献。而把这一理论引入工程应用,特别是信号处理领域,法国学者 I.Daubechies 和 S.Mallat 则起着极为重要的作用。因此,人们有时把小波变换的兴起归功于所谓的“法国学派”。

小波变换是一种时间—尺度(时间—频率)的分析方法,它具有多分辨率分析(Multiresolution Analysis)的特点,而且在时频两域都具有表征信号局部特征的能力。小波变换具有如下特点^[42]:

(1)具有多分辨率(multi-resolution),也叫多分尺度的特点(multi-scale),可以由粗及精的逐步观察信号,既具有“变焦”功能;

(2)适当选择基本小波函数,使它在时间域上为有限支撑、在频率域上也较集中,小波变换在时间和频率两个域上都具有局部特征表征能力,可检测信号的奇异点和分析局部特征。

由于上述特性,因此有人把小波变换誉为分析信号的数学显微镜。

5.3 小波变换

设 $f(t)$ 是平方可积函数,连续小波变换可定义为^[43]:

$$CWT_f(a,b) = |a|^{-1/2} \int_{-\infty}^{+\infty} f(t) \psi^*\left(\frac{t-b}{a}\right) dt = \langle f(t), \psi_{a,b}(t) \rangle \quad (5-2)$$

其中, $a > 0$ 被称为尺度因子,表示与频率相关的伸缩, a 越大 $\psi(\frac{t}{a})$ 越宽, b 被称为时间平移因子。 $\langle f(t), \psi_{a,b}(t) \rangle$ 表示两个函数的内积, $\psi(t) \in L^2(R)$, $\psi(t)$ 需满足的条件是

$$\int_{-\infty}^{+\infty} \psi(t) dt = 0 \quad (5-3)$$

那么称 $\psi(t)$ 为基小波函数,如果基本小波函数 $\psi(t)$ 的频谱 $\psi(\omega)$ 满足

$$C_\psi = \int_{-\infty}^{+\infty} \frac{|\psi(\omega)|^2}{|\omega|} d\omega < \infty \quad (5-4)$$

称该基小波函数 $\psi(t)$ 满足允许条件,此时这样的小波称为允许小波。利用允许小波进行的连续小波变换具有以下形式的逆变换(Inverse Wavelet Transform),见式(5-4)

$$f(t) = \frac{1}{C_\psi} \int_{-\infty}^{+\infty} \int_{-\infty}^{+\infty} CWT_f(a,b) \psi_{a,b}(t) \frac{da}{a^2} db \quad (5-5)$$

与短时傅里叶变换一样,从物理意义上讨论小波变换,我们可以从滤波的角度理解。实际上由于小波基函数在频域具有有限宽度的带通特性,那么其伸缩和平移后的函数列也应该是一组带通滤波器,且带通宽度与中心频率的比值保持不变。式(5-5)相当于信号 $f(t)$ 通过一冲击响应为

$$h_a(t) = |a|^{-1/2} \psi^*\left(-\frac{t}{a}\right) \quad (5-6)$$

或传递函数

$$H_a(\omega) = |a|^{1/2} \tilde{\psi}^*(a\omega) \quad (5-7)$$

的系统输出。实际上就是 $f(b)$ 与 $|a|^{-1/2} \psi^*\left(-\frac{b}{a}\right)$ 的卷积, 见图 5.4

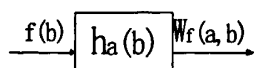


图 5.4 小波变换的滤波理解

分析小波 $\psi_{a,b}(t)$ 可看为一系列带宽和中心频率随 a 、 b 变化的带通函数, 小波变换就是通过一系列滤波器对信号滤波, 不同尺度因子对应不同频率分辨率和不同中心频率的滤波器组。 $\psi_{a,b}(t)$ 称为分析小波, 随着尺度因子 a 的变换, 将导致 $h_a(t)$ 、 $H_a(\omega)$ 的伸展和压缩。由式(5-2)知, 当 a 减小时, $h_a(t)$ 的展宽或 $H_a(\omega)$ 的压缩将导致小波变换的时间分辨率降低和频率分辨率提高, 可以用作高频小波的细致观察; 当 a 增大时, 而 $h_a(t)$ 的压缩或 $H_a(\omega)$ 的展宽导致小波变换时间分辨率提高, 频率分辨率降低, 可用作低频小波作概貌观察。

5.3.1 多分辨率频域通道分割

用小波变换方法来进行信号检测, 国外也有相关文献^{[46][47]}可参考。在小波变换中, 除了上面讨论的小波基函数 $\psi(t)$ 外, 还需另一个重要函数——尺度函数 $\varphi(t)$, 这两种函数是小波变换多分辨率分析的核心。由函数 $\psi(t)$ 和 $\varphi(t)$ 可推出一组滤波器, 这组滤波器组把小波变换从理论转化到实际应用中。小波变换的多分辨率特性是指在高频段提供一个窄的时间窗以提高时间分辨率, 适合分析高频信号; 在低频段用宽的时间窗来表现, 用较高的频率分辨率分析低频信号。多分辨率分析是建立在函数空间概念上的理论, 它一系列尺度空间是同一尺度函数在不同尺度下的表现, 一个多分辨率分析对应一个尺度函数。

利用小波变换在低频处用较高的分辨率来“观察”生命信号, 频率分辨率越高观察到的信号越清晰, 可以提取人体的呼吸和心跳信号。回波信号包括生命信号, 还包括杂波、噪声以及人体的轻微体动多普勒信号也可能包含在里面, 将这些信号归为生命信号的干扰信号。干扰信号相比于生命信号属于高频信号, 利用小波变换可将信号分解到多个频率通道, 通过 Mallat 算法^[49]分解和重构把它们逐层分解出来后通过计算有选择的剔除这些含有杂波及和噪声的通道, 保留含有生命信息的低频通道, 最后重构目标信号通道。

关于多分辨分析的理解, 我们可以以一个三层的分解来说明, 其小波分树如图 5.5 所示

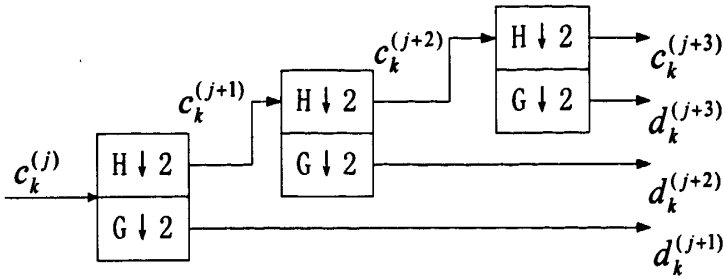


图 5.5 三层离散小波变换 Mallat 分解

从上图中可以看出，多分辨分析的目的只是对低频部分进行进一步的分解，而不考虑高频部分。分解的方法为： $c_j = d_{j+1} + d_{j+2} + \dots d_{j+p} + c_{j+p}$ 。我们对得到信号低一层平滑信号做 2 倍抽取，抽取后又得到两组分解系数 $\{c_k, d_k\}$ 。由 Nyquist 采样定理知道，当信号的采样频率满足 Nyquist 要求时，归一化频带必须限制在 $-\pi \sim \pi$ 之间。此时可分别用理想低通与高通滤波器 H 和 G 将它分解成频带在 $0 \sim \frac{\pi}{2}$ 的低频部分和频带在 $\frac{\pi}{2} \sim \pi$ 的高频部分。处理后两路输出必须正交（因为频带不重叠），而且由于两种输出的带宽均减半，因此采样频率可以减半而不致引起信息丢失。接着下一步，用在 j 尺度下的 H 和 G 继续处理这一步得到的平滑逼近信号，依次类推。这种树形分解和直接进行多通道分解的效果一致，但由于树形结构的每层分解后都要进行样本数目抽样处理，可以减少总的编程量和计算量。选用正交小波基，每次利用小波分解将信号的频段平均分割到高频段和低频通道，按表 5.1 所示， $[0 \sim 128]\text{Hz}$ 的频段被分割为如下 A、B、...I 区域：

表 5.1 0~128Hz 频段的频率分割

频段	A	B	C	D	E	F	G	H	I
频率 (Hz)	0	1	2	4	8	16	32	64	128

本文所用原始信号的采用频率为 250Hz，根据乃奎斯特采样定理，故在频域信号的频段范围为 $0 \sim 125\text{Hz}$ 。按前文所述，生命信号是集中在 $[0 \sim 1]\text{Hz}$ 范围内，通过计算给出信号的分解层数，找到最接近的通道。按表 5.1，对信号进行第一次分解时，则被分割到[A~H]和[H~I]两个区域。到下一层分解时，该层输入通道为上一层分解后得到的低频段部分(即 A~H 部分)，输出通道为[A~G]和[G~I]两部分，以此类推。经过计算，要达到目标信号所在的通道至少要 8 层分解，对应表 5.1 输出通道的低频段对应为区间为[A~B]，频段为 $[0 \sim 1]\text{Hz}$ ，信号主要包含的是人体呼吸和心跳的生命信息。

5.3.2 小波滤波实验仿真结果

根据大量真实数据仿真表明，选择 Symlets 小波族^[52]的小波基处理的结果较

好。对上面采集的有人离墙 1m 静止呼吸的信号用小波变换进行处理, 多通道分割后信号时域和频域如图 5.6

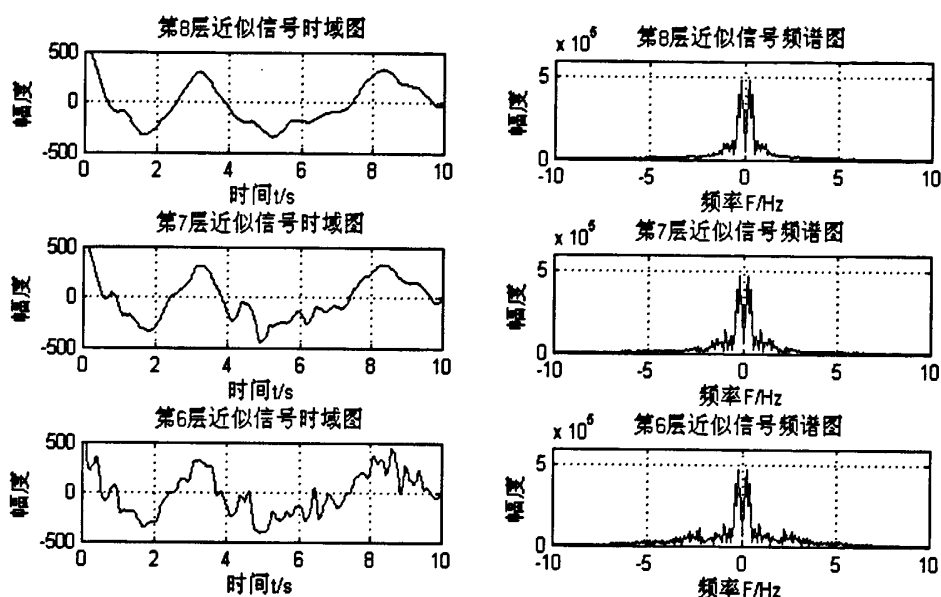


图 5.6 多层分解后各层信号时域、频域图

由上图可以看出, 信号的最低频通道被提取出来, 而且最光滑, 含有的噪声最少。随着层数的减小, 通道的含有的噪声和杂波也随之加入, 信号的频带也随之展宽。含有噪声的高频通道信号时域和频域如图 5.7

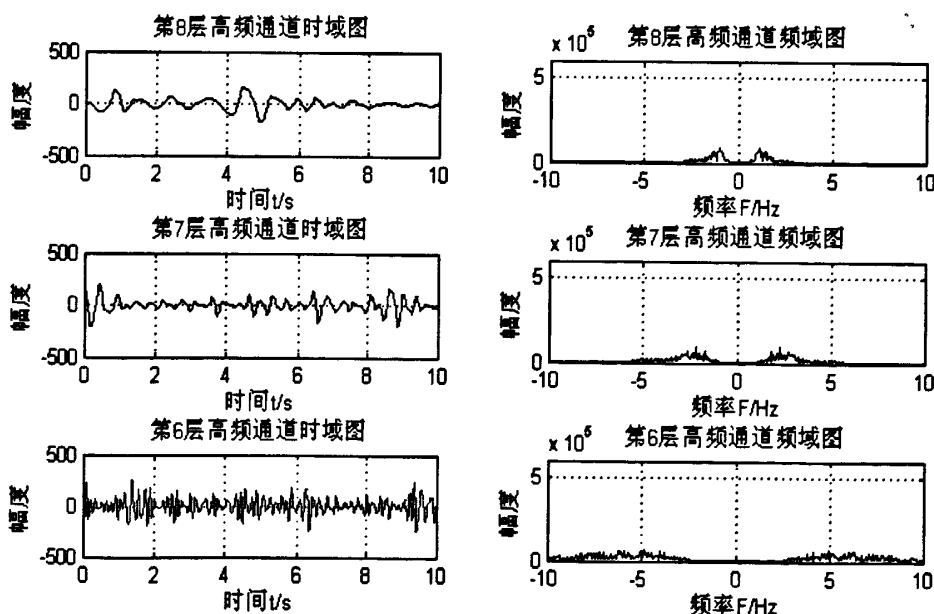


图 5.7 多层分解后高频通道信号时域、频谱图

由上图可以看出, 这些细节信号显示了各个高频通道包含的噪声和高频分量。第 8 层高频通道的频率范围是 $[-2 \sim 1]Hz$ 和 $[1 \sim 2]Hz$; 第 7 层高频通道的频率范围是

$[-4\sim-2]\text{Hz}$ 和 $[2\sim4]\text{Hz}$, 越到数值小的通道, 显示的信号频率越高。利用小波变换可以提取信号各个频段, 利用多通道性质, 可以对信号的所有细节信号进行各种研究。

将信号经过 FIR 滤波和小波变换处理后的时域和频域对比, 如图 5.8

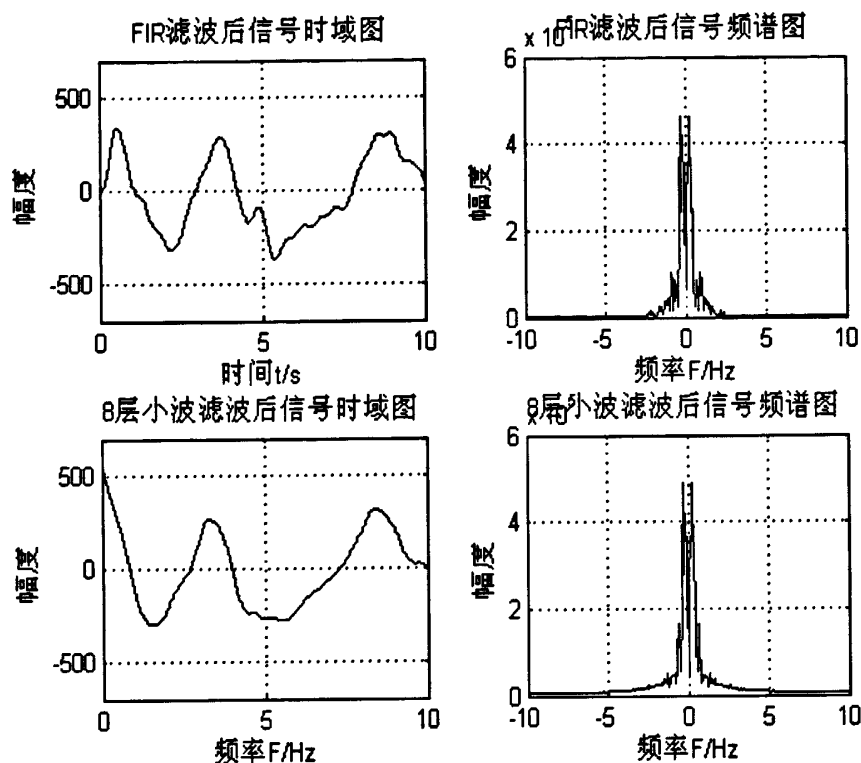


图 5.8 传统 FIR 滤波、小波变换时域、频域对比图

从上图分析可以知道, 利用小波滤波设计的滤波器过渡带更窄, 到的生命信号波形更加光滑, 对噪声的滤波效果更好。从时域图形来看, FIR 滤波器具有较长的时间延迟, 与小波变换相比接近有 0.5s 群延迟。基于以上对比分析可以得到以下结论:

(1) FIR 滤波方法对滤波器设计的阶数、阻带的衰减、滤波过渡带下降速度等有较高要求。滤波器过渡带越窄, 所需的滤波器阶数越高, 同时滤波后信号的群延迟效应也就越明显。同时, FIR 滤波器设计简单, 硬件更容易实现。

(2) 小波变换方法基于多分辨率分析, 分解层数越高对频率越低的信号处理效果越明显, 非常适合低频信号的分析。但是提取的频段越窄, 需要分解的层数就会越多, 计算量就会增大。

5.4 调试结果

本实验室从 2001 年开始进行生命探测仪的研制, 经过多年的不断研发和改进, 已经研制出了四代穿墙生命探测雷达, 积累了丰富的经验和技術。便携式 IV 型生

命探测仪是在 III 型机的基础上改进的，在不降低技术指标的前提下，设备体积大大减小，操作也更加简单。雷达前端天线由喇叭天线改为平板天线，缩小了体积，也减小了发射功率。信号处理改用基于 FPGA 的设计，将模拟滤波改为数字滤波，使得滤波效果更好。上位机显控平台改用嵌入式技术，界面更加简洁，操作简单。收发显示一体化设计，大大减小了设备的体积，同时也减小了设备功耗，延长设备使用时间，操作和携带更加方便。

穿墙生命探测雷达的主要技术性能指标如下：

穿过 30cm 实心砖墙探测距离：≥10m

自动识别：有人/无人，体动/静止

架设开机时间：3min

体积：370×300×100mm

重量：10kg

工作温度：0⁰C~50⁰C

使用设备进行实地测量，曾在多种不同测试环境下进行测试测验，测试结果均能较好的识别出人体状态。透过主楼的 30cm 实心砖墙，分别为无人、有人站立在墙后 1m 静止呼吸和有人墙后约 8m 处走动，结果如表 5.2

表 5.2 墙后有人静止和走动识别结果

有人静止	识别次数	漏识别次数	误识别次数	识别率	漏识率	误识率
20	18	3	1	85%	10%	5%
有人走动	识别次数	漏识别次数	误识别次数	识别率	漏识率	误识率
20	19	1	0	95%	5%	0

结果表明，本设备可以很好的探测到墙后和废墟中的生命迹象，呼吸心跳探测距离可达到 3 米，人体走动探测距离可达到 10 米。同时，设备的操作界面简单，使用方便，使得非专业人员也可以和容易的操作使用。并且设备具有小型化、便携式的特点，非常适合野外以及战场使用，具有良好的应用前景。

5.5 本章小结

本章主要讨论了基于 FIR 滤波和小波变换的生命信号提取算法，通过对实际采集的生命雷达数据进行仿真，实验证明两种方法均可以较好的滤除杂波，以去除生命信号。但小波变换要比 FIR 低通滤波器方法对信号检测的群延迟要小的多，并且具有更好的滤波效果。同时，FIR 滤波器设计简单，硬件更容易实现。最后给出了本文所设计的穿墙生命探测雷达的调试结果，结果表明，本设备可以很好的探测到墙后的生命迹象。

结束语

本文是在参与科研项目“穿墙生命探测雷达”研制开发和算法研究完善的基础上完成的。本人的主要工作内容是进行了穿墙生命探测雷达信号处理板的调试和 FPGA 全部的软件编写,并与前端和上位机进行联调,成功的研制出了雷达式穿墙生命探测仪。

本文的主要工作包括

- (1) 设计了穿墙生命探测雷达数字信号处理的硬件系统,设计电压跟随电路以提高带载能力,并可以起到缓冲和隔离的作用。然后利用截止频率为 1Hz 的高通滤波器滤除了前端发送信号中的直流,再将信号进行程控放大。在完成了上述的信号调理后,才将信号进行模数转换,利用 FPGA 完成数字信号处理,最后串行发送给显控平台。同时还设计了整机电源电路为整个系统提供电源。
- (2) 设计了基于 FPGA 的数字信号处理系统,包括利用 PLL 和分频模块产生所需要的时钟、设计两路 FIR 滤波器滤提取生命信息、利用异步 FIFO 缓存数据、异步串行通信模块接收和发送数据、电池电压检测模块实时的检测电池电压、程控增益控制模块来接收显控平台的指令并调节增益的放大倍数。提出了上位机与信号处理板之间的传输协议,设计了通信模块,实现了不同数据和命令在两者间的传输。这些模块构成完整的系统,实现了数据的处理、发送和接收。
- (3) 对生命信号检测的算法进行了研究。根据穿墙雷达实际采集数据,对 FIR 滤波与小波变换应用于生命信号检测的结果进行了仿真分析,得出小波变换要比 FIR 滤波方法对信号检测的群延迟要小的多,并且具有更好的滤波效果,为后面的设备改进和性能提升的研究打下了基础。最后给出了本文所设计的穿墙生命探测雷达的调试结果,结果表明,本设备可以很好的探测到墙后的生命迹象。

同时该设备也存在着一定的不足,例如对人体静止时人体的呼吸和心跳信息的检测还有待提高。目前的设备对环境的适应性还不是很好,每次化境改变或者设备移动前端都需要重新对消,这些都需要在后面产品的设计中进行改进。还可以将蓝牙无线传输技术应用于雷达式生命探测仪中,实现 PDA 对雷达的无线控制及两端数据的无线传输,以克服环境因素的限制和操作人员微动造成系统的误判。

该探测仪的成功研制以及日益完善,将有助于国防、武警、公安和灾害救援等工作,同时期望其在医疗、监视、反恐等社会诸多应用领域也发挥更大的作用。在未来的研究中,人体数量的识别,人和动物的区分,以及空间组网定位都属于研究的方向。随着电子技术的不断进步,我们相信人体生命探测仪系统将更轻型化、便携化和产品化,也将更广泛的应用军事和民用方面。

致 谢

首先向我的导师史林教授表示深深的感谢和诚挚的敬意！在我整个硕士学习期间以及论文撰写期间，史老师自始至终的给与我悉心的指导。史老师给我提供了良好软硬件学习环境，并指导我参与了该项科研项目，使得我不仅接触到很多硬件和软件方法的新事物，更提高了动手能力。史老师高尚的人品、渊博的学识、深邃的学术思想、严紧的治学态度、循循善诱的师长风范给予我学习和研究以极大的帮助与深远的影响。史老师在学业、工作和生活上的无微不至的关怀将使我终身难忘。

感谢同实验室的黄美兰、隋静、梁曦、刘晓楠、邓师平、苏飞等同学，在学习期间与他们的交流探讨使我受益匪浅。

感谢与我朝夕相处的室友王健和王磊，我们一起度过了一段美好的时光，令人难忘。

最后，特别感谢我的父母和兄长，在我多年的学习和生活中给予了无私的支持和关怀，我学习期间的每一点进步都倾注着他们的大量心血，对他们的感激之情是任何语言都无法表达的。

参考文献

- [1] Ferris D D, Currie NC. A Survey of current technologies for through the wall surveillance[A]. SPIE Conference on Sensors, C3I, Information, and Training Technologies for Law Enforcement [C]. Boston, Massachusetts: Bellingham, Wash Publishers, 1998. 62-72.
- [2] Ferris D D, Currie N C. Microwave and millimeter wave systems for wall penetration[A]. SPIE Conference on Targets and Backgrounds: Characterization and Representation IV [C]. Orlando, Florida: Bellingham, Wash Publishers, 1998. 269-279.
- [3] 李刚. LFM CW 穿墙生命探测雷达信号处理技术研究. 西北工业大学硕士学位论文. 2007.4.
- [4] 赵伟. 雷达波生命探测技术研究. 国防科学技术大学硕士学位论文. 2009.4.
- [5] Yamaguchi, Mitsumoto M, Sengoku M, et al. Synthetic Aperture FM-CW Radar Applied to the Detection of Objects Buried in Snowpack[J]. IEEE Trans Geoscience and Remote Sensing, 1994, 32(1): 11-18.
- [6] Chen KM, Huang Y, Zhang JP, et al. Microwave life-detection system for searching human subjects under earthquake rubble or behind barrier[J]. IEEE Trans BME, 2000, 27(1): 105-114.
- [7] 岳宇. 生物雷达检测技术中心跳与呼吸信号分离技术的研究. 第四军医大学硕士学位论文. 2007.5
- [8] 罗漫江. 生命探测仪的技术研究. 西安电子科技大学硕士学位论文. 2004.1.
- [9] 计鹏. 穿墙生命探测雷达信号处理硬件设计. 西安电子科技大学硕士学位论文. 2010.1.
- [10] 尹秋艳, 樊明捷, 黄勇. 用微波频谱分析仪检测人体心动信号[J]. 2003年全国微波毫米波会议论文集, 2003, 1061-1064.
- [11] 李建军. 穿墙生命探测雷达信号处理算法研究. 西安电子科技大学硕士学位论文. 2006.1.
- [12] 黄莉, 史林, 姜敏. 基于提升算法的低速目标信号提取与生命信号检测应用[J]. 电子科技, 2004, 5: 18-21.
- [13] 史林, 姜敏, 黄莉. 基于谐波模型的穿墙生命探测雷达人体状态识别方法[J]. 西安电子科技大学学报(自然科学版), 2005, 32(2): 179-183.
- [14] 程佩青. 数字信号处理. 清华大学出版社, 1995.
- [15] 丁鹭飞, 耿富录. 雷达原理. 西安电子科技大学出版社. 1995, 18-23. P34~P63.
- [16] 王彦伶, 陈福厚. 新型无源元件的现状与发展下. 世界电子元器件, 2002.

- [17] D.E.约翰逊等著,李国荣译.有源滤波器精确设计手册.电子工业出版社,1984.
- [18] Analog Devices, Inc, Single Supply, Rail-to-Rail, Low Cost Instrumentation Amplifier AD623 datasheet. 1999.
- [19] Analog Devices, Inc, Nonvolatile Digital Potentiometer XICOR. X9C102/103. datasheet. 1994.
- [20] Analog Devices Inc. 16-Bits 100kSPS Differential ADC AD7675 datasheet, 2002.
- [21] Texas Instruments Incorporated, Low-Dropout Linear Regulator TPS78601 datasheet, 2004.
- [22] Integrated Device Technology, Inc. FAST COMS BUFFER/CLOCK DRIVE IDT49FCT805/A, Sep, 1996.
- [23] 左强.穿墙生命探测雷达信号处理硬件设计.西安电子科技大学硕士学位论文. 2006.1.
- [24] 黄莉.穿墙生命探测雷达信号处理算法研究.西安电子科技大学硕士学位论文. 2005.1.
- [25] 霍龙军.某雷达平板天线的 CAM 技术.西安工业大学硕士学位论文. 2007.5
- [26] 黄晓冬.基于 FPGA 的永磁电机控制系统的研究.浙江大学硕士学位论文. 2010.1.1.
- [27] 徐光辉,程东旭.基于 FPGA 的嵌入式开发与应用[M].电子工业出版社, 2006, 16-24.
- [28] 王金明.数字系统设计与 Verilog HDL(第二版).电子工业出版社. 2005, 9, 319-323.
- [29] 陈怀琛.数字信号处理教程—MATLAB 释义与实现.电子工业出版社. 2004. P179~P181.
- [30] 张海军.基于 FPGA 的 16 阶 FIR 滤波器的设计与实现.安徽大学学报(自然科学版) 2009.1, 62-66.
- [31] 张驰,郭黎利.基于 Matlab 的 FIR 滤波器设计及 FPGA 实现.应用科技. 2006.6, P83-P86.
- [32] 蒋亚坚,张庆雷.分布式运算单元的原理及其实现方法[J].电子技术应用, 2000(3), 43~46.
- [33] 谢文华,高文化.FPGA 异步 FIFO 中的问题和解决办法.单片机与嵌入式系统应用. 2009.8. 33-35.
- [34] 吴自信,张嗣忠.异步 FIFO 结构及 FPGA 设计.单片机及嵌入式系统应用. 2001. 6, 24-27.
- [35] 孟繁智.异步串行通信下位机的 FPGA 设计与实现.微处理机. 2005.10. 94-97.
- [36] 王敬美,杨春玲.基于 FPGA 和 UART 的数据采集器设计.电子器件. 2009.4.
- [37] Chen K M, Huang Yong, and Zhang Jianping. Microwave Life-Detection Systems

- for Searching Human Subjects Under Earthquake Rubble or Behind Barrier. IEEE Trans. Biomed. Eng. 2000, 47 (1), 105-114.
- [38] Ladd, M.D. Pacheco and M.S. Rivas. Development of a Remote Vital Signs Sensor. Sandia National Labs.E1.99:DE97007423(1997).
- [39] Dallas semiconductor. DS2438 Smart Battery Monitor [DB/OL]. [2003-2-6]. WWW.dalsemi.com.
- [40] 钱怀风. 基于 DS2438 的便携收费机智能电池监测系统. 计算机技术与发展. 2006.10, 33~38.
- [41] 戴建华, 冒莉. 基于 ICL8038 和 X9C103 的函数信号发生器的设计. 无锡商业职业技术学院学报. 2008.10, 29~31.
- [42] 杨福生等. 小波变换的工程分析与应用. 北京: 科学出版社 2000. P156~P196.
- [43] 张建良. 基于小波变换的语音信号噪声处理. 研究兰州大学硕士学位论文. 2007.5.
- [44] 徐光辉, 程东旭. 基于 FPGA 的嵌入式开发与应用[M]. 电子工业出版社, 2006, P16-P24.
- [45] 夏宇闻 Verilog. 数字系统设计教程(第二版). 北京航空航天大学出版社. P87~P89
- [46] Michael D. Adams, Faouzi Kossentini. Reversible interger to interger wavelet transforms for image compression: Performance Evaluation and Analysis.
- [47] A.R. Calderbank, I. Daubechies, W. Sweldens, and B.-L. Yeo. Wavelet transforms that map intergers to intergers[M]. Technical Report, 1996.
- [48] S. Mallat. A Theory Of Multiresolution Signal Decomposition: The Wavelet Transform, IEEE Trans, PAMI-1197, 674-693, 1989.
- [49] S. Mallat, Multiresolution approximations and wavelet orthonormal bases of $L_2(\mathbb{R})$, Trans. Amer. Math. Soc. 315, 69-87. 1989.
- [50] Altera Corporation, Datasheet of Cyclone III Device Information, 2008.
- [51] Frazier, L.M. MDR for law enforcement. Potentials, IEEE Volume 16. Issue 5. Dec 1997-Jan 1998 p23- 26.
- [52] Sweldens W. and Schroder P. Building your own wavelets at home Wavelets in Computer Graphics, ACM SIGGRAPH Course Notes, 1996, p15-87.
- [53] Daubechies I. And Sweldens W. Wavelet families of increasing order in arbitrary dimensions. IEEE Trans. On Image Processing, 2003. 3.9(3): p480-496.
- [54] WeiBocheng Euclidean geometry of curved exponential families and its application to confidence regions. Appl. Math. JCU 9B(1994), p375-382.
- [55] Shousheng He, Mats Torkelson. FPGA Implementation of FIR Filter Using Pipelined Bit-Serial Canonical Signed Digit Multipliers[Z]. IEEE 2004 Custom

Integrated Circuits Conference.

[56]Swami A, Mendel J M. Cumulant-based Approach to the Harmonic Retrieval and Related Problems[J]. IEEE Trans on Signal Processing, 1991,39(5),1099-1109.

[57]王金明.数字系统设计与 Verilog HDL (第二版).电子工业出版社.2005,9,319-323.P125~P129

在读期间研究成果

在硕士研究生期间取得的研究成果如下：

一、参加科研情况

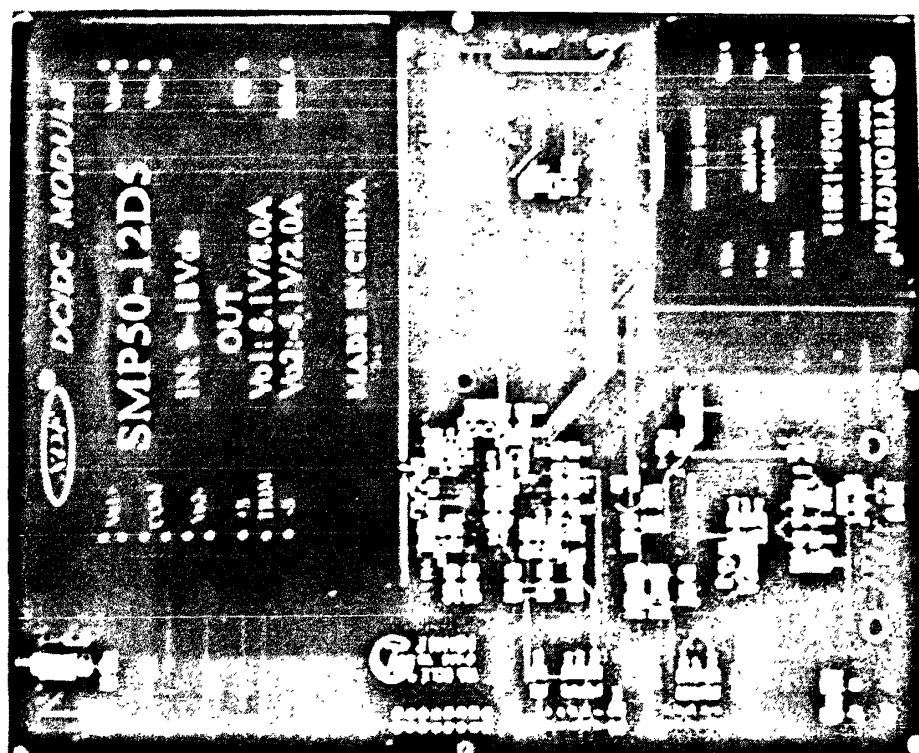
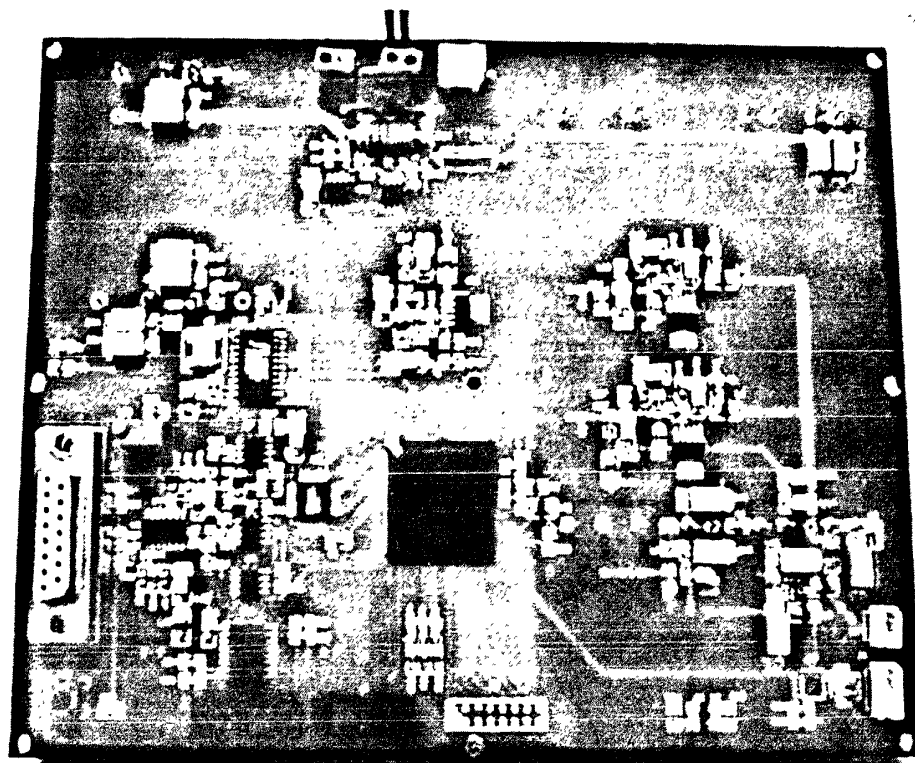
穿墙生命探测雷达信号处理系统硬件设计。

参与“疑犯快速识别与跟踪方法研究”自然科学基金的申请。

二、发表论文情况

张成立. 基于 FPGA 的生命探测仪信号处理系统设计. 电子元器件应用. 2011.5

附录 A 信号处理板实物图



附录 B 穿墙生命探测雷达系统整体实物图

