

江苏大学 2006 年硕士研究生入学考试试题

考试科目：计算机组成原理

考生注意：答案必须写在答题纸上，写在试题及草稿纸上无效！本试题满分为 150 分。

一、（本题 5 分）字长为 n 位的二进制编码，可用来表示多少个不同的数？若用来表示无符号的整数，请写出所能表示的最大值和最小值；若为原码表示的整数，请写出所能表示的最大值和最小值。

二、（本题 12 分）设底数为 2 的浮点数字长 16 位，其中阶码 5 位（含一位符号位）移码表示，尾数 11 位（含 1 位数符）补码表示，请根据它所能表示的规格化浮点数的范围填写下表。表中码值请用 16 进制，真值请用十进制。

	阶码 (H)	尾数 (H)	真值 (D)
最大正数			
非零最小正数			
最大负数			
最小负数			

三、（本题 12 分）使用 $4K \times 1\text{bit}$ 的静态 RAM 芯片构成 $16K \times 8\text{bit}$ 的存储器，问需要 $4K \times 1\text{bit}$ 的芯片几片？系统提供的读写信号为 $\overline{R}/W$ (高为写，低为读)，画出存储器结构图。

四、（本题 6 分）某页式管理虚拟存储器按照 1KB 分页，即每页大小为 1024 个字节，快表内容如下表，问当访问虚存 1023 单元、2049 单元和 4095 单元时，其对应的实地址各为多少？须同时说明求解原理。

虚页号	实页号
0	2
1	1
2	4
3	0

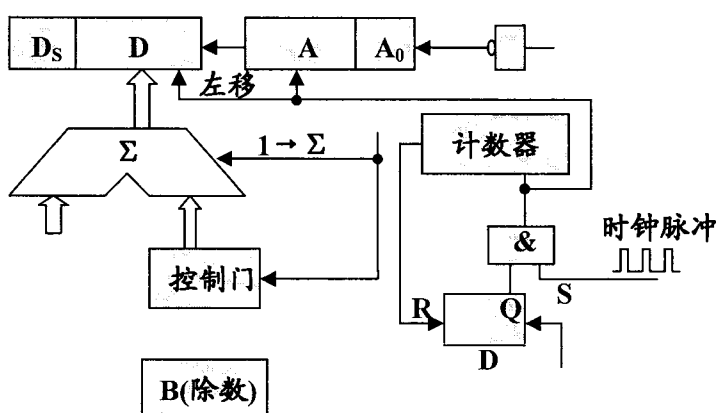
五、（本题 12 分）Cache-MM 层次采用直接映像，Cache 容量为 4KB，分为 16 块，程序运行前 Cache 为空。假设主存有一段需执行 100 次的循环程序占据 $1100H \sim 11FFH$ 单元，该程序执行过程中又要调用一次占据了主存 $2100H \sim 21FFH$ 的一段

子程序，若 MM、Cache 每次读取 4 个字节，试计算其命中率，若改为全相联映像命中率提高为多少？须说明计算依据。

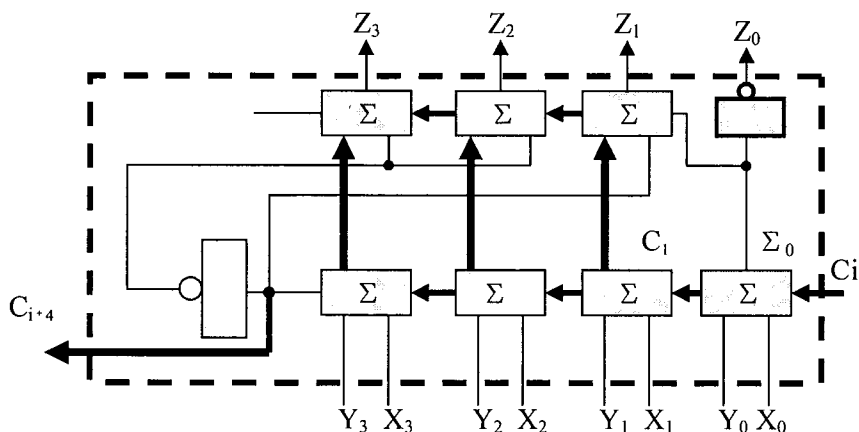
六、（本题 6 分）请图示 8 体交叉并行主存的编址方式，若每体字长为 2 个字节，每次读写一个字，读写周期为 160ns，求理想情况下的带宽（B/s）。

七、（本小题 4 分）写出 RAM 和 ROM 的英文全称，并解释它们的含义。

八、（本题 10 分）如图是原码加减交替除法硬件原理框图，但是它不完整，有一些信号线没有连接。请在答题纸上画出完整的硬件原理框图，并说明实现除法运算的过程。



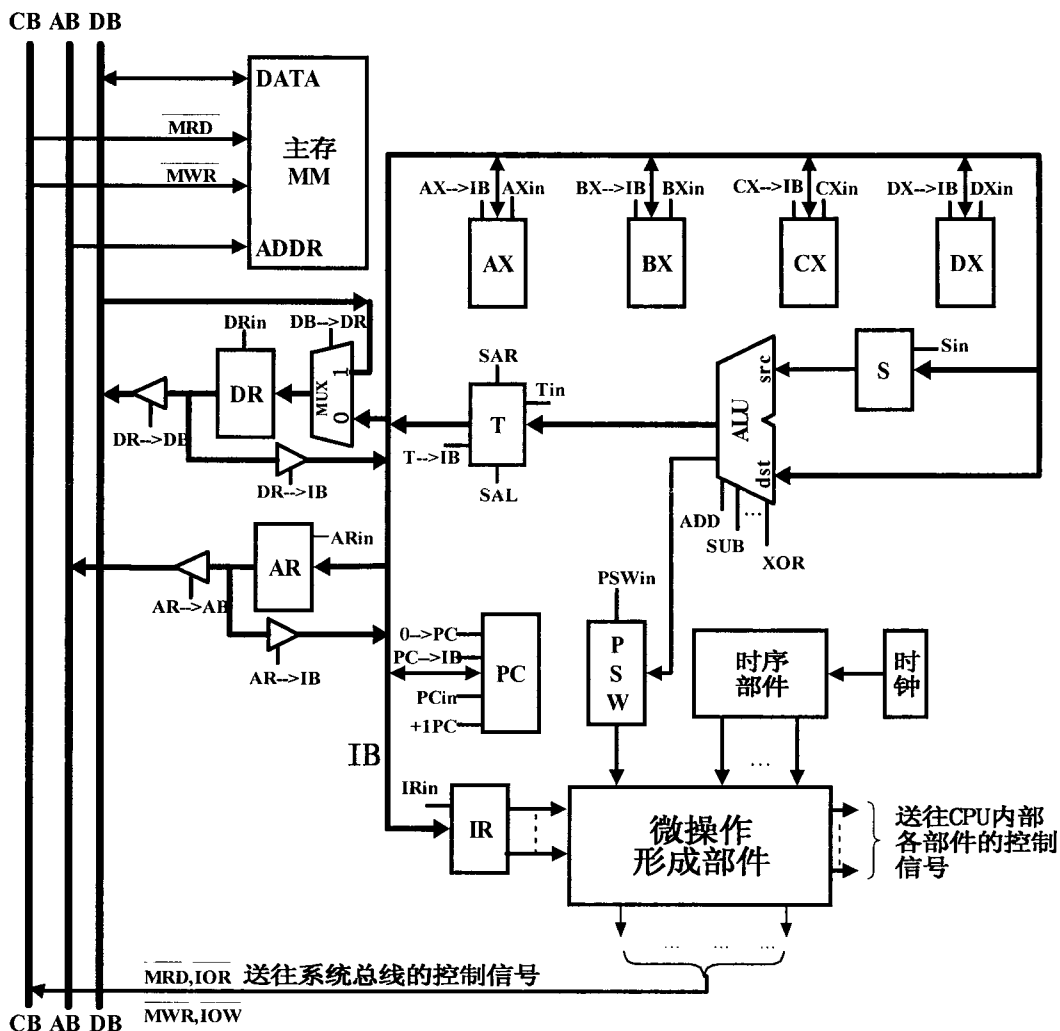
九、（本题 6 分）下图是一位余 3 码加法器的原理图。试分析此图，说明余 3 码十进制加法调整的规则。



十、（本题 4 分）引入寄存器寻址方式的优点是什么？

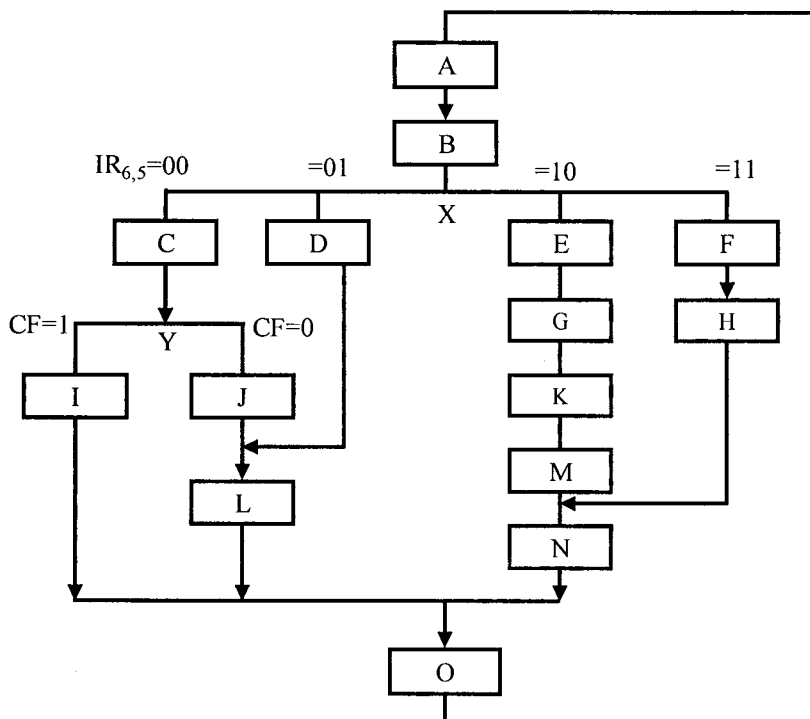
十一、（本题 3 分）某计算机指令字长 16 位，地址码是 6 位，指令有 1 地址和 2 地址两种格式，设共有 15 条 2 地址指令，按扩展操作码的方法，1 地址指令最多可以有多少条？

十二、（本小题 15 分）模型计算机结构如图，试画出转移指令 JMP disp 的微流程框图（从取指令到执行），要求每一方框代表一条微指令。指令的寻址方式为相对寻址，disp 为指令中提供的偏移量。



十三、（本题 16 分）假设下图是某模型机的微指令流程图。图中的每一方框代表一条微指令。在点 X 处为一多分支微转移，由指令寄存器 IR 的两位 $IR_{6,5}$ 位决定。在点 Y 处根据状态条件 CF 实行微转移。假设复位时微地址寄存器的值为 1。试回答下列问题：

- (1) 微指令的次地址控制字段 NAC 至少需要几位？试设计一个 NAC 字段及次地址 NA 字段，使所需的控存容量仅可容纳图中所列的微程序。
- (2) 根据第 (1) 问确定的次地址 NA 的宽度写出每条微指令的微地址。
- (3) 根据第 (1) 问中所设计的 NA 和 NAC 写出微指令 A, B, C, D, E, N, O 的次地址和次地址控制 NAC 字段的代码及必要的说明。



十四、（本题 8 分）一台有 3 个盘片的磁盘组，共有 5 个记录面，转速为 7200 转/分，盘面有效记录区域的外径（直径）为 30cm，内径（直径）为 20cm，记录位密度为 250 位/mm，磁道密度为 10 道/mm，盘面分为 18 个扇区，每扇区 1024 字节。问：(1)磁盘非格式化存储容量是多少？(2)计算该磁盘的数据传输率。

十五、（本题 8 分）试比较同步总线与异步总线的主要特征、优缺点及其适用场合。

十六、（本题 8 分）集中式总线裁决有哪几种方法？哪一种响应速度最快？哪一种连线最少？哪一种对电路故障最敏感？哪一种可方便地改变优先顺序？

十七、（本题 12 分）某计算机系统共有五级中断，其中断响应优先级从高到低为 1, 2, 3, 4, 5。但系统的中断处理部分作出如下规定：处理 1 级中断时屏蔽其他

级中断；处理 2 级中断时屏蔽 4，5 级中断；处理 3 级中断时屏蔽 2，4，5 级中断；处理 4 级中断时不屏蔽其他中断，处理 5 级中断时屏蔽 4 级中断。试问中断处理优先级（从高到低）是什么？并用表格写出在各中断处理程序中设置的中断屏蔽字（1 表示屏蔽，0 表示允许）。假定在运行用户程序时同时出现 1 级、2 级和 3 级中断请求，在处理 2 级中断时，又出现了 4 级中断请求。在处理 4 级中断时又出现了 5 级中断请求。试问以上各个中断处理完成的顺序（可以文字叙述也可以画图表示）。

十八、（本题 3 分）DMA 方式传送 IO 数据比中断方式快的根本原因是什么？