

浙江大学信息学院

硕士学位论文

大功率照明LED恒流驱动芯片的研制

姓名：谢治中

申请学位级别：硕士

专业：微电子学与固体电子学

指导教师：丁扣宝;何杞鑫

20080601

摘要

近年来,大功率白光 LED 因其高效、节能、环保、寿命长、高可靠性等优点逐渐在照明领域获得广泛应用。在提倡“建立节约型社会”的今天,大功率白光 LED 已经开始替代白炽灯、荧光灯等传统照明光源,成为 21 世纪的新一代照明光源。大功率白光 LED 产业的蓬勃发展有力地推动了 LED 驱动集成电路产业的前进,使 LED 驱动集成电路已成为电源管理市场的重要组成部分,孕育着巨大的商机。目前国内,LED 驱动集成电路的发展还处于起步阶段,为了抓住机遇,紧跟潮流,本次毕业课题的选题就是研制一款大功率照明 LED 驱动集成电路。

本文介绍了 LED 驱动集成电路的发展,指出恒流驱动是照明 LED 驱动的发展方向。讨论了线性调整型、电容式开关型和电感式开关型三种 LED 驱动方案,给出了三种方案的恒流驱动应用实例。通过对各种恒流调制原理的分析,指出滞环电流控制是一种具有自稳定性、系统结构简单的恒流调制方式,适合于对照明 LED 进行恒流驱动。

本文设计了一款降压型大功率白光 LED 恒流驱动芯片。该芯片采用高边电流检测方案,运用滞环电流控制方法对 LED 驱动电流进行滞环控制,从而获得恒定的平均驱动电流。芯片内部电路主要包括电压调整器、带隙基准源、滞环电流控制电路、输出驱动电路和功率开关管等。芯片采用 25V BCD 工艺研制,电源电压范围为 4.5V~24V,可为 1W 的白光 LED 提供 350mA 的驱动电流,也可为 3W 的 LED 提供 750mA 的驱动电流。对流片的测试结果表明芯片达到 24V 的耐压指标,通过调节外置检测电阻可获得 300mA 以上的平均驱动电流,驱动串联的多颗大功率照明 LED,效率可达 94%。

关键词: 半导体照明; 恒流驱动; 滞环电流控制; BCD 工艺

Abstract

In recent years, semiconductor lighting is widely used and is gradually replacing the incandescent and fluorescent lighting due to its advantages over conventional lighting of high efficiency, low energy consumption, low pollution, long lifetime and high reliability. The boom of high power white LED greatly promotes the development of integrated circuits for driving LED, which begins to play an important role in the market of power management and generates the enormous business opportunities. Currently in China, the development of integrated circuits for LED is at the initial stage. In order to seize the opportunity to closely follow the trend, the choice for my graduation topic is the design of an integrated circuit for high-power white LED.

The development of integrated circuits for LED is introduced in this paper, which points out that it is better to drive LED with constant current other than constant voltage. Three kinds of methods for driving LED(linear regulation mode, capacitor switching mode, inductor switching mode) are discussed and some applications with these methods are exemplified. Though the analysis of several modes of constant-current control, it is concluded that the hysteresis-current control mode is very suitable for driving LED due to its self-stability and simplicity.

A chip which is used in the buck application to drive high-power white LED with a constant current is proposed and designed in this paper. Using high-side current sensing topology, it controls the driving current for LED to be averagely constant through hysteresis-current control technique. The chip is mainly composed of a voltage regulator, a bandgap reference, a hysteresis-current control circuit, an output driving circuit and a power MOSFET. It is designed and fabricated with a 25V BCD process with input voltage ranged from 4.5V to 24V. The chip can provide a driving current of 350mA or 750mA for 1W LED or 3W LED, respectively. Test results show that the chip can work under power supply voltage of 24V, it can provide an average driving current more than 300mA through adjusting the outside current-sensing resistor and can drive several LEDs in series.

Keywords: Semiconductor lighting, constant-current driving, hysteresis-current control, BCD process

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的
研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发
表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或
证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文
中作了明确的说明并表示谢意。

学位论文作者签名： 谢治中 签字日期： 2008 年 6 月 10 日

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机
构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学
可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影
印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名： 谢治中

导师签名： 丁如宝

签字日期： 2008 年 6 月 10 日

签字日期： 2008 年 6 月 10 日

第一章 白光 LED 及其驱动电路的发展

1.1 白光 LED 的发展

1.1.1 发展的背景和意义

进入二十一世纪,面对能源供应的日趋紧张和全球环境的加速恶化,节约能源和保护环境已成为人类社会发展的共识。开发和应用节能环保的工业产品已在人类社会各个行业展开。

当前,照明用电约占世界总能耗的 20%,而我国照明用电量每年在 3000 亿千瓦时以上,占总用电量的 12%左右。照明用电量的猛增以及发电能源消耗的加剧,将使我国的供电势态和环境与生态保护的现状日益严峻。如果无限制地建设水力发电设施,将会破坏自然环境;如果不断增设火力发电站,又将更进一步恶化业已存在的能源危机。因此,可持续发展的科学观念要求,一是加强可再生能源的利用,加快太阳能、风能、核能等各种发电技术的发展;二是加速节能高效光源和灯具的研究、应用与发展。然而传统的照明光源,比如白炽灯、荧光灯、金属卤化物灯等,能耗高且效率低下,浪费了大量电能。若能以耗能低、寿命长、环保安全的照明 LED 取代目前低效率、高耗电的传统照明光源,无疑将带来一场世界性的照明革命,对我国的可持续发展更具有战略意义。

据统计,用照明 LED 取代全部白炽灯或部分荧光灯,我国每年就可节约 1/3 的照明用电量,这相当于节省一个三峡工程的年发电量,不仅可以缓解我国电能需求的紧张形势,还可以降低燃煤量(目前我国 70%以上的发电量是依靠燃煤获得),减小对环境的污染^[1]。

LED 是发光二极管的简称(Light Emitting Diode),照明 LED 主要是指白光 LED。作为新一代照明光源,白光 LED 与传统照明光源相比,具有如下优势^[1-5]:

- 1) 发光效率高:白炽灯、卤钨灯的光效为 12-24lm/W,荧光灯的光效为 50~70lm/W,钠灯的光效为 90-140lm/W,LED 的光效经改良后可达 50~200lm/W,而且光的单色性好,光谱窄,无需过滤可直接发出有色可见光。

- 2) 节能,耗电量少:在同样的照明效果下,LED的耗电量是白炽灯的八分之一,荧光灯的二分之一。据美国圣地牙哥国家实验室的Jeff Nelson博士称,全球的白炽灯和荧光灯都被白光LED取代的话,将节约38座核电站的发电量。
- 3) 寿命长:研究资料表明,LED的平均寿命在10万小时左右,是荧光灯的10倍,白炽灯的100倍。同时由于照明LED的结构特点,使得其本身没有易损的部件存在,在水下等特殊环境中也可以稳定的工作。
- 4) 体积小:可以做成各种形式的光源,例如点光源、面光源等。
- 5) 高响应速度:照明LED的响应速度为纳秒级,相对而言,白炽灯的响应时间为毫秒级。
- 6) 环保:照明LED废弃后易回收处理。荧光灯等废弃后会产生重金属汞等不易处理的污染物。

白光 LED 的高效节能、绿色环保优点使得各个国家和地区投入了大量财力和人力资源启动自己的半导体照明计划,如下表所示^[1]:

表 1.1.1 各国半导体照明计划

国家/地区	立项时间	项目名称	项目预期目标	预计效益
日本	1998 年	21 世纪光计划	到 2006 年, 50% 的照明光源被白光 LED 取代	可减少 1~2 座核电厂发电量, 每年节省 10 亿公升以上的原油消耗
欧洲	2000 年	彩虹计划	通过欧共体的补助金推广 LED 的应用	应用半导体照明实现: 高效、节能、不使用有害环境的材料、模拟自然光
美国	2000 年	国家半导体照明计划	到 2010, 年 55% 的荧光灯和白炽灯被白光 LED 取代	每年节约 350 亿美元电费, 减少 7.55 亿吨二氧化碳排放量, 形成 500 亿美元的大产业
中国	2003 年	国家半导体照明工程	2006-2020 年, 投资 50-100 亿元发展半导体照明技术, 形成自主知识产权, LED 达到 150-200lm/W, 15 元/klm	将建立半导体照明产业, 全面进入通用照明市场, 占有 30%~50% 的市场份额, 实现节电 30% 以上, 年照明节电 1000 亿千瓦时以上

1.1.2 白光 LED 的发展简介

LED 是一种基于 PN 结或异质结的注入式场致发光的固态照明光源^[6]。1962 年，在美国通用电器公司工作的博士 Holon-yak 用化合物半导体材料磷砷化镓 (GaAsP)研制出第一批发光二极管^[7]。早期的 LED 只能发红、绿等单色光，且功率小，效率低，只适合于装饰灯、指示灯等应用场合。1996 年，日亚公司首先采用 InGaN 蓝光芯片加 YAG（钇铝石榴石）黄色荧光粉的方法制成白光 LED，此后白色 LED 得到迅速发展，人们通过各种办法获得了白光 LED，开启了 LED 迈入照明市场的序幕。表 1.1.2 列出了目前产生白光 LED 的主要方法^[3]。

表 1.1.2 产生白光的 LED 的主要方案

芯片数	激发源	发光材料	发光原理
1	蓝色 LED	InGaN/荧光粉	InGaN 的蓝光与荧光粉的黄光混合成白光
	蓝色 LED	InGaN/荧光粉	InGaN 的蓝光激发的红绿蓝三基色荧光粉发白光
	紫外 LED	InGaN/荧光粉	InGaN 的紫外激发的红绿蓝三基色荧光粉发白光
2	蓝色 LED	InGaN、GaP	将具有补色关系的两种芯片封装在一起，构成白色 LED
	黄绿 LED		
3	蓝色 LED	InGaN	将发三原色的三种小片封装在一起，构成白色 LED
	绿色 LED	AlInGaP	
	红色 LED		

从理论和技术的发展分析，白光 LED 的光效可以达到 200lm/W。但是早期的白光 LED 发光效率低，低于白炽灯和荧光灯的发光效率（白炽灯的发光效率为 16lm/W, 40W 荧光灯的发光效率 60lm/W, 60W 荧光灯的发光效率为 100lm/W）^[8]。此后由于材料、封装等技术进步，国外研制出了发光效率可达 30lm/W 的商用 LED，而实验室 LED 的光效水平已达 60lm/W。普通可提供大功率 1W 甚至 2~3W 的芯片和器件,单只器件其光通量可达 30lm 左右。

在大功率 LED 照明技术方面，目前美国处于国际领先水平。由 Philips Lighting 和 Agilent 于 1998 年合资兴办的 Lumileds 是一家致力于功率型白光 LED 生产和封装技术研发的公司。目前为止, Lumileds 公司的 1W, 3W 和 5W 的 Luxeon

LED 是市场上最亮的白光 LED 产品, 白光效率已达到 30lm/W, 5W 器件的光通量达到 120lm。2003 年 10 月美国 Cree 公司封装出 1200lm 的白光 LED 集成灯, 发光效率达到 32lm/W。目前, Cree 公司研制的蓝光 LED 的外量子效率高达 35%, 制作的白光 LED 光效为 74lm/W, 是目前在蓝色和白色波长的光谱范围内报道的 LED 发光效率的最高值。

日本在大功率白光 LED 的研制方面一直处于世界前列。日亚公司由于在 InGaN LED 技术和生产白色 LED 的荧光粉材料上拥有多项专利, 在 InGaN 白色 LED 芯片供应上一直占有优势地位, 目前其研制的 LED 的效率约为 30~40lm/W。2003 年 8 月, 松下电工开发出亮度达到 300lm 的白光照明灯具, 相当于 40W 白炽灯的亮度, 并于 2004 年春季开始了商品化销售。日亚化学工业从 2006 年 6 月开始提供发光效率为 100lm/W 的白色 LED 样品, 并已开始量产。

在台湾, 和 LED 相关的公司有几十家, 其产能也在迅速的膨胀, 已成为世界上最大的 LED 生产基地。2002 年, 日本住友和台湾博达共同投资在台湾成立了博友科技, 专门从事单芯片 ZnSe 白光 LED 芯片的生产。由于看到白光 LED 在下一代光源新技术应用中的巨大潜力, 2002 年 9 月台湾成立了由 11 家顶级 LED 公司组成的“下一代光源新技术研发集团”, 该组织专注于以白色 LED 为核心的下一代 LED 新技术的研发。

随着技术进步、亮度提升, 高亮度白光 LED 正一步步进军潜力庞大无比的灯光照明市场。根据 Frost&Sullivan 的统计, 当前全球照明市场的年均成长率约为 5.5%, 2000 年市场规模达 45 亿美元。若以每年白光 LED 发光效率平均成长 60% 的速度开发下去, 要达到大型化、低价化、使用寿命长的照明用光源并非不可能。业界一般认为, 白光 LED 照明市场可望在 2010 年左右趋于成熟。目前 Lumileds、日亚化工、丰田合成、住友电工等业者都已有较为成熟的照明产品问世, 只是价格与常规灯泡相比仍有很大的差距。预计未来 10 年内, 高亮度 LED 对全球照明工业将造成巨大的冲击。正因为此, 各界都对白光 LED 寄以厚望, LED 也享有“绿色照明光源”之称。

1.2 白光 LED 驱动电路的发展

LED 驱动电路就是能为 LED 的正常工作提供所需的电压和电流的电路。要

了解 LED 驱动电路的工作特性,就必须先了解 LED 的电学特性。图 1.2.1 给出了随机选择的 6 个 LED 的伏安特性测试结果^[9],实线和虚线分别表示从不同厂商选取的 3 个 LED。从图中可知,在相同的工作电流下,LED 的正向导通压降受工艺离散性的影响呈现一定的差异。虽然图 1.2.1 给出的是小功率 LED 的伏安特性曲线,但是对于大功率照明 LED,其导通压降也存在类似的差异。一般白光 LED 的正向导通压降在 3V~4V 间。

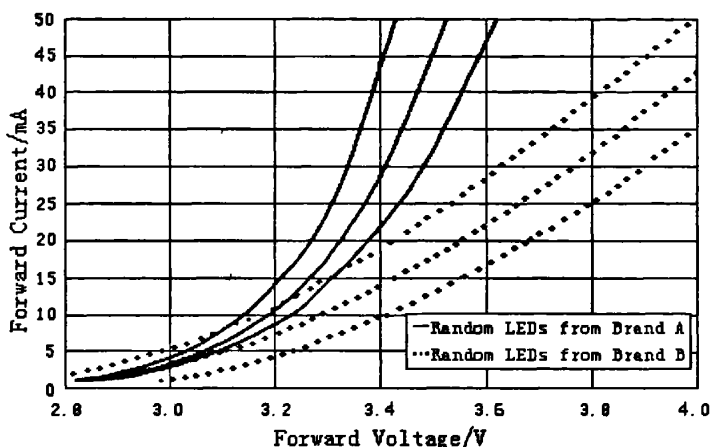


图 1.2.1 随机选择的一组白光 LED 的伏安特性

1.2.1 白光 LED 的连接方式

白光 LED 的连接方式有串联、并联、混联三种,如图 1.2.2 所示。

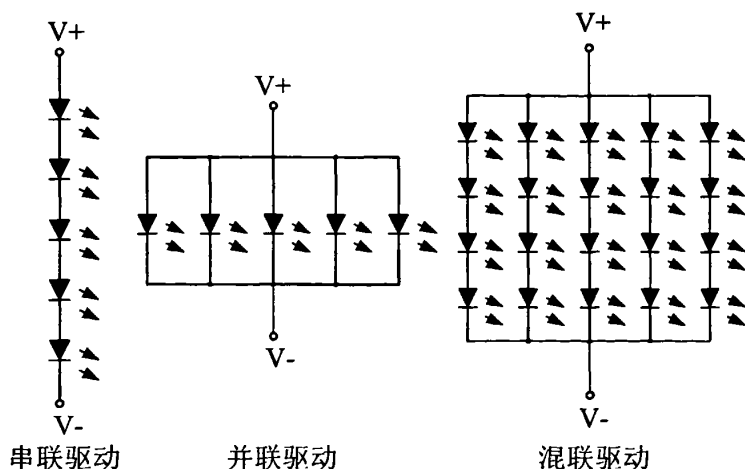


图 1.2.2 白光 LED 的连接方式

1、串联驱动

串联驱动保证流过每个 LED 的电流相等，而 LED 的发光亮度与其导通电流呈正比关系，所以采用此种驱动方式可以使 LED 发光亮度均匀，适合对发光亮度的匹配性要求高的场合。串联驱动的不足是其需要较高的驱动电压，所以需要升压电路将电源电压抬升或者直接的高电源电压，而高的电源电压往往要求芯片采用耐高压工艺制造，如 BCD 工艺。另外，如果一个 LED 断开，则整个 LED 串就熄灭。当采用恒定电压驱动时，如果某个 LED 短路，则余下的 LED 的正向压降会增加，致使电流增大，可能会烧毁 LED 灯和电路。当然，采用恒定电流驱动时不会存在上述问题。

2、并联驱动

并联驱动的优点是只需要低的电源电压就可以驱动多个 LED，其要求驱动电路能提供大的驱动电流。由前述知 LED 正向导通压降存在一定差异，所以并联驱动的最大不足是流过每个 LED 的电流不相等，致使 LED 的亮度不匹配。目前工业界解决此不足有三种方法，如上图所示，本质上均是通过一定的反馈机制调节 LED 驱动电流达到近似相等，从而使各 LED 发光亮度匹配。

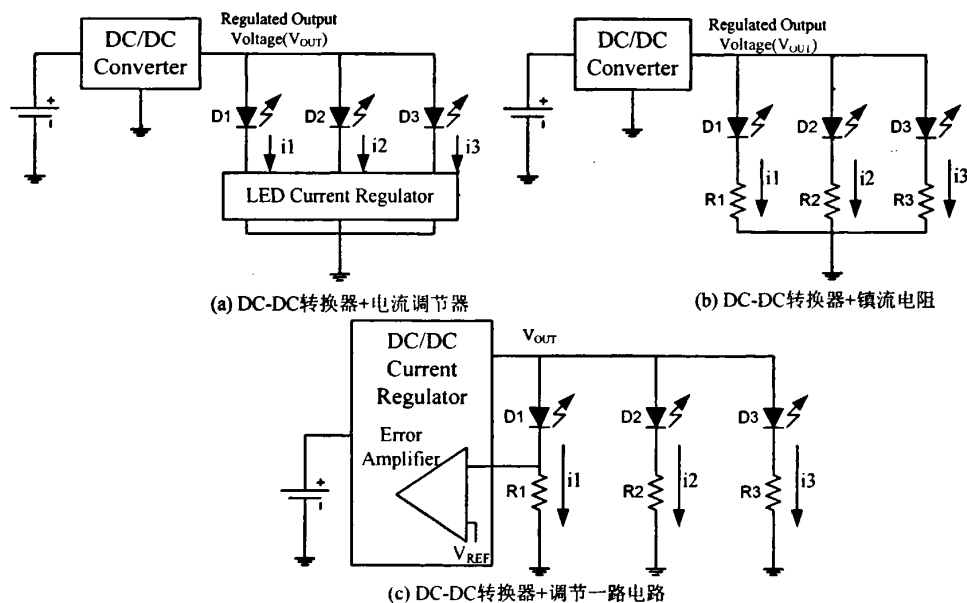


图 1.2.3 并联驱动方案的调节电流匹配的三种方法

当并联 LED 采用恒流驱动的方式时，如果某个 LED 灯断开，则会使余下 LED 流过的驱动电流增大，导致可能损坏所有的 LED。

3、混联驱动

当要驱动的 LED 数量很多时,若采用串联驱动,则会要求很高的电源电压;若采用并联驱动,则会要求很大的负载驱动电流,所以就出现了混联驱动。混联驱动是串/并联两种方式的综合,适合于驱动大量 LED 的场合。

当然,以上分类并没有绝对的优劣之分,还要看实际的应用场合。例如对于作为手持设备背光用的 LED 驱动电路,要求驱动电路的结构简单,封装较小,以实现小型化,而驱动方式上,多采用并联驱动。对于照明用白光 LED 的驱动电路,要求有较大的驱动电流,较好的光匹配度,因此多采用串连驱动。

1.2.2 白光 LED 驱动的发展

白光 LED 的正向导通压降因制造工艺的离散性而存在一定差异,所以恒流驱动是白光 LED 驱动的最佳选择,目前市场上专为驱动白光 LED 而推出的产品大多是采用恒流驱动方式。但是,白光 LED 驱动作为电源管理集成电路中的一大类,最初是由 DC/DC 电压变换器发展而来。

DC/DC 变换器是一种直流电压转换器,包括线性稳压器、电容式开关稳压器和电感式开关稳压器。

1.2.2.1 线性稳压器

线性稳压器将电源电压降压输出,并通过反馈使输出电压恒定。如果电源电压与输出电压之差很小,则此时线性稳压电源又被称为 LDO (低压降稳压器),其电路结构如图 1.2.4 所示。

电路中误差放大器、PMOS 功率管和采样网络 (R_1 、 R_2) 构成一个电压负反馈环路。当由于负载变化或者电源电压变化使得 V_{out} 升高时,采样电压 V_{FB} 增大,使得误差放大器的输出增大,所以 PMOS 功率管输出电流减小,最终使 V_{out} 减小,完成稳压功能。

线性稳压方案的优点是电路结构简单、封装小、成本低、外围器件少。另外,和开关调整型相比,线性稳压结构不存在开关状态引起的大电流脉冲干扰,可以获得较低的输出噪声,适合便携式电子产品中的背光应用。

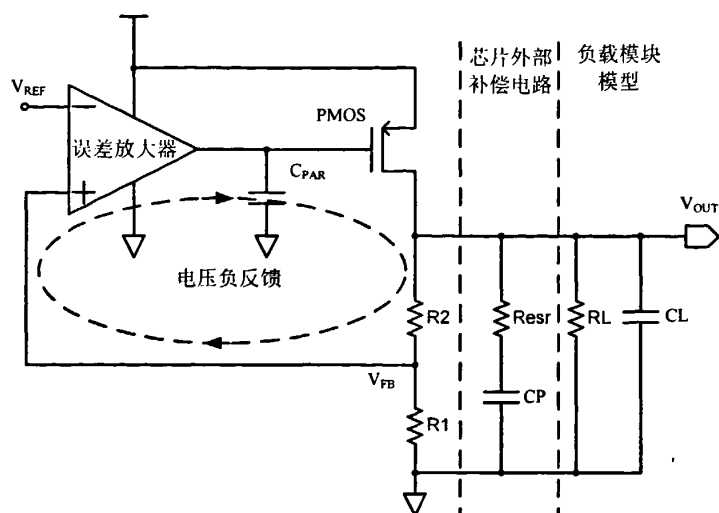


图 1.2.4 LDO 电路结构

但作为大功率照明 LED 的驱动而言，线性稳压结构存在只适合于降压应用，在某些场合下效率低下的缺点。LED 驱动电路的效率定义为 LED 消耗的功率与电源提供的功率之比： $\eta = \frac{P_{LED}}{P_{POWER}}$ 。一般 LED 导通压降为 3V~4V，对于图 1.2.4 所示的线性驱动电路，若采用标准 5V 电源供电，则其效率只有 60%~80%，相当一部分功率消耗在功率管上。另外对于集成了功率管器件的驱动 IC 而言，功率管较大的功耗不利于电路的热稳定性。所以为了提高电源效率，采用线性稳压结构的驱动 IC 最好工作在 LDO 高效状态下，也就是电源电压与输出电压相差很小的情况，这无疑大大限制了线性稳压结构的应用。

1.2.2.2 电容式开关稳压器

电容式开关结构也被称为电荷泵，是采用“泵式”电容器作为储能元件实现 DC/DC 变换的。最早的理想电荷泵模型是 J. Dickson 在 1976 年提出的，其基本思想就是通过电容对电荷的积累效应而产生高压使电流由低电势流向高电势。图 1.2.5 为最简单的电荷泵式开关电源的结构。

当 Φ 为低电平时，晶体管 M_{D1} 导通， V_{IN} 对与节点 1 相连的电容进行充电，直到节点 1 的电压 V_1 为 $V_{IN}-V_{TH}$ ， V_{TH} 为 NMOS 管的阈值电压；当 Φ 变为高电平后，由于电容电压不能突变，所以 V_1 变为 $V_{\phi}+V_{IN}-V_{TH}$ ，此时 M_{D2} 导通，对与节点 2 相连的电容进行充电，直至 V_2 变为 $V_{\phi}+V_{IN}-2V_{TH}$ ；当 Φ 再次变为低电平，

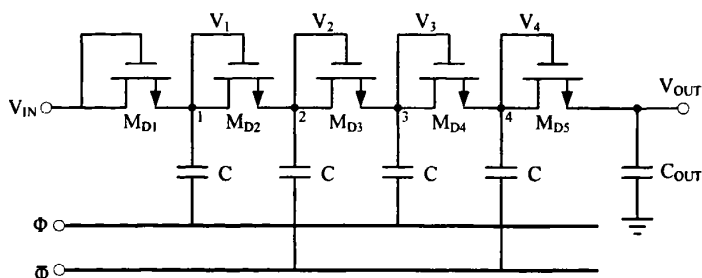


图 1.2.5 四阶 Dickson 电荷泵原理图

V_2 变为 $2V_{\Phi} + V_{IN} - 2V_{TH}$ 。如此循环，直到完成四级电容的充放电，可以推算出输出电压 $V_{OUT} = V_{IN} + 4(V_{\Phi} - V_{TH}) - V_{TH}$ 。以上便是电荷泵升压的基本原理。

适当改变电路结构，电荷泵也可以实现降压和反转电压的功能。通过分析电荷泵内部工作机制，可知当输出电压与输入电压成一定倍数关系时（例如 1.5 倍或者 2 倍时），最高的效率可达 90% 以上。但是效率会随着两者之间的比例关系而变化，有时效率也可低至 70% 以下。由于储能电容的限制，输出电压一般不超过输入电压的 3 倍，而输出电流不超过 300mA。电荷泵的优点是具有较高的效率和相对简单的外围电路设计，电磁干扰 (EMI) 和纹波的特性居中，但是缺点是有限的输入输出电压比以及有限的输出电流能力。

1.2.2.3 电感式开关稳压器

电感式开关稳压器利用电感作为储能元件，为负载提供持续电流。通过不同的外围拓扑结构，电感式开关结构可实现升压 (Boost)、降压 (Buck)、反转电压 (Invert) 的功能，三种简单的结构如图 1.2.6 所示^[10]。因此电感式开关结构具备多种灵活解决的方案。

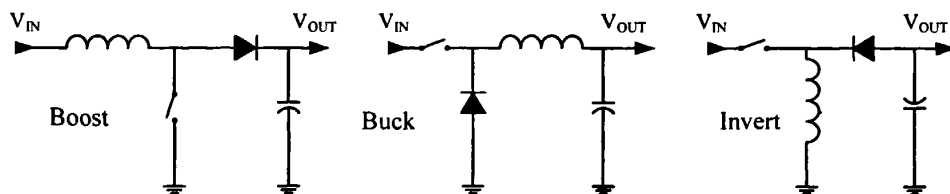


图 1.2.6 电感式 DC/DC 变换器三种基本结构

这里以 Buck 结构为例分析一下 DC/DC 变换器的工作原理。Buck 型电路拓扑由有源开关（功率 MOSFET）、续流二极管 D（或由同步整流开关代替）、电

感 L 、滤波电容 C 组成。电感式降压转换器实现了将输入高压转换为输出低压的 DC/DC 变换功能, 以图 1.2.7 所示的工作周期分析其工作过程^[11]。

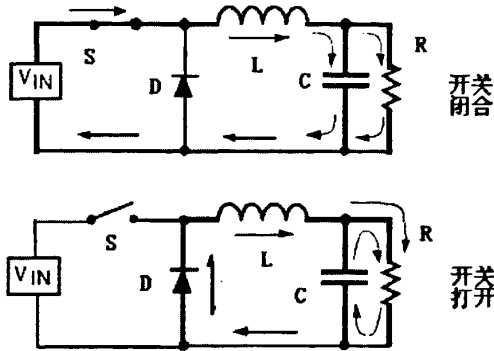


图 1.2.7 Buck 型开关变换器工作原理

假设开关变换器处于稳定工作状态, 开关受占空比为 D 的方波信号控制。当开关闭合后, 续流二极管截止, 输入电源对电感 L 充电, 同时也为负载和滤波电容 C 提供能量。当滤波电容 C 足够大时, 可认为电感两端电压固定, 由电感电流和电压关系 $V_{IN} - V_{OUT} = L \times \frac{di}{dt}$ 知电感电流线性上升, 在 $D \times T$ 时间内电感电流上升 $\Delta I_R = \frac{V_{IN} - V_{OUT}}{L} \times D \times T$; 当开关打开后, 续流二极管导通, 和电感及负载形成电流回路, 此时由电感和滤波电容为负载提供能量。由于电感电流不能突变, 所以电感两端电压反向, 电感电流减小。忽略 D 的导通压降, 同理有 $-V_{OUT} = L \times \frac{di}{dt}$, 在 $D_0 \times T$ 时间内电感电流下降 $\Delta I_F = \frac{V_{OUT}}{L} \times D_0 \times T$, 其中 $D + D_0 = 1$ 。稳定状态下的电感电流满足: $\Delta I_R = \Delta I_F$, 所以可推出输入输出电压关系为:

$V_{OUT} = D \times V_{IN}$, 由于占空比 D 小于 1, 所以 Buck 结构实现了降压功能。

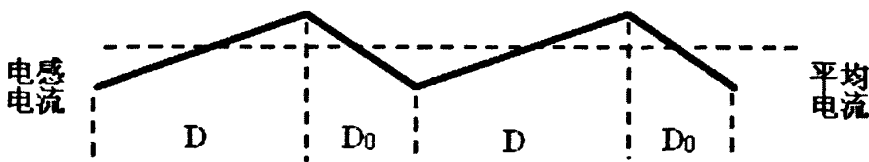


图 1.2.8 电感电流变化

稳态时电感电流的变化如图 1.2.8 所示^[11]。由于续流二极管的存在, 在开关打开时电感电流可能减小到零, 所以存在两种工作模式, 即连续工作模式 (CCM) 和非连续工作模式 (DCM)。对于 Buck 拓扑结构来说, CCM 是指在 $D_0 \times T$ 相位

中, 电感上的电流至少大于零, 而 DCM 模式是指在 $D_0 \times T$ 相位内, 电感上的电流会减少到零, 并且一直维持到 $D \times T$ 相位开始。CCM 模式和 DCM 模式的区别如下所示:

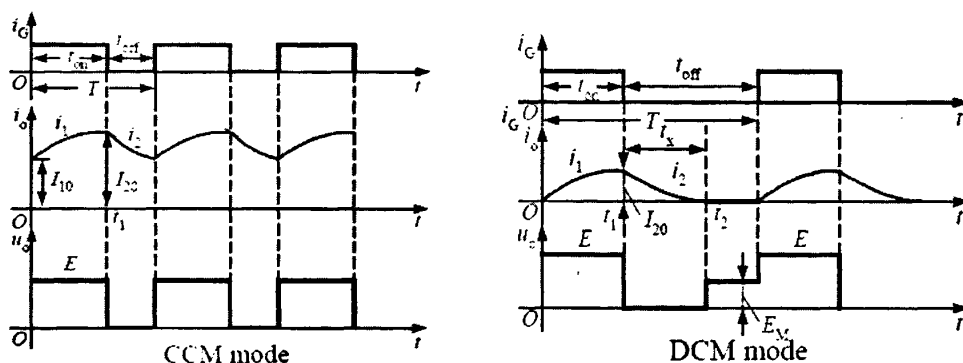


图 1.2.9 CCM 模式和 DCM 模式

在 DCM 工作模式下, 输入输出电压关系: $V_{OUT} = D \times V_{IN}$ 仍然成立。CCM 模式和 DCM 模式同电路拓扑结构无关, 因此对于升压、降压、反转三种拓扑结构都存在 CCM 和 DCM 两种不同的工作模式。Boost、Inverter 拓扑的工作原理与 Buck 类似, 可参考专著[12], 这里不再赘述。

理论上由于电感是一种非耗能型元件, 所以电感式开关变换器的电源转换效率可高达 100%, 实际上由于存在各种非理想因素, 其转换效率会有所减小, 不过仍可高于 90%, 通过合适的元件选取, 其效率可到 95% 以上。这些非理想因素包括:

1. 开关 MOS 管的导通损耗: 主要与占空比和 MOSFET 的导通电阻有关。
2. 动态损耗: 使用同步整流方式下, 同步整流管和开关管同时导通会产生一个开关损耗, 同时驱动 MOSFET 的开关电容也有一个动态损耗。
3. 静态损耗: 芯片中各种控制电路也需要一定的功耗, 这部分功耗被称为静态损耗。

上面所提到的一、二两点, 在外部负载较大时, 这些损耗都相对较小, 所以电感式开关电源可以达到 95% 的效率。但是在负载较小时, 这些损耗就会相对变得大起来, 影响效率。而第三点可以通过设计上的手段使这部分损耗控制在最小。

电感式开关电源的缺点在于电源方案的整体面积较大(主要是电感和电容), 输出电压的纹波较大, 且电路内部结构复杂。在 PCB 布板时要小心避免电磁干

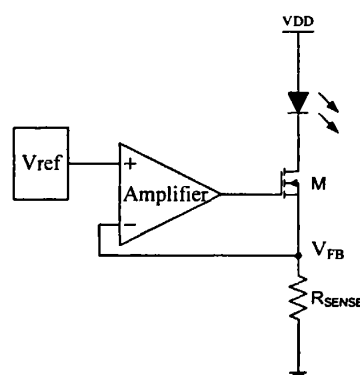
扰 (EMI)。为了减小对大电感和大电容的需求以及减小纹波,提高开关频率是非常有效的办法。

1.3 白光 LED 恒流驱动方案

适当改变 DC/DC 变换器的结构,并且加入合适的调制方式,就构成了白光 LED 的恒流驱动方案。目前,市场上白光 LED 恒流驱动芯片主要有线性调整型、电容式开关型和电感式开关型三种方案。

1.3.1 线性调整型

如右图 1.3.1 所示,将 LED 负载串联在功率晶体管的漏端,就可以将线性稳压器改变为 LED 恒流驱动。通过误差放大器、电流采样电阻 R_{SENSE} 与功率晶体管 M 构成的负反馈环路来稳定驱动电流,这种方案也叫做串联饱和型 LED 恒流驱动。为了提高检测精度,电阻 R_{SENSE} 一般采用外接精密电阻。



美国 MAXIM 公司的 MAX16824/16825 芯片

就是采用线性调整方案,该芯片共有相同

图 1.3.1 线性调整型原理图

三路 LED 驱动电路,适合混联应用的大功率照明 LED 驱动。由于 LED 驱动电流直接流过 R_{SENSE} ,造成一定额外功耗,降低了系统效率。比如取 VDD 为标准的 5V 电压,驱动电流设定为 400mA, R_{SENSE} 取 0.2Ω ,则电源总输入功率为 2W, R_{SENSE} 消耗的功率为 0.032W,系统电源效率下降了 1.6%。

MAXIM 公司的另一款产品 MAX1916 也是一款三路输出的白光 LED 恒流驱动芯片,电路结构如图 1.3.2 所示^[13]。该芯片通过片上取样 MOS 管采样 LED 驱动电流,因为取样 MOS 管的宽长比是输出功率 MOS 管的宽长比的 1/230,所以流过电流检测电阻 R_{SET} 的取样电流很小,这就减小了 R_{SET} 的功耗,提高了电源效率。

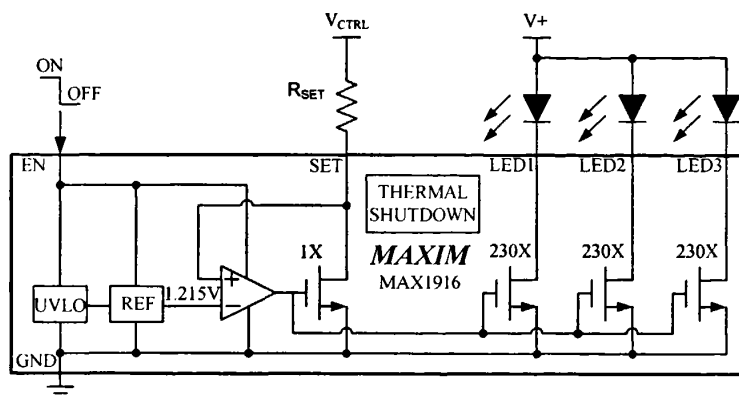


图 1.3.2 MAX1916 电路结构

1.3.2 电容式开关型

一种升压式电荷泵恒流 LED 驱动拓扑结构如图 1.3.3 所示。虽然其并没有采用 Dickson 电荷泵结构，但是其通过四个开关 S1-S4 控制储能电容 C，使得最后的输出电压 $V_{out}=2V_{IN}$ ，实现了将低电源电压升高，用于驱动 LED 的目的。这里采用传统的电流检测方式，即在 LED 负载下串联一个电流检测电阻 R_{SENSE} ，检测 LED 驱动电流大小，将检测电压反馈回驱动电路并与参考电压进行比较，通过一定的调制方法控制开关占空比或者对电容的充电速率，从而控制泵电容传输到负载的能量，达到恒流控制的目的。

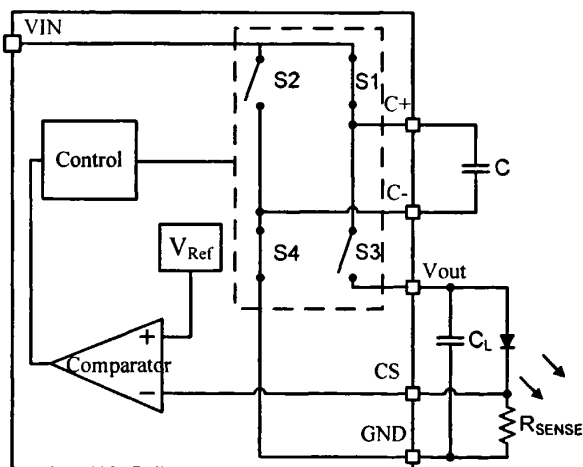


图 1.3.3 电荷泵 LED 恒流驱动原理图

LINEAR TECHNOLOGY 公司的 LTC3218 就是一款升压型电荷泵式 LED 恒流驱动芯片, 其整体应用电路如图 1.3.4 所示^[14]。该款芯片的电源电压范围为

2.9V~4.5V，最大输出电流可达 400mA，其内置 $200\text{m}\Omega$ 电流检测电阻，采用高边电流检测方式，通过控制对泵电容的充电速率来控制 LED 驱动电流。在输出 300mA 驱动电流时芯片的电源效率最高可到 93%。

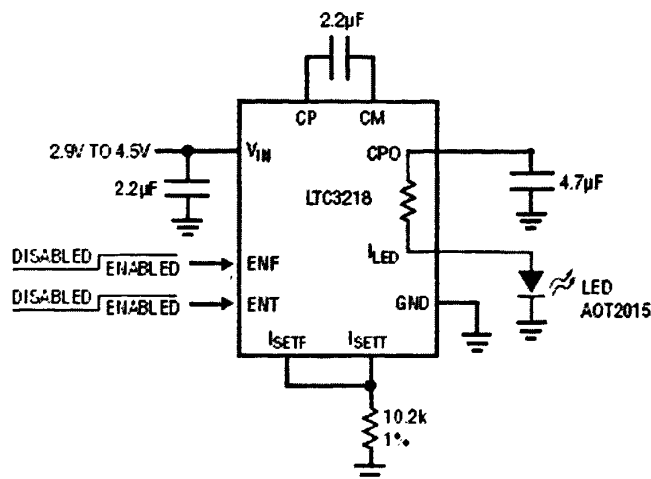


图 1.3.4 LTC3218 应用电路

1.3.3 电感式开关型

在对电感式开关型 LED 恒流驱动介绍前，必须明确一点：要使 DC/DC 变换器稳定工作，必需要一个调制器来实现反馈控制，比如线性调整型中的由检测电阻网路、误差放大器和功率管组成的线性调整环路。在开关电源中，常见的调制模式有 PFM（脉冲频率调制）、电压型 PWM（脉冲宽度调制）、电流型 PWM 和滞环电流控制模式等几种。其中电流型 PWM 调制模式应用较为广泛，下面简要介绍其原理，至于 PFM 模式和电压型 PWM 模式的调制原理，可参考相关文献^[10]和专著^[12]，滞环电流控制模式将在后面介绍。

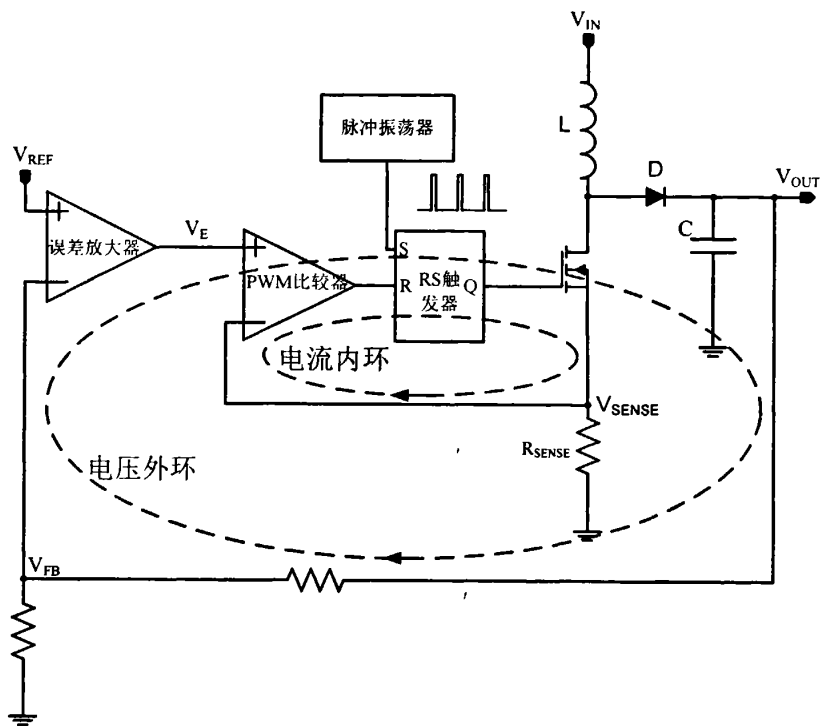


图 1.3.5 电流型 PWM 控制原理图

电流型 PWM 控制原理如图 1.3.5 所示^[10]，其存在两个控制环路：电压外环和电流内环。电压外环检测输出电压，电流内环检测开关导通时的电感峰值电流，具体控制原理如下：比如因某种原因导致输出电压 V_{OUT} 升高，则采样网络的反馈电压 V_{FB} 也升高，使得误差放大器的输出电压 V_E 减小。 V_E 的减小改变了 PWM 比较器的阈值电平，使开关导通时电感峰值电流也减小，从而减小了开关导通时间，减小了驱动方波的占空比 D 。由于图 1.3.5 中电路采用的是 Boost 拓扑结构，电压传输函数为： $V_{OUT} = \frac{V_{IN}}{1-D}$ ，所以占空比 D 的减小又使得 V_{OUT} 减小，最终形成反馈控制，使输出电压趋于稳定，如图 1.3.6 所示。

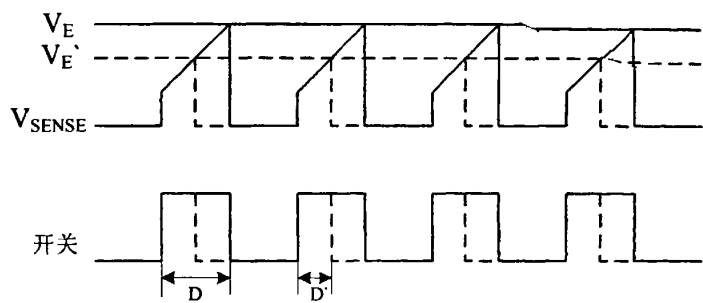


图 1.3.6 电流型 PWM 工作波形示意图

这是一种峰值电流关断，固定时刻打开的控制方法，也称作峰值电流控制模式。该模式构成的电流、电压双环转换器瞬态性能好、稳定精度高，此外还具有内在对功率开关电路的限流作用。但是采用电流型 PWM 调制存在如下缺点：1、峰值电流大小与平均电流大小不一致；2、开关占空比大于 50% 时存在开环不稳定和次谐波振荡问题，这需要加入额外的谐波补偿电路来稳定系统^[15]；3、输出纹波大、整体电路复杂。

要将图 1.3.5 所示的采用电流型 PWM 调制的电感式开关变换器用于 LED 恒流驱动，只需将一个电流检测电阻 R_{SENSE} 与 LED 负载串联，取 R_{SENSE} 上的压降为反馈电压输入误差放大器即可。以 CATALYST SEMICONDUCTOR 公司的 CAT4137 为例，其在 LED 负载下串联检测电阻 R_1 ，通过将电流信号以电压的形势反馈回误差放大器构成了电流型 PWM 调制的 CMOS 升压白光 LED 驱动，电路结构如图所示^[16]。

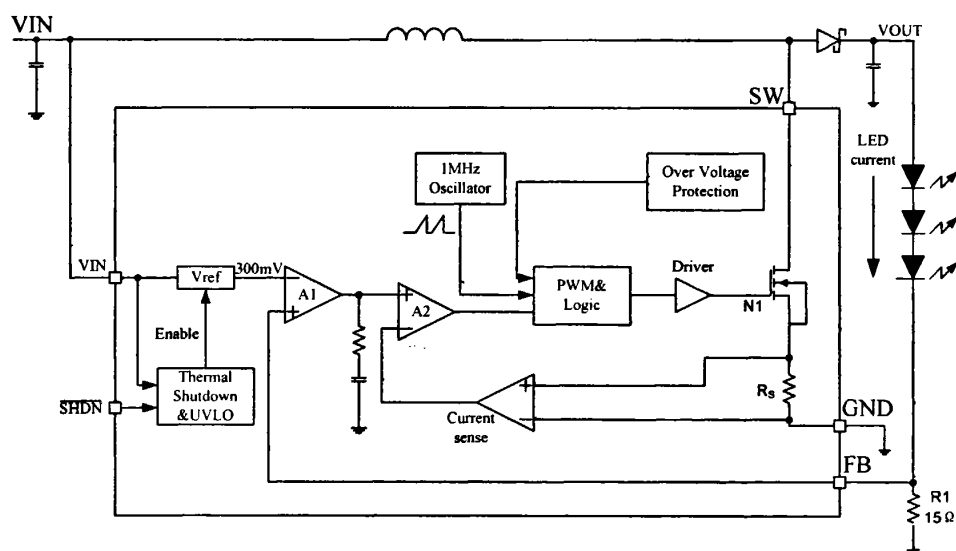


图 1.3.7 CAT4137 电路结构

CAT4137 的电源电压为 2.2V~5.5V，经升压后，其能驱动 5 个串联的白光 LED，能提供 30mA 的 LED 驱动电流，整体效率可到 87%。虽然 CAT4137 不是大功率白光 LED 驱动器，不过通过对其电路的分析，便于理解电感开关式 LED 恒流驱动芯片的结构。若采用 BCD 工艺将 CAT4137 中的普通开关管替换成大功率开关管（如 LDMOS 功率管），则 CAT4137 就可以实现对大功率白光 LED 的恒流驱动。

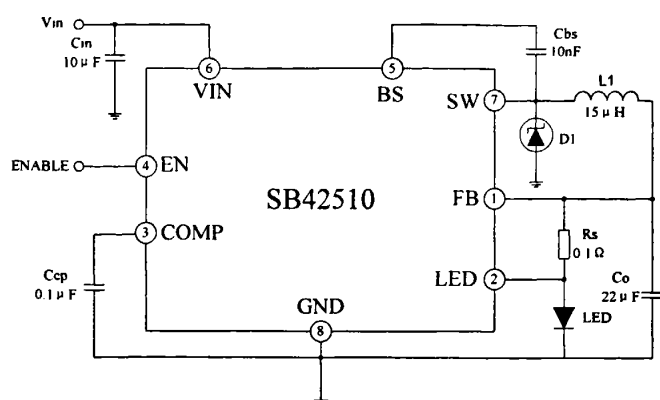


图 1.3.8 SB42510 应用电路

国内,杭州士兰微电子股份有限公司也于2007年3月推出了一款降压式LED恒流驱动芯片 SB42510,其工作的电源电压范围为 6V~25V,最大可输出 1A 的驱动电流,效率可达 90% 以上,恒流特性控制在正负 1% 以内,代表了目前国内发展的先进水平。

2006 年底,市场上开始出现一种采用滞环电流控制模式的 LED 恒流驱动芯片。图 1.3.9 为滞环电流控制的降压式 LED 恒流驱动原理图^[17]。可以发现,此结构与 DC/DC 中的标准 Buck 电路拓扑结构不同,为了适合于对 LED 进行恒流驱动,将检测电阻 R_{SENSE} 与 LED 置于靠近电源一端,进行高边电流检测^[18],功率开关位置由靠近电源一端变化到接地端。

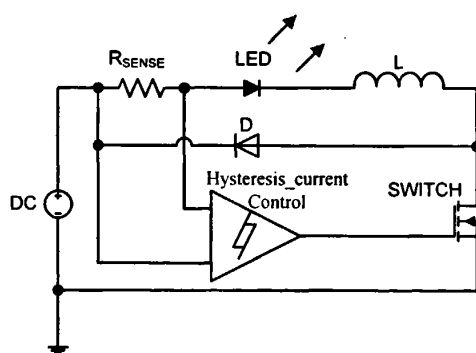


图 1.3.9 滞环电流控制拓扑结构

LED 驱动电流的变化反应在 R_{SENSE} 两端的压差变化上。滞环电流控制模块内设两个电流阈值 I_{MAX} 和 I_{MIN} ,当 LED 驱动电流大于 I_{MAX} 时,控制电路输出低电平,关闭功率开关管。由 LED、电感 L 、续流二极管 D 和 R_{SENSE} 组成的回路使得电感继续为 LED 提供电流,电感电流逐渐减小。当驱动电流小于 I_{MIN} 时,

控制电路输出高电平，导通功率开关管，此时 D 截止，形成从电源经 R_{SENSE} 、LED、 L 和功率开关管到地的回路。电源为电感 L 充电，电感电流上升。当驱动电流大于 I_{MAX} 时，控制电路关断开关，重复上个周期的动作，这样就完成了对 LED 驱动电流的滞环电流控制，使得流过 LED 的驱动电流的平均值恒定，如工作波形示意图 1.3.10 所示。

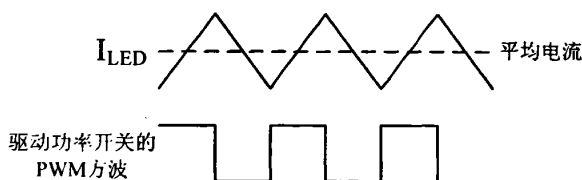


图 1.3.10 滞环电流控制波形

从滞环电流控制原理可知，LED 的平均驱动电流值是由内设的阈值 I_{MAX} 和 I_{MIN} 决定，其不存在类似于峰值电流控制模式的反馈回路。所以与峰值电流控制模式相比，滞环电流控制模式具有自稳定性，不需要额外的补偿电路^[19]。另外滞环电流控制的动态响应迅速，这是因为峰值电流检测模式中反馈回路的动态响应调节一般需要几个周期的时间，而滞环电流控制至多一个周期就可以稳定系统的动态响应。

当然滞环电流控制模式存在着输出纹波较大，变频控制容易产生变频噪声等缺点，但是在大功率 LED 照明驱动应用中，一定的纹波变化和开关频率变化不会对 LED 的整体照明性能产生较大影响，所以采用滞环电流控制是一种简易经济的驱动方案。

英国 ZETEX SEMICONDUCTORS 公司的 ZXLD1350 芯片采用此种技术，其电路结构如图 1.3.11 所示^[20]。该芯片内部集成了功率开关管，有 4 个输出管脚，可见采用滞环电流控制方案的驱动电路结构简单。该芯片具有 7V~30V 的宽输入电压范围，能输出 350mA 的驱动电流，电流控制精度在 4% 内，最高效率可达 95%。电路中阴影部分实现了滞环比较器的功能，最后输出 PWM 方波控制功率开关。

美国 National Semiconductor 公司的 LM3401 芯片，MAXIM 公司的 MAXIM16820 也是滞环电流控制的 LED 恒流驱动芯片。总的来看，滞环电流控制的 LED 恒流驱动芯片由于具有上述的优势而开始在 LED 恒流驱动市场中崭露

头角，推动了 LED 恒流驱动的发展。

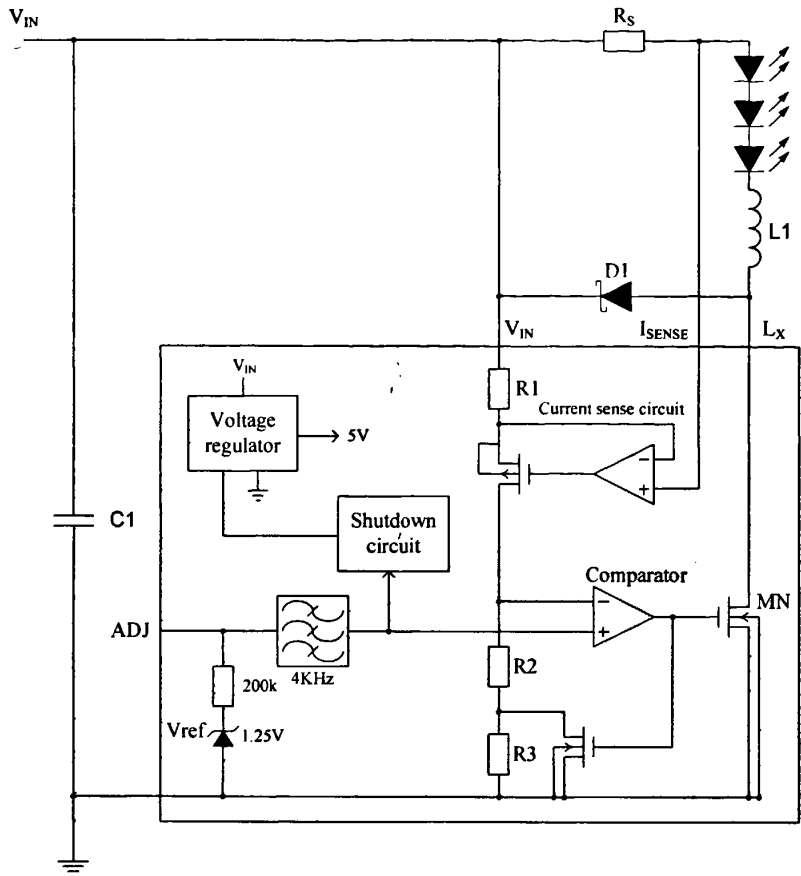


图 1.3.11 ZXLD1350 电路结构

第二章 LED 恒流驱动芯片设计

2.1 芯片的设计指标及系统结构

毕业设计的任务是设计一款 LED 恒流驱动芯片，各项指标如下：

- 1、电源电压范围：4.5V~24V；
- 2、输出电流：最大可达 1A；
- 3、LED 驱动电流精度： $\pm 5\%$ ；
- 3、输出功率：最大可达 11W；
- 4、工作温度范围：0℃~100℃；

由前面的分析知滞环电流控制方案具有稳定性好，结构简单等优点，适合于照明 LED 驱动电路的应用，所以本次毕业设计决定采用滞环电流控制方案研制一款降压型的大功率 LED 恒流驱动芯片。下面先给出芯片的系统结构以及外围开关降压式应用电路，如图 2.1 所示。

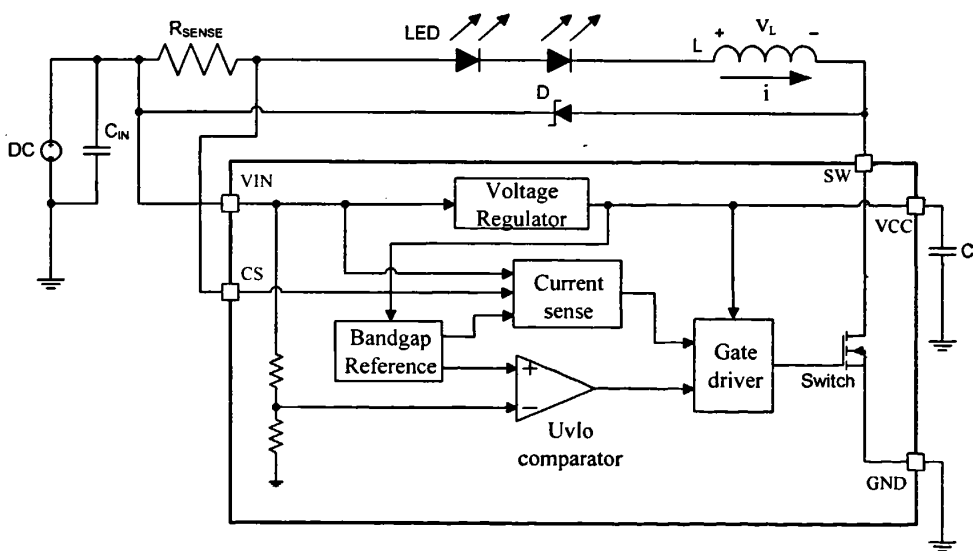


图 2.1 芯片系统框图和外围应用电路

设计的芯片主要包括电压调整器（Voltage-Regulator）、带隙基准源（Bandgap-Reference）、滞环电流控制电路、欠压保护电路、输出驱动和功率开关管等模块。电压调整器为芯片内部各模块提供工作电压；带隙基准源为电流检测和欠压保护提供参考电压；欠压保护模块用来防止芯片在低电源电压下工作；

输出驱动模块驱动其后的功率开关管。滞环电流控制电路是芯片的核心, 通过将检测电压 V_{CS} 与内建参考电压 V_{REF} 进行比较, 控制功率开关管的导通与关闭, 实现对 LED 驱动电流的滞环控制。它设定了平均 LED 驱动电流值和驱动电流的滞环范围。

本芯片的设计难点是如何减小电源电压的变化对平均 LED 驱动电流的影响, 这要求尽量减小系统的响应延时。另外如何利用 BCD 工艺来实现宽输入共模电压范围, 实现控制电路与功率电路的集成, 也是设计的难点。

2.2 带隙电压基准源电路的设计与仿真

模拟电路中产生基准电压的方法有多种, 目前广泛采用的方法是带隙电压基准。带隙电压基准的基本原理是将具有负温度系数的三极管 BE' 结电压与具有正温度系数的热电压 V_T 相补偿, 在一定条件下获得一个近似零温度系数 ($dV_{REF}/dT=0$) 的基准电压。由于两个电压的温度特性是两个非相关量, 所以只能实现在某一温度上达到零温度系数。实现带隙电压基准的具体原理可以参考 Paul.Gray、Behzad.Razavi 等人的模拟电路设计专著[21-23]。

本节设计了一个输出电压约为 1.20V 的带隙基准电路, 其主要包括基准电压产生电路和偏置检测电路。基准电压产生电路输出带隙基准电压, 偏置检测电路用以检测基准电压是否正常建立, 并且为芯片内部其它电路模块提供偏置电流和偏置电压。

2.2.1 基准电压产生电路

图 2.2.1 为基准电压产生电路, 其中左边为偏置电路, 右边为产生带隙基准电压的电路。下面先分析一下偏置电路的工作原理。忽略 PNP 晶体管的基极电流, 对 $Q_1 \sim Q_4$ 以及 R_1 组成的环路运用 KVL 方程有:

$$V_{EB1} + V_{EB4} = V_{EB3} + V_{EB2} + I_1 R_1 \quad (2.2.1)$$

将双极型晶体管电流电压公式 $V_{EB} = V_T \ln \left(\frac{I_C}{I_S} \right)$ 代入上式中, 经数学变换可得:

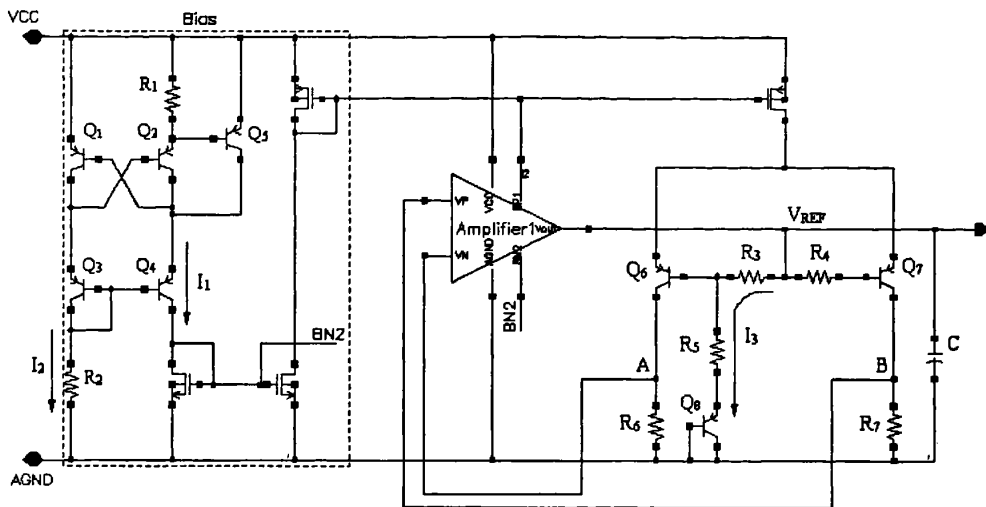


图 2.2.1 基准电压产生电路

$$V_T \ln \left(\frac{I_2}{I_{S1}} \cdot \frac{I_{S2}}{I_1} \cdot \frac{I_1}{I_{S4}} \cdot \frac{I_{S3}}{I_2} \right) = I_1 R_1 \quad (2.2.2)$$

$$I_1 = \frac{V_T}{R_1} \ln \left(\frac{I_{S2}}{I_{S1}} \cdot \frac{I_{S3}}{I_{S4}} \right) \quad (2.2.3)$$

由式(2.2.3)可知偏置电流 I_1 由 R_1 、 V_T 及 PNP 管的反向饱和电流 I_S 决定，与电源电压无关。PNP 管的 I_S 之比等于面积之比，这里取 $S_2/S_1=2$ ， $S_3/S_4=1$ ，也即 $I_{S2}/I_{S1}=2$ ， $I_{S3}/I_{S4}=1$ ，带入式(2.2.3)可得 $I_1 = \frac{V_T}{R_1} \ln 2$ ，所以通过调节 R_1 的值就可设定所需的

偏置电流。电流 $I_2 = \frac{V_{CC} - V_{EB4} - V_{EB1}}{R_2}$ ，与电源电压相关，所以为了减小 R_2 上的功

耗， R_2 的取值较大，使 I_2 很小。偏置电流产生后，通过电流镜输出到基准电压产生电路。值得注意的是，MOS 管电流镜的匹配精度可表示为^[21]：

$$\frac{\Delta I}{I} = \frac{\Delta(W/L)}{W/L} - \frac{2\Delta V_{th}}{V_{GS} - V_{th}} \quad (2.2.4)$$

式中： ΔI ——电流镜两路电流之差；

I ——两路电流的平均值；

$\Delta(W/L)$ ——两 MOS 管的宽长比之差；

W/L ——两 MOS 管宽长比的平均值；

ΔV_{th} ——两 MOS 管阈值电压之差；

V_{th} ——两 MOS 管阈值电压的平均值。

为了提高电流镜的匹配精度，MOS 管的宽长比 W/L 一般取得较小，这样在一定电流下过驱动电压 ($V_{GS}-V_{th}$) 就会较大，减小式(2.2.4)中第二项的影响，即减小 MOS 管阈值电压失配的影响。

晶体管 Q_5 的作用是加速偏置电流的建立过程。上电瞬间， Q_5 管 EB 结电压很大，其基极和集电极产生较大的电流灌入偏置电路中加速启动。

现将带隙基准产生电路重置于图 2.2.2，并分析其工作原理。

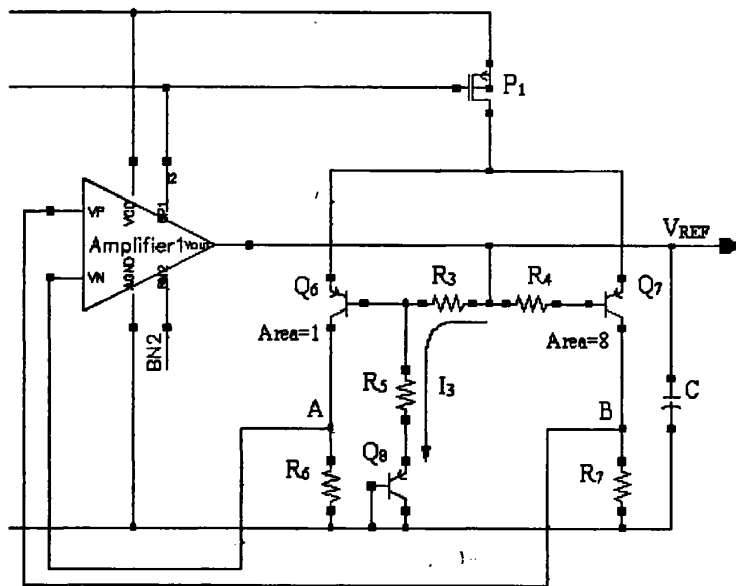


图 2.2.2 带隙基准电压产生模块

P_1 为带隙基准电路提供镜像过来的偏置电流，输出端电容 C 用来滤波，平整波形。忽略 Q_6 和 Q_7 的基极电流，电阻 R_3 上的电流 I_3 由放大器的输出提供，对由 R_3 、 Q_6 和 Q_7 组成的回路运用 KVL 方程可得：

$$V_{EB6} = V_{EB7} + I_3 R_3 \quad (2.2.5)$$

因为忽略了 Q_7 的基极电流，所以上式没有包括 R_4 上的压降， R_4 的作用将在后面分析。运算放大器将 A、B 两点电压钳制相等，取 $R_6 = R_7$ ，则 Q_6 和 Q_7 的集电极电流相等，即 $I_{C6} = I_{C7}$ 。将 $V_{EB} = V_T \ln \left(\frac{I_C}{I_S} \right)$ 代入上式可推出：

$$I_3 = \frac{V_{EB6} - V_{EB7}}{R_3} = \frac{V_T}{R_3} \ln \left(\frac{I_{C6}}{I_{S6}} \cdot \frac{I_{S7}}{I_{C7}} \right) = \frac{V_T}{R_3} \ln \left(\frac{I_{S7}}{I_{S6}} \right) \quad (2.2.6)$$

因为 $V_T = KT/q$ ，所以 I_3 是一个与绝对温度成正比的电流（简称 PTAT 电流），并且与 Q_6 和 Q_7 的集电极电流无关，可将偏置电流取得很小，以减小带隙基准电路的功耗。基准电压：

$$V_{REF} = I_3(R_3 + R_5) + V_{EB8} = \frac{(R_3 + R_5)}{R_3} \ln\left(\frac{I_{S7}}{I_{S6}}\right) V_T + V_{EB8} \quad (2.2.7)$$

由于 V_T 具有正温度系数： $\frac{\partial V_T}{\partial T} = +0.087mV/K$ ， V_{EB8} 具有负温度系数，一般情况 $\frac{\partial V_{BE}}{\partial T} = -1.5mV/K$ ，所以适当设计各参数可使 V_{REF} 的温度系数在常温下为零。 Q_7 与 Q_6 的面积比最佳取值为 8，也即 $I_{S7}/I_{S6}=8$ 。实际上 BE 结的温度系数 $\frac{\partial V_{BE}}{\partial T}$ 本身就是关于温度的函数，更为精确的带隙基准电压为^[21]：

$$V_{REF} = V_{G0} + V_T(\gamma - \alpha) \left(1 + \ln \frac{T_0}{T}\right) \quad (2.2.8)$$

式中： V_{G0} ——0K 温度时的半导体带隙电压；

α ， γ ——电路和器件参数；

T_0 ——零温度系数时的温度；

对式(2.2.8)求导有：

$$\frac{dV_{OUT}}{dT} = (\gamma - \alpha) \frac{V_T}{T} \left(\ln \frac{T_0}{T}\right) \quad (2.2.9)$$

式(2.2.9)说明 V_{REF} 只能在 T_0 温度下具有零温度系数。 T_0 可由式(2.2.7)中各个参数决定。式(2.2.8)中 V_{G0} 是在 0K 温度下半导体硅材料的带隙电压，这就是 V_{REF} 被称为带隙基准电压的原因。

Q_6 和 Q_7 的基极电流对基准电压有一定影响，电阻 R_4 可减小这种影响。由于基极电流很小，所以以下分析忽略了基极电流对 V_{EB8} 的影响。

1) 无电阻 R_4 时，流过 R_3 的电流仍是 I_3 ，不过由于 Q_6 的基极电流会流入 R_5 ，而 R_5 较大，所以此时的基准电压有一定偏差，新的基准电压为：

$$V_{REF} = V_{EB8} + (I_3 + I_{B6})R_5 + I_3R_3 = V_{EB8} + I_3(R_3 + R_5) + I_{B6}R_5 \quad (2.2.10)$$

式(2.2.10)比式(2.2.7)多了 $I_{B6}R_5$ 一项，当然前面基于无基极电流影响时的基准电压大小及温度系数就有变化。

2) 加入电阻 R_4 后, 流过 R_3 的电流变为 I'_3 , 此时有: $V_{EB6} = V_{EB7} + I'_3 R_3 + I_{B7} R_4$,

即 $I'_3 = \frac{V_T}{R_3} \ln \left(\frac{I_{S7}}{I_{S6}} \right) - I_{B7} \frac{R_4}{R_3} = I_3 - I_{B7} \frac{R_4}{R_3}$, 所以基准电压为:

$$V_{REF} = V_{EB8} + (I'_3 + I_{B6}) R_5 + I'_3 R_3 = V_{EB8} + I'_3 (R_3 + R_5) + I_{B6} R_5 \quad (2.2.11)$$

将 I'_3 表达式代入式(2.2.11)推出:

$$V_{REF} = V_{EB8} + I_3 (R_3 + R_5) + I_{B6} R_5 - I_{B7} \frac{R_4}{R_3} (R_3 + R_5) \quad (2.2.12)$$

使 $I_{B6} R_5 - I_{B7} \frac{R_4}{R_3} (R_3 + R_5) = 0$, 式(2.2.12)就等于式(2.2.7), 便消除了基极电流对基

准电压的影响。因为 I_{B6} 和 I_{B7} 近似相等, 所以进一步可推出: $R_4 = \frac{R_3 R_5}{R_3 + R_5}$, 根

据 R_3 和 R_5 的值便可以确定 R_4 的值。当然实际中由于电路并非完全匹配, 比如 PNP 管的电流增益 β_6 和 β_7 有细微差异, 使得 I_{B6} 和 I_{B7} 有一定差别, R_4 的值可适当调整。

2.2.2 运算放大器

图 2.2.2 中运算放大器在带隙基准电路中扮演着重要的角色, 其主要作用有两点: 1、钳制 A 点电位和 B 点电位相等; 2、为带隙基准提供电流 I_3 。以上要求该运算放大器具有较大增益, 并有一定输出驱动能力。另外, 运算放大器的输出等于带隙基准电压 V_{REF} (约 1.2V), 所以其输出电压范围应包括 1.2V。由于 P_1 提供的偏置电流很小, 使得电压 V_A 和 V_B 很小, 实际设定为 170mV 左右, 所以要求运算放大器有较低的共模电压输入范围 (CMIR)。共模电压输入范围是指能确保运算放大器输入级所有晶体管正常工作 (MOS 晶体管工作于饱和区, Bipolar 晶体管工作于线性放大区) 的直流偏置电压的输入范围。

实际设计的运算放大器结构如图 2.2.3 所示。阴影部分为该放大器的输入级, 输入信号经 Q_9 和 Q_{10} 电平移位到 Q_{11} 和 Q_{12} 的发射极, Q_{11} 和 Q_{12} 组成了共基极差分输入对结构 (Common-base differential input) [24], 该结构适合较低的共模电压输入范围, 也使得运算放大器有着较高的共模抑制比 (CMRR) [25]。从运算放

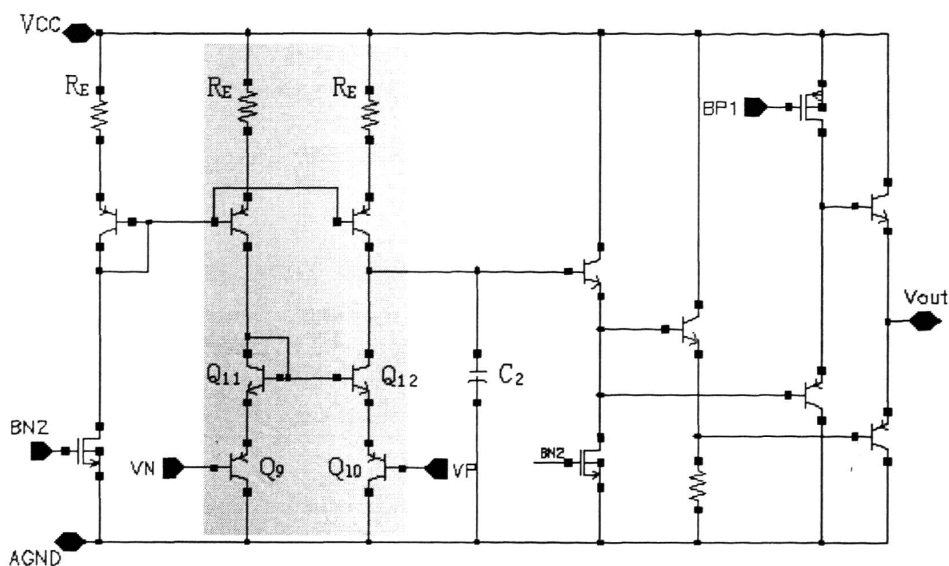


图 2.2.3 运算放大器电路结构

大器输入结构可知,共模输入电压可以小于地电平,只要确保晶体管 Q_9 和 Q_{10} 工作于线性放大区。在 Q_9 和 Q_{10} 工作于线性放大区和饱和区的临界点时,可得共模输入电压的下限为 $V_{ECSAT}-V_{BE}$,其中 V_{ECSAT} 为 Q_9 或 Q_{10} 的饱和压降。

图 2.2.3 中电流镜的发射极串联了电阻 R_E ，其有两个作用^[21]：1、增加电流镜的匹配度；2、提高第一级的输出阻抗，从而增加放大器增益。运算放大器的输出级采用推拉结构（Push-Pull），满足包含 1.2V 的输出电压范围的要求。

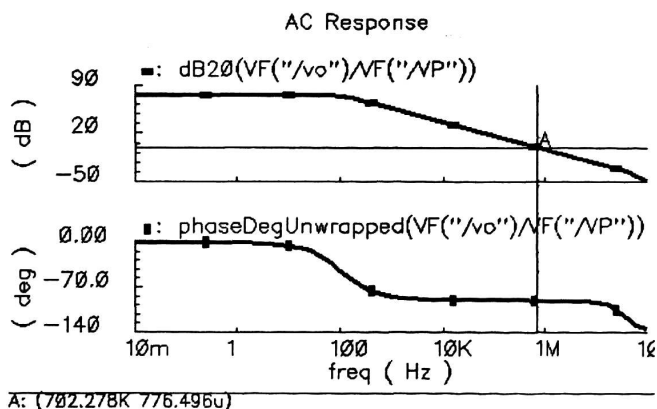


图 2.2.4 运算放大器的幅频响应和相频响应

仿真结果给出运算放大器的低频增益为 76.6dB，相位裕度 90 度，如图 2.2.4 所示。运算放大器中电容 C_2 用来频率补偿，用于稳定整个带隙基准反馈回路，以下作简要分析。

图 2.2.2 所示的带隙基准结构中存在两个反馈回路：1、经 R_4 、 Q_7 到放大器的正输入端 VP，再从放大器的输出回到 R_4 ，这是负反馈回路；2、经 R_3 、 Q_6 到放大器的负输入端 VN，再从放大器的输出回到 R_3 ，这是正反馈回路。电路要稳定工作，负反馈作用必须强于正反馈作用。Bipolar 晶体管的跨导 $g_m = I_C / V_T$ ，由于集电极电流相等，所以 Q_6 和 Q_7 的跨导 g_m 相等，并且因为偏置电流很小，所以 g_m 也很小，而 Q_6 和 Q_7 的基极输入电阻(Bipolar 晶体管基极输入电阻 $r_\pi = \beta / g_m$) 比较大 (约 450k Ω)。 R_3 和 R_4 很小， R_5 比 R_3 大但比 r_π 小，所以因电阻分压放大器的输出到 Q_6 的基极就有一个较大的增益减小，而放大器的输出端到 Q_7 的基极的增益减小很小，这就保证了负反馈增益大于正反馈增益。

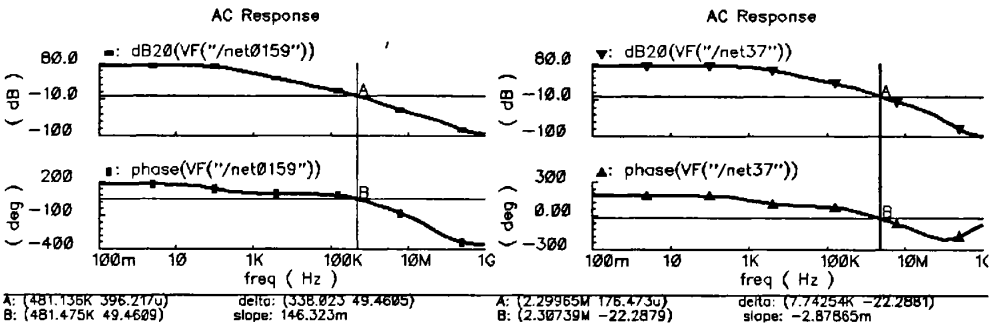


图 2.2.5 带隙基准环路的幅频响应和相频响应
a) 有补偿电容 C_2 b) 无补偿电容 C_2

图 2.2.5 给出了整个带隙基准电路的稳定性方针结果。整个环路的低频增益为 74.45dB，相位裕度 49.5 度。运算放大器中没有补偿电容 C_2 时，主极点变大，相位裕度减小变得不稳定，如仿真结果所示，有补偿电容 C_2 时的相位裕度为 49.5 度，无 C_2 时的相位裕度为负 22.3 度。另外基准输出接电容 C 作滤波用，用来平滑基准电压波形。因为输出处阻抗很小，第二极点很大， C 对电路稳定性影响也不大。

2.2.3 偏置检测电路

该电路为其它模块提供偏置电流 $IBN1$ 、 $IBN2$ 以及偏置电压 V_{BP2} ，具体电路结构如图 2.2.6 所示。

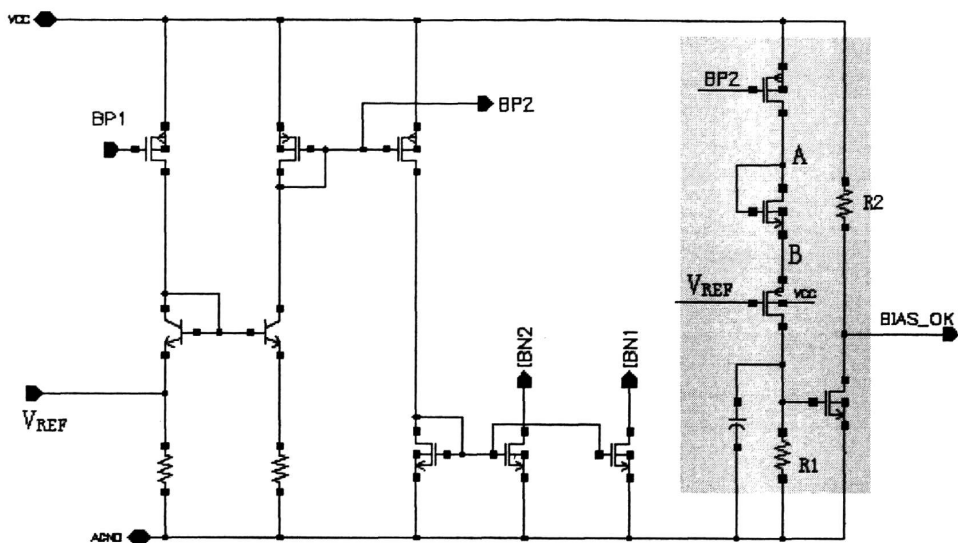
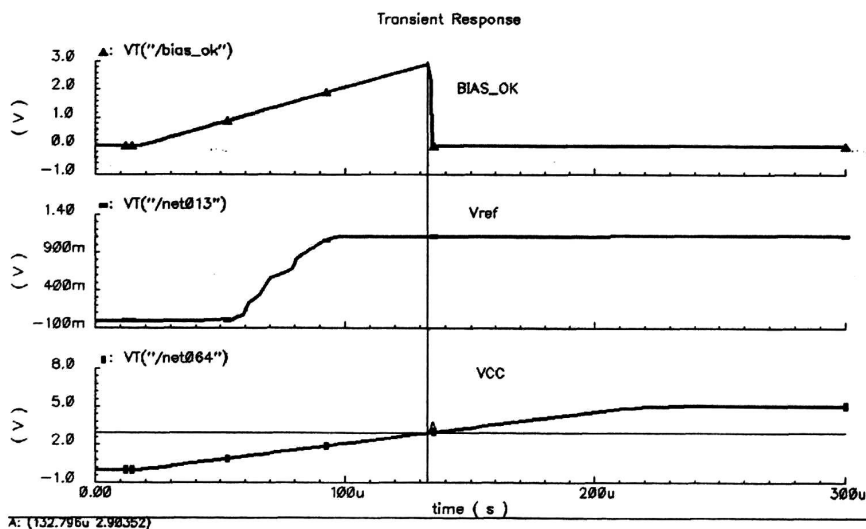


图 2.2.6 偏置检测电路

图中阴影部分电路执行偏置检测功能,当带隙基准电压 V_{REF} 和偏置电压 V_{BP2} 均正常建立时,逻辑信号 $BIAS_OK$ 输出低电平,否则输出高电平。为了减小功耗,电阻 R_1 和 R_2 的阻值较大。图 2.2.7 给出启动时电压 VCC 、 V_{REF} 和 $BIAS_OK$ 的时序关系仿真结果。

图 2.2.7 VCC 、 V_{REF} 、 $BIAS_OK$ 在芯片启动时的时序关系

2.2.4 带隙电压基准源仿真结果

对带隙电压基准源的仿真主要包括了温度系数、电源抑制比、线性调整率、

启动特性等几个方面。衡量基准源的温度特性，主要有两个方面：1、电压随着温度变化而变化的比例，此特性一般使用公式 $\frac{1}{V_0} \cdot \frac{\Delta V}{\Delta T}$ 来作为衡量的标准；2、室温工作时是否能够近似的达到零温度特性，这是因为对于一阶补偿的带隙基准源来说，只能在某一温度下取得零温度特性。一般来说需要通过设计和仿真使得这个零温度系数点靠近室温的范围。这样芯片在室温工作时就能取得最佳的温度特性。如无特别说明，仿真时带隙基准源电路在 5V 电压下工作。仿真温度从 -40℃ 到 125℃，带隙电压基准的温度特性仿真结果如图 2.2.8 所示。

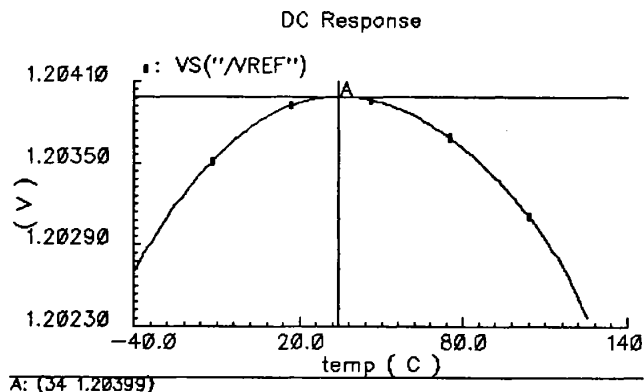


图 2.2.8 带隙基准电压的温度特性

从仿真结果可知在 35℃ 下带隙基准源输出零温度系数的基准电压 1.204V。带隙电压基准在 -40℃ 时输出 1.2027V，在 125℃ 时输出 1.2024V，其温度系数为：

$$TC_F = \frac{\Delta V}{\Delta T} \times \frac{1}{V} = 1.51 \text{ ppm}/^\circ\text{C}$$

电源抑制比 (PSRR)：是指输出电压随电源电压变化的小信号特性。图 2.2.9 给出了带隙基准源电路的电源抑制比仿真结果。

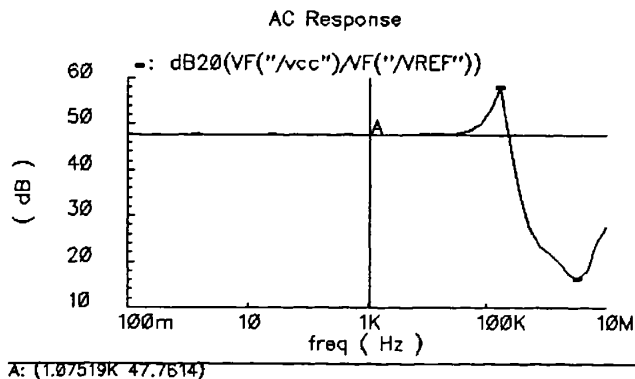


图 2.2.9 带隙基准电路的电源抑制比

因为带隙电压基准源的工作电压为电压调整器的 5V 稳压输出，所以对其电源抑制比的要求不会太高，从仿真结果可知低频时带隙电压基准源电路的电源抑制比为 47.8dB，符合要求。

线性调整率：输入电压发生变化时，输出电压的变化。但是与 PSRR 不同，线性调整率是一个直流特性，表征了不同输入电压下，输出电压的稳定度。图 2.2.10 给出了带隙电压基准源电路的线性调整率仿真结果。将工作电压从 0V 到 5V 扫描，可发现当工作电压为 2.2V 时基准电压已基本建立，而其后变化很小。

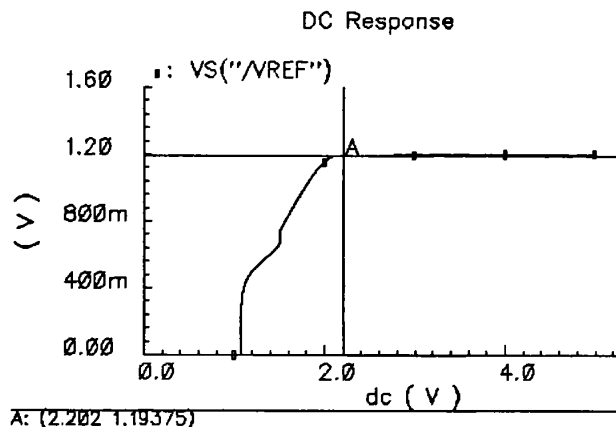


图 2.2.10 带隙基准电压与工作电压关系

基准源的启动时间直接影响到整个电路的启动时间，这个指标实际上要和其他一些指标进行折衷考虑，例如这个指标受到基准源带宽的影响，而过大的带宽会使得带隙基准电路趋于不稳定。因此需要在保证反馈足够稳定的情况下，尽可能的提高系统的带宽。图 2.2.11 给出了 20 μ s 内电源电压从 0V 变到 5V 时的基准源启动时间仿真结果， V_{REF} 的建立时间约为 8 μ s。

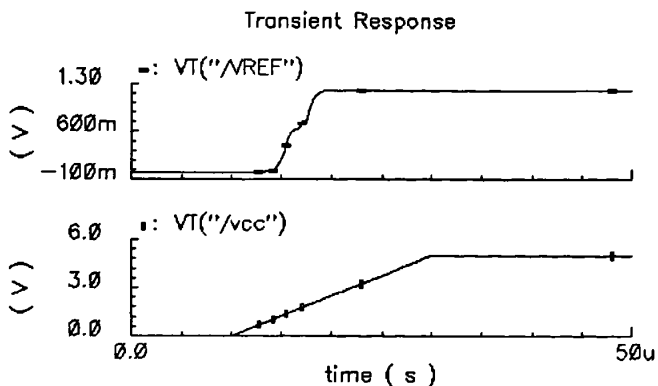


图 2.2.11 带隙基准电压建立

2.3 电压调整器电路的设计与仿真

电压调整器将电源电压降压，输出 5V 稳定电压为芯片内部模块供电。其电路结构如图 2.3.1 所示，左边虚线框中为偏置电路，中间虚线框中为带隙基准电压产生电路，右边为输出级。由于电源电压最高可到 24V，所以该电路中应用了大量的高压管 MOS 管，其漏端用一个小圆圈标注。而 BCD 工艺中双极型晶体管的耐压一般可满足 24V 的高压要求。

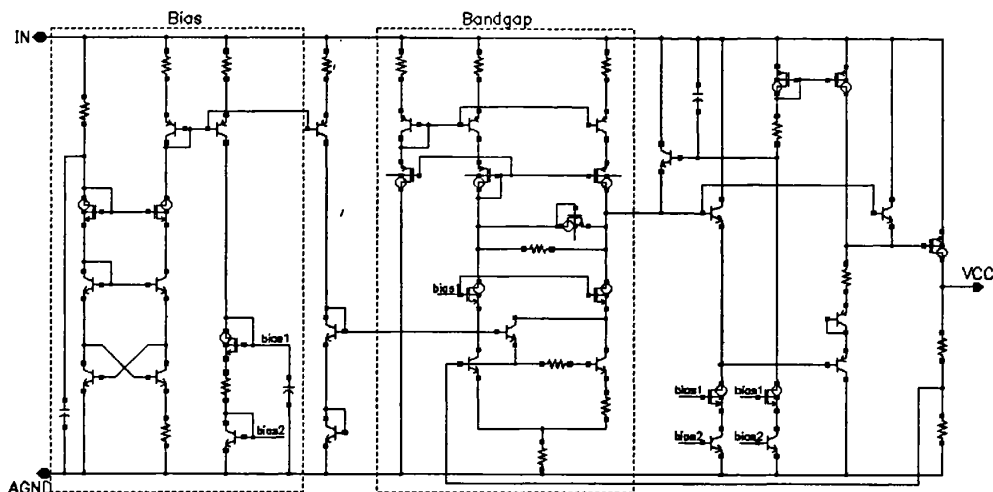


图 2.3.1 电压调整器电路结构

2.3.1 偏置电路设计

如图 2.3.2 所示，偏置电路的核心是晶体管 $Q_1 \sim Q_4$ ，它们的 BE 结电压之差降在电阻 R_1 上产生偏置电流。具体原理类似于带隙电压基准源电路中偏置电路的工作原理，这里不再赘述。偏置电流为：

$$I_{BIAS} = \frac{V_T}{R_1} \ln \left(\frac{I_{S1} \cdot I_{S4}}{I_{S2} \cdot I_{S3}} \right) \quad (2.3.1)$$

I_{BIAS} 与输入电压无关，为 PTAT 电流，且受 R_1 的工艺波动影响。当然实际中对该电流的精度要求不是很高。偏置电流 I_{BIAS} 通过上面的 PNP 电流

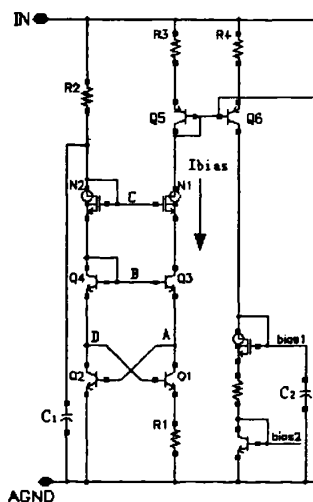


图 2.3.2 偏置电路

镜输出，并产生两个偏置电压 V_{bias1} 和 V_{bias2} 。为了减小 Q_2 所在支路的电流， R_2 的阻值应比较大。电流镜的 PNP 管的发射极与输入电源间接入了电阻 R_3 和 R_4 ，其大小之比满足 $\frac{R_3}{R_4} = \frac{S_6}{S_5}$ ，这主要是为了增加镜像电流的匹配性。 N_1 、 N_2 与 Q_3 、 Q_4 组成级联的电流镜结构，减小 Early 电压的影响。 R_3 和 R_4 一般取值较小，所以当电源电压较大时 N_1 的漏端电压很高，由于 N_2 的栅压较小（一个 V_{GS} 加两个 V_{BE} ），使得 N_1 的漏源电压 V_{DS} 和栅漏电压 V_{GD} 均很高，所以 N_1 采用高压管，为了匹配， N_2 也用高压管。

2.3.2 带隙电压产生电路和输出级

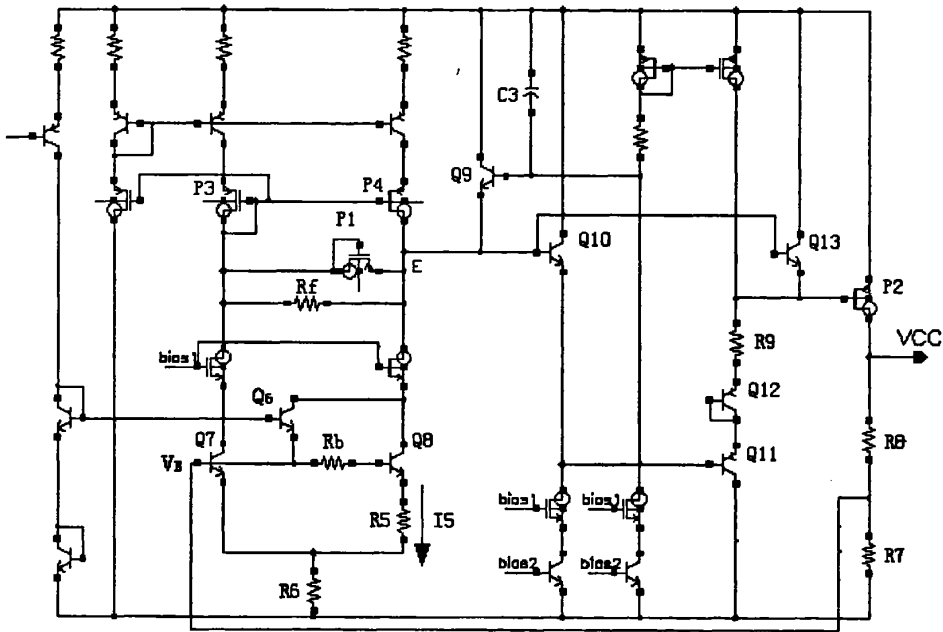


图 2.3.3 带隙基准产生与输出级电路

带隙基准电压产生的原理与上一节所述的带隙电压基准源工作原理相同，不再赘述。这里的带隙基准结构是由 A.Paul Brokaw 提出的^[26]， Q_7 和 Q_8 的 BE 结电压差降在 R_5 上产生电流 I_5 ，

$$I_5 = \frac{V_T}{R_5} \ln \left(\frac{I_{C7} \cdot I_{S8}}{I_{S7} \cdot I_{C8}} \right) \quad (2.3.2)$$

由于上面自偏置的级联电流镜保证了流过 Q_7 和 Q_8 的电流相等，即 $I_{C7} = I_{C8}$ ，所以

$I_5 = \frac{V_T}{R_5} \ln \frac{I_{S8}}{I_{S7}}$, 当电阻 R_5 的大小, Q_7 与 Q_8 的面积比确定后, I_5 只与 V_T 相关,

为 PTAT 电流。此时流过 R_6 的电流为 $2 \times I_5$, 则 Q_7 的基极电压即带隙基准电压为:

$$V_B = V_{BE7} + 2I_5 R_6 = V_{BE7} + \frac{2V_T R_6}{R_5} \ln \frac{I_{S8}}{I_{S7}} \quad (2.3.3)$$

BE 结电压为负温度系数, V_T 为正温度系数, 适当选取电阻值便可使基准电压 V_B 的温度系数为零, 为一理想的基准电压。此基准电压通过输出级的电阻比例升压便得到了所需要的 5V 内部电源电压 V_{CC} ,

$$V_{CC} = V_B \left(1 + \frac{R_8}{R_7} \right) \quad (2.3.4)$$

电阻 R_b 的作用是减小基极电流对输出 V_{out} 电压的影响, 类似于带隙电压基准源模块中的电阻 R_4 , 结合图 2.3.3 作简要分析。

1、没有 R_b , 考虑 Q_7 和 Q_8 的基极电流影响时, 假设 Q_7 和 Q_8 的基极电流均为 I_B , 则输出电压 V_{CC} 为:

$$\begin{aligned} V_{CC} &= V_B + \left(\frac{V_B}{R_7} + 2I_B \right) R_8 \\ &= \left(V_{BE7} + 2 \frac{V_T R_6}{R_5} \ln \frac{I_{S8}}{I_{S7}} \right) \left(1 + \frac{R_8}{R_7} \right) + 2I_B R_8 \end{aligned} \quad (2.3.5)$$

2、加上 R_b 后, 此时流过 R_5 的电流为 $I'_5 = \frac{V_T}{R_5} \ln \frac{I_{S8}}{I_{S7}} - \frac{I'_B R_b}{R_5}$, 带隙基准电压 V_B 变

为 $V'_B = V_{BE7} + 2I'_5 R_6 = V_{BE7} + 2 \frac{V_T R_6}{R_5} \ln \frac{I_{S8}}{I_{S7}} - 2 \frac{I'_B R_b R_6}{R_5}$, 则输出 V_{CC} 此时为:

$$\begin{aligned} V_{CC} &= V'_B + \left(\frac{V'_B}{R_7} + 2I'_B \right) R_8 \\ &= \left(V_{BE7} + 2 \frac{V_T R_6}{R_5} \ln \frac{I_{S8}}{I_{S7}} - 2 \frac{I'_B R_b R_6}{R_5} \right) \left(1 + \frac{R_8}{R_7} \right) + 2I'_B R_8 \\ &= \left(V_{BE7} + 2 \frac{V_T R_6}{R_5} \ln \frac{I_{S8}}{I_{S7}} \right) \left(1 + \frac{R_8}{R_7} \right) + I'_B \left[2R_8 - \frac{2R_b R_6}{R_5} \left(1 + \frac{R_8}{R_7} \right) \right] \end{aligned} \quad (2.3.6)$$

使(2.3.6)式右边第二项为零, 便消除了基极电流对 V_{CC} 的影响。可以算出 R_b 的

$$\text{取值: } R_b = \frac{R_5 R_8}{R_6 \left(1 + \frac{R_8}{R_7} \right)}.$$

晶体管 Q_6 、 Q_9 和 P_1 在启动时为带隙基准电路注入电流，电路正常工作时均是截止的。电容 C_3 在上电时给 Q_9 的基极一个电压脉冲，让 Q_9 迅速导通。 Q_9 和 Q_{13} 还有在上电启动时保护输出管 P_2 的作用。因为刚上电时， P_2 管的栅极电压会比较低，由于 P_2 管的宽长比较大 ($W/L = 5346\mu\text{m}/2.5\mu\text{m}$)，所以此瞬间会产生一个很大的电流。当加上 Q_{13} 后，上电瞬间， Q_9 和 Q_{13} 导通，将 P_2 管的栅极电压钳位在一个较大值，即 V_{GSP2} 被限定在两个 BE 结电压左右，保证了 P_2 管不会产生很大的电流，图 2.3.4 给出了这种保护作用的仿真结果。

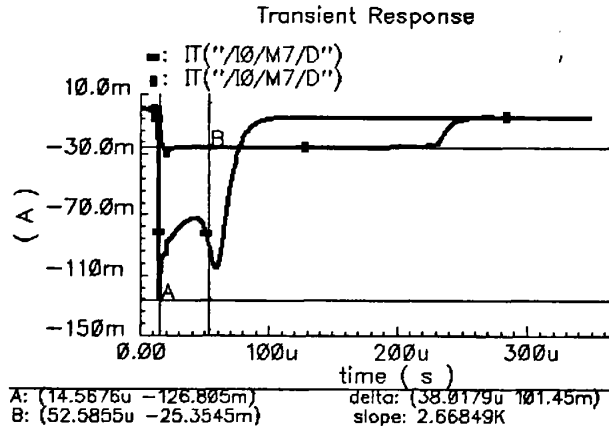


图 2.3.4 启动保护电路对 P_2 漏端电流的影响

从结果可知没有 Q_9 和 Q_{13} 的限制时， P_2 管漏端电流最大可到 127mA，并且在几十微秒内的电流都很大（至少 72mA），此长时间的大电流极易损坏内部电路。加上保护后， P_2 管漏端电流只有 25mA 左右，在电路承受的范围之内。

电路中从 E 点经过 Q_{10} 、 Q_{11} 、 Q_{12} 、 R_9 、 P_2 ，再经电阻分压到 Q_7 和 Q_8 的基极，一路经 Q_7 共射极输出再经过电流镜 P_3 和 P_4 回到 E 点，这是一个负反馈回路；另一路经 Q_8 共射极输出回到 E 点，这是正反馈回路，为了保证环路的稳定性，负反馈作用必须大于正反馈作用。由文献[26]知整个反馈环路最终呈现负反馈特性，其作用是当负载变化时，稳定输出电压 V_{CC} 。

实际应用中， V_{CC} 端外接一个大电容(1μF)，用来滤波使输出电压稳定。由于这个大电容的存在，使得输出极点很小，为主极点。图 2.3.3 中 E 点为一高阻抗

节点，如果没有电阻 R_f ，则 E 点处也存在一个很小的极点，与主极点接近，系统是不稳定的。电阻 R_f 在这里起负反馈作用，降低了 E 点的的阻抗大小，使得该极点增大变为次极点，使反馈回路趋于稳定。

图 2.3.5 给出了电压调整器整个电路的稳定性仿真结果。有 R_f 时，电路的相位裕度约为 90 度，系统稳定；去掉 R_f 后，电路的相位裕度接近 0，系统处于不稳定状态。从仿真结果的比较可以看出，去掉 R_f 后，第二极点由原来的 680kHz 附近降到 564Hz 附近，而主极点几乎没有变化，这就使得反馈环路的相位裕度大大降低，系统不稳定。

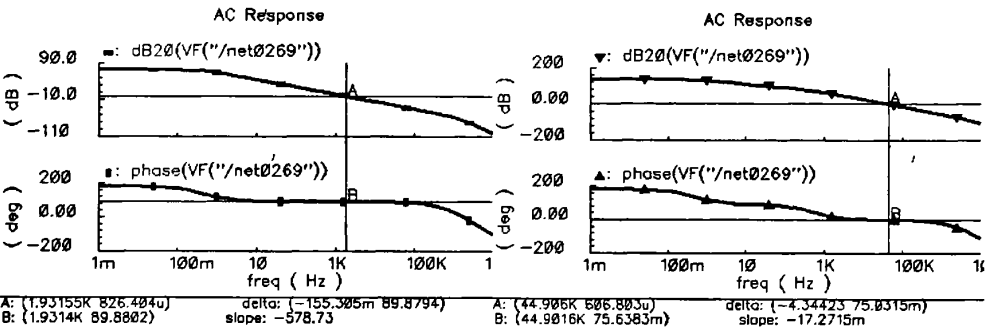


图 2.3.5 电压调整器电路的稳定性仿真
a)有 R_f b) 无 R_f

2.3.3 电压调整器仿真结果

电压调整器的仿真与带隙电压基准源的仿真类似，也主要包括温度特性、电源抑制比、线性调整率等方面，所以下面不做过多分析，只给出相关仿真结果。不过电压调整器作为内部供电电源，需要对其负载调整率进行仿真，以验证设计的正确性。

如无特别说明，以下仿真条件为：24V 电源电压，输出 V_{CC} 端接 $1\mu F$ 的滤波电容和 $1k\Omega$ 的负载。

图 2.3.6 先给出输出电压 V_{CC} 的温度特性仿真结果，仿真温度范围为 $-40^{\circ}C \sim 125^{\circ}C$ 。 V_{CC} 在 $23^{\circ}C$ 时获得零温度系数，大小为 5.026V。在 $-40^{\circ}C$ 时， V_{CC} 为 5.019V， $125^{\circ}C$ 时， V_{CC} 为 5.013V，温度系数为： $TC_F = \frac{\Delta V}{\Delta T} \times \frac{1}{V} \approx 7.2 ppm/^{\circ}C$ 。

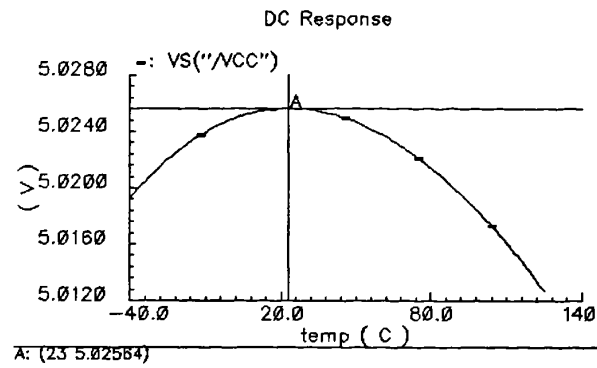


图 2.3.6 V_{CC} 的温度特性

电源抑制比仿真结果如图 2.3.7 所示。低频时电源抑制比最小为 57dB。线性调整率仿真结果如图 2.3.8 所示，当电源电压为 5.6V 时， V_{CC} 为 5V；当电源电压为 4.5V 时， V_{CC} 为 4.17V。图 2.3.9 给出了电压调整器启动时间的仿真结果。电源电压在 20 μ s 内从 0V 变到 24V， V_{CC} 的建立需要约 240 μ s 的时间。

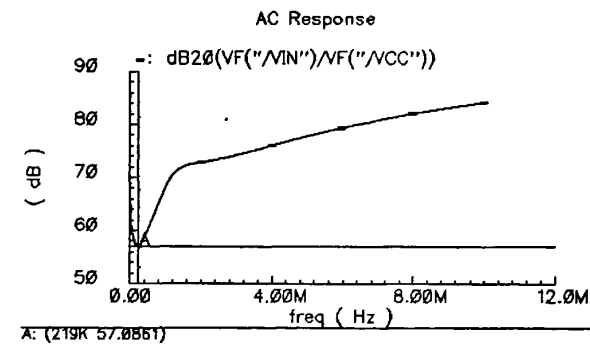


图 2.3.7 电压调整器的电源抑制比

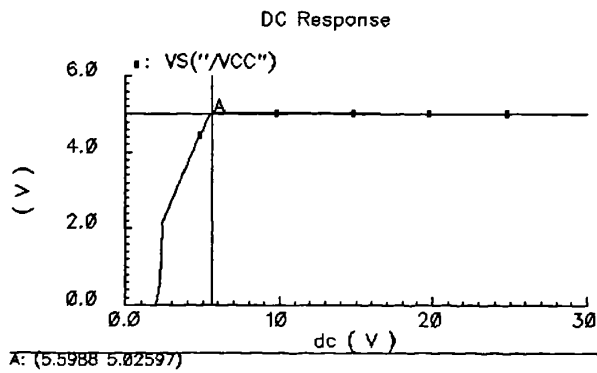


图 2.3.8 电压调整器的线性调整率

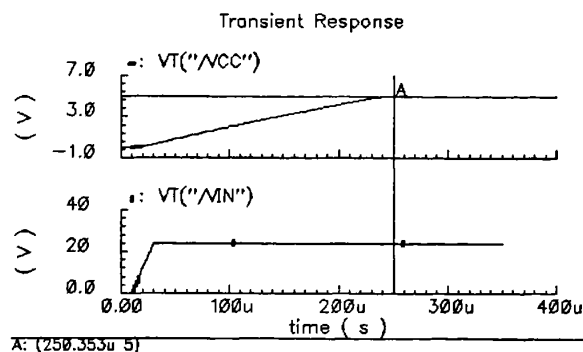


图 2.3.9 电压调整器上电启动的瞬态响应

负载调整率：是指输出负载变化时输出电压的变化。仿真时可以在 V_{CC} 端加一个电阻 R ，对 R 进行 DC 扫描，测试输出电压的变化。所得仿真结果如图 2.3.10 所示。当负载电阻小于 637Ω 时， V_{CC} 开始缓慢下降，此时电压调整器输出可以提供 7.85mA 的电流，满足内部电路工作电流的需求。实际上在 V_{CC} 的要求范围内，该电压调整器可以提供十几毫安的电流。

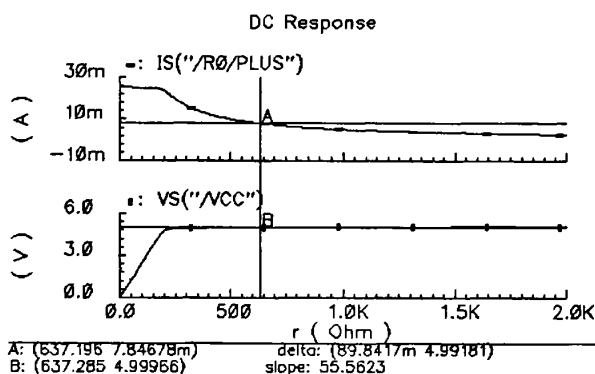


图 2.3.10 电压调整器的负载响应

2.4 滞环电流控制电路的设计与仿真

滞环电流控制电路负责检测 LED 驱动电流的大小，控制 LED 驱动电流在设定的电流峰值 I_{MAX} 和电流谷值 I_{MIN} 之间滞环变化，是整个芯片的核心电路。滞环电流控制电路通过采样外部电流检测电阻 R_{SENSE} 上的压差，将其与内部自建阈值电压 V_{HI} 和 V_{LO} 比较，产生一定占空比的方波控制功率开关管，可当作 PWM 比较器。

图 2.4.1 为滞环电流控制电路内部结构，其包括滞环比较电压产生电路（左

下方虚线框中所示)、电压比较模块(中间虚线框所示)和输出缓冲模块。

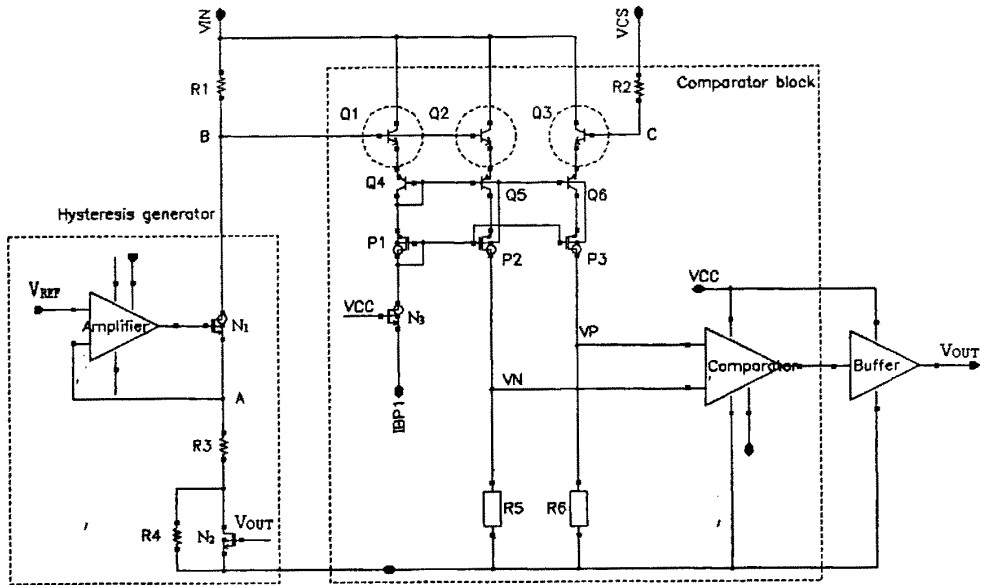


图 2.4.1 滞环电流控制电路框图

由于该电路要检测电源电压大小，所以其必须具有可到 24V 的宽共模输入电压范围。由于对称电流镜结构， P_2 的源极电压等于 P_1 的源极电压，所以该滞环电流控制电路可检测的最高电源电压是由 P_2 的漏源击穿电压决定，忽略电阻压降，此电压上限为 $V_{BE1} + V_{EB4} + V_{DSP2}$ ，由于本芯片采用 25V BCD 工艺，所以 24V 的输入电压指标是易于实现的。晶体管 N_3 的作用是防止高压对下面普通 MOS 管电流镜的影响。另外整个系统的延时主要在此，所以在设计中需考虑如何减小电路的延时。

2.4.1 滞环比较电压产生原理

如图 2.4.1 中滞环比较电压产生电路所示，运算放大器将 A 点电位钳制于参考电压 1.2V（带隙基准电压）。忽略 Q_1 和 Q_2 的基极电流的影响，假设输出 V_{OUT} 开始为高电平，则 N_2 导通，流过 N_1 的电流为 $I_{N1} = \frac{V_{REF}}{R_3}$ ，B 点电压为 $V_{BL} = V_{IN} - I_{N1}R_1$ ；当 V_{OUT} 变为低电平时， N_2 截止，流过 N_1 的电流变为

$I'_{N1} = \frac{V_{REF}}{R_3 + R_4}$ ，B 点电压升高为 $V_{BH} = V_{IN} - I'_{N1}R_1$ ，所以 B 点电压的变化为

$$\Delta V_B = V_{BH} - V_{BL} = \frac{V_{REF} R_1 R_4}{R_3 (R_3 + R_4)}, \text{ 这就是输出 } V_{OUT} \text{ 由高电平变为低电平时}$$

在 B 点产生的一个滞环电压，可以看到该滞环电压与输入电压无关，只由参考电压 V_{REF} 和电阻大小决定，通过选择各电阻的阻值便可设定滞环电压的大小。

以上分析可知运算放大器起着重要作用,其必须具有较高的增益,才能使 A 点电压精确跟随参考电压,从而准确设定 B 点电平和滞环电压大小。另外由于 V_{OUT} 的变化频率与系统开关频率相同(系统的最大开关频率约为 2MHz,见下节分析),使得流过 N_1 的电流也相同频率在 I_{N1} 和 I'_{N1} 之间快速切换,所以放大器的单位增益带宽须大于系统的最大开关频率。设计的运算放大器结构如图 2.4.2 所示,这是一个跨导放大器。

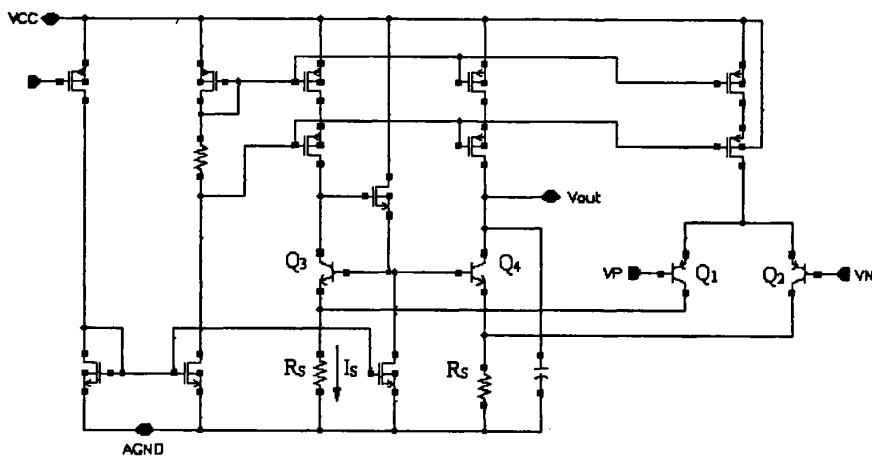


图 2.4.2 跨导放大器电路

该放大器采用折叠式输入结构, 可以获得较大的共模输入电压范围。由于共模输入电平为带隙基准电压 1.2V , 所以输入级采用 PNP 差分对, 其共模输入范围为 $(I_S R_S + |V_{CESAT}| - V_{BE}, V_{CC} - V_{BE} - 2|V_{ON}|)$, 其中 V_{CESAT} 是输入级 PNP 晶体管的饱和集电极-发射极压降, V_{ON} 是电流源 PMOS 管的饱和漏源压降。Q₃ 和 Q₄ 组成共基极差分输入对结构, 实现双端到单端的变换。为了获得较大的增益和电源抑制比, 放大器的输出采用级联结构, 并且取较长的 MOS 晶体管沟道长度^[27]。下面给出该放大器相关性能的仿真结果。

如 2.4.3 图所示,放大器低频增益达到 104dB,单位增益带宽 3.2MHz,相位裕度有 78 度,均符合设计要求。

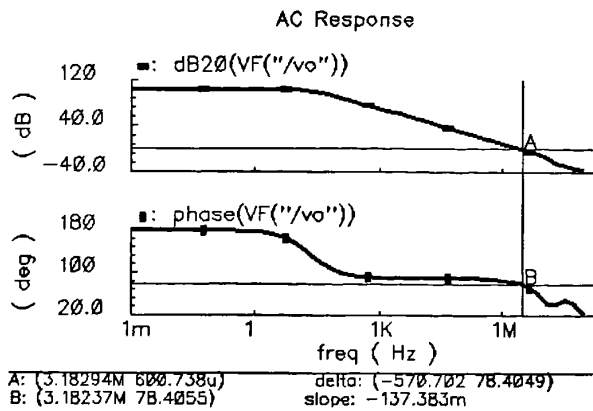


图 2.4.3 放大器的频率响应

图 2.4.4 给出放大器的电源抑制比仿真结果。低频时放大器的电源抑制比高达 102dB。

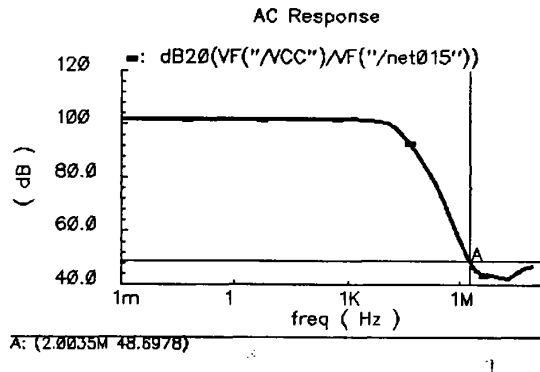


图 2.4.4 放大器的电源抑制比

放大器的输出范围和共模输入范围的仿真结果如图 2.4.5 所示。输出范围约为 1.0V~4.0V，符合要求，共模输入范围约 0.89V~4.45V，符合要求。

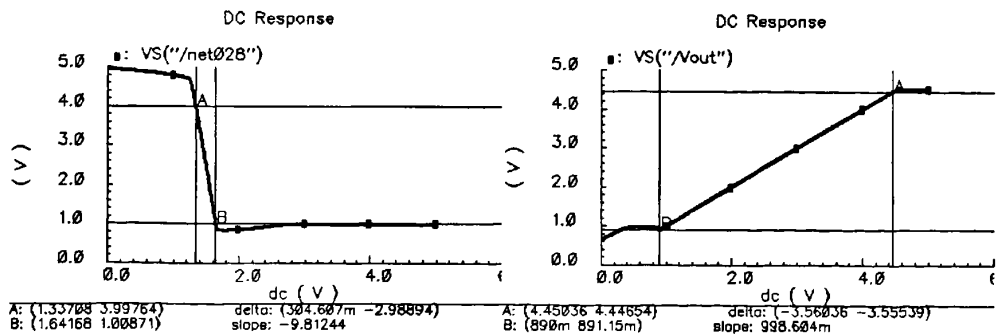


图 2.4.5

a) 放大器输出电压范围 b) 放大器共模输入电压范围

2.4.2 电流检测原理

为了便于理解, 将图 2.4.1 右边方框中的整体电路看成比较器, B 点和 C 点是其输入端。参考图 2.1, 电流检测原理分析如下: (1) 开关导通期间, 形成从输入 V_{IN} 经检测电阻 R_{SENSE} 、负载 LED、电感 L 和功率开关 Switch, 最后到地的一个回路。此时电感电流逐渐上升, 流过检测电阻 R_{SENSE} 的电流也逐渐上升, 使检测端 CS 电压 V_{CS} 降低, 也即 C 点电压 V_C 降低。当 V_C 低于 V_{BL} 时, 比较器输出低电平, 关断开关管。(2) 开关管截止期间, 外部电感 L、续流二极管 D、检测电阻 R_{SENSE} 和负载 LED 形成另外一个回路。此时电感放电为负载 LED 提供电流, 电感电流逐渐减小。电感电流的衰减与 LED、二极管的压降有关。电流衰减使电压 V_C 升高。当 V_C 高于 V_{BH} 时, 比较器输出高电平, 打开开关管。以上工作过程实现了一个工作周期。

实际上该电路可分解为前级电压检测电路和后级比较器两部分。具体的滞环控制原理分析如下。

放大器将 A 点电位钳位于带隙电压基准上。IBP1 为偏置电流输入端。电压检测电路主要由晶体管 $Q_1 \sim Q_6$ 、 $P_1 \sim P_3$ 和电阻 R_5 、 R_6 组成。由 $Q_1 \sim Q_2$ 、 $Q_4 \sim Q_5$ 、 $P_1 \sim P_2$ 组成的级联电流镜将偏置电流 IBP1 镜像到 R_5 所在支路, 所以比较器负输入端电压 V_N 保持一定, 而比较器正输入端电压 V_P 跟随检测电压 V_{CS} 变化。当比较器输出 V_{OUT} 为高电平 (开关导通状态) 时, N_2 导通将 R_4 短路, B 点电压为:

$$V_{BMIN} = V_{IN} - V_{REF} \cdot \frac{R_1}{R_3} \quad (2.4.1)$$

V_{BMIN} 即下限阈值检测电压 V_{CSMIN} 。当 V_{CS} 下降到此阈值时, 由 $Q_1 \sim Q_6$ 和 $P_1 \sim P_3$ 组成的对称电路结构使流过 R_5 和 R_6 的电流相等, 也即 V_N 等于 V_P 。若 V_{CS} 小于 V_{CSMIN} , 则 V_P 小于 V_N , 比较器翻转, 输出低电平。当 V_{OUT} 变为低电平后, N_2 管截止, B 点电压变为:

$$V_{BMAX} = V_{IN} - V_{REF} \cdot \frac{R_1}{R_3 + R_4} \quad (2.4.2)$$

V_{BMAX} 就是上限阈值电压 V_{CSMAX} , 此瞬间 B 点电压有一阶跃升高, 由式(2.4.1)和式(2.4.2)可得:

$$\Delta V_B = \frac{V_{REF} \cdot R_1 R_4}{R_3 (R_3 + R_4)} \quad (2.4.3)$$

因为偏置电流恒定, 阶跃变化 ΔV_B 通过 Q_1 、 Q_4 和 P_1 传输到 Q_6 的基极和 P_3 的栅极, 迫使电压 V_P 有一个大小约为 $\frac{1}{2} g_{m6} \cdot R_6 \cdot \Delta V_B$ 的阶跃减小。当 V_{OUT} 为低电平(开关截止状态)时, V_{CS} 逐渐升高, V_P 也逐渐升高, 由于前面开关转换时电压阶跃减小, 所以 V_P 从 $V_N - \Delta V_P$ 开始增加。当 V_P 大于 V_N 时, 比较器翻转, 输出高电平, 同理电压 V_P 有一大小约为 $\frac{1}{2} g_{m6} \cdot R_6 \cdot \Delta V_B$ 的阶跃升高, 使得导通时 V_P 从 $V_N + \Delta V_P$ 开始减小。重复以上过程就完成了对 LED 驱动电流的周期性检测, 工作波形如图 2.4.6 所示。

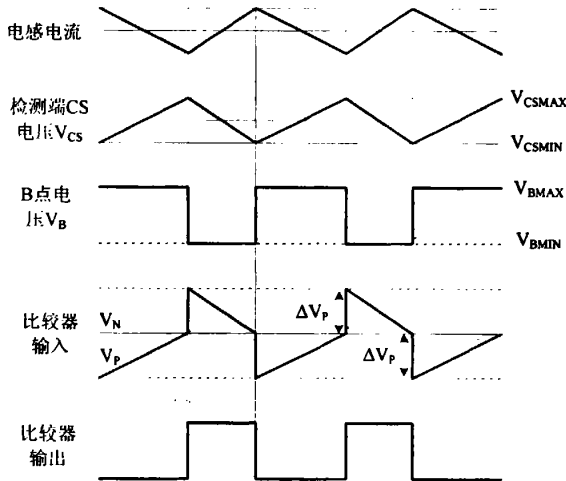


图 2.4.6 系统工作波形示意

前面分析 B 点电压时, 忽略了晶体管 Q_1 和 Q_2 的基极电流 I_B 的影响, 当考虑该影响时, B 点电压 V_B 会比实际值偏小 $2 \times I_B \times R_1$ 。所以在 CS 端和 Q_3 的基极间加入电阻 R_2 , 使得电压 V_C 也比实际检测值小 $I_B \times R_2$ (Q_1 、 Q_2 和 Q_3 的基极电流近似相等), 取 $R_2 = 2R_1$, 便可以将基极电流的影响减小到最低。

由前面的分析知, 流过 LED 的平均驱动电流 $\overline{I_{LED}}$ 是由 B 点平均电压设定:

$$\overline{I_{LED}} = \frac{V_{IN} - \overline{V_B}}{R_{SENSE}} = \frac{V_{IN} - \frac{1}{2}(V_{BMAX} + V_{BMIN})}{R_{SENSE}} \quad (2.4.4)$$

将式(2.4.1)和式(2.4.2)代入上式可推出设定的平均驱动电流为:

$$\overline{I_{LED}} = \frac{V_{REF}}{2R_{SENSE}} \left(\frac{R_1}{R_3} + \frac{R_1}{R_3 + R_4} \right) \quad (2.4.5)$$

式(2.4.3)决定了滞环电流的范围 ΔI :

$$\Delta I = \frac{V_{REF}}{R_{SENSE}} \cdot \frac{R_4 R_1}{R_3 (R_3 + R_4)} \quad (2.4.6)$$

式(2.4.6)决定了驱动电流的纹波大小。减小 ΔV_B 可减小驱动电流纹波大小,但会影响电流检测精度。考虑到系统相对固定的延时,实际检测电压的滞环范围 ΔV_{CS} 比 ΔV_B 大,所以 ΔV_B 越小,系统延时对平均电流的影响越大。忽略开关管导通压降、续流二极管导通压降和检测电阻上的压降,由电感式开关电路原理^[12]及前文所述的芯片工作原理可推得系统开关频率为:

$$f_{sw} = \frac{(V_{IN} - n \times V_{LED}) \times n \times V_{LED}}{V_{IN} \times \Delta I \times L} \quad (2.4.7)$$

式中 n 表示串联的 LED 灯个数。可见开关频率与滞环电流范围 ΔI 成反比关系,为了减小开关电源电磁干扰,开关频率不宜太高,所以 ΔI 也不能取值太小。综上, ΔV_B 应进行折衷取值。本芯片内部设定 ΔV_B 为 20mV, 平均驱动电流 $\overline{I_{LED}} = 200mV / R_{SENSE}$, 所以滞环电流范围 $\Delta I = 20mV / R_{SENSE}$ 。取 $R_{SENSE} = 0.571\Omega$, 则可获得 350mA 的平均驱动电流,滞环电流范围为 35mA。式(2.4.7)为频率关于输入电压 V_{IN} 和 LED 灯导通电压 nV_{LED} 的二元函数,当 $V_{IN} = 2 \times nV_{LED} = 24V$ 时,频率可取到最大值。如果取 $L = 47\mu H$, 则可由以上数据推算出频率最大值为 3.6MHz。当然实际由于各种非理想因素的影响,特别是系统延时的影响,开关频率的最大值在 2MHz 附近。

图 2.4.1 中比较器的具体电路如图 2.4.7 所示。比较器有两个重要参数:增益和延时。增益越大,比较器的分辨率就越高,可检测更微小的输入信号差。这里比较器的延时是主要考虑的问题,因为其占了整个系统延时的很大一部分。而由前面对滞环电流控制原理的分析可知,系统的延时越大,LED 驱动电流偏离设定值就越大,所以比较器的延时要尽量小。由于双极型晶体管的电流驱动能力强,所以比较器的输入级采用双极型晶体管^[28]。

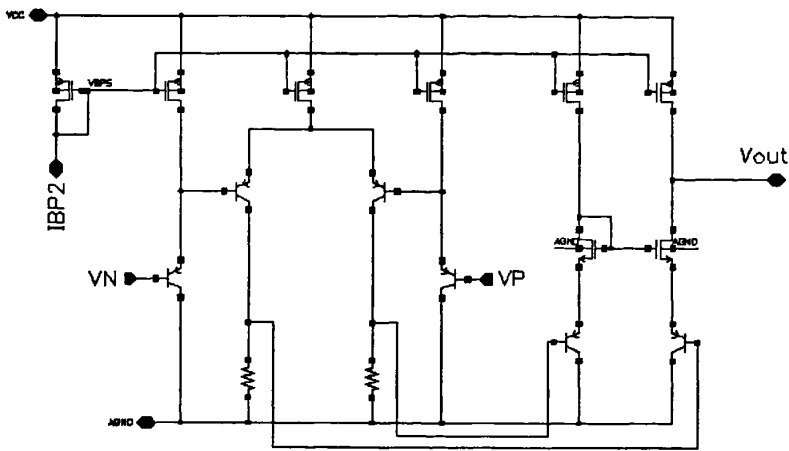


图 2.4.7 比较器电路结构

图 2.4.8 给出了比较器增益的仿真结果，可知该比较器低频增益为 57.6dB，在 2MHz 处增益为 57dB。

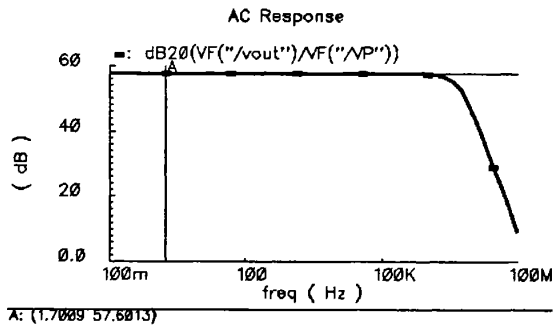


图 2.4.8 比较器增益仿真结果

比较器延时有两种情况：小信号延时和大信号延时，小信号延时主要考虑零极点对响应时间的影响，而大信号主要考虑 Slew Rate 对响应时间的影响。在电流检测模块中，电压 V_N 固定，电压 V_P 变化小于 80mV，所以我们主要对比较器的小信号延时进行分析。

开关最大频率约 2MHz，即半个周期为 0.25μs，所以仿真条件取 0.25μs 内 80mV 的小信号变化。从图 2.4.9 给出的仿真结果可见比较器上升延时约 39.3ns，下降延时约 45.6ns。由于该比较器输出级的结构约束，其输出范围为 4.95V~1.12V，延时是输入上升阶跃波形的中点到输出波形转换的中点。

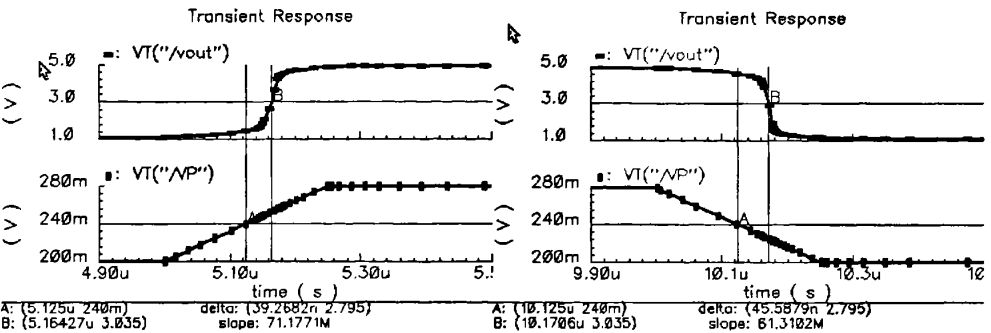


图 2.4.9 比较器上升延时和下降延时

在 $V_{IN}=12V$ 条件下，对虚线框所示的整个比较器电路进行仿真，所得结果如图 2.4.10 所示。比较器在低频时有 68.8dB 的小信号增益，在 2MHz 带宽处增益为 68.5dB。

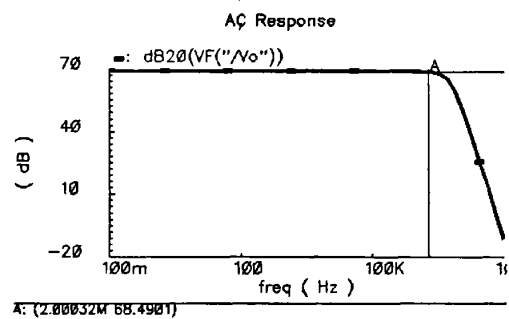


图 2.4.10 整体比较器电路的增益

2.4.3 缓冲电路

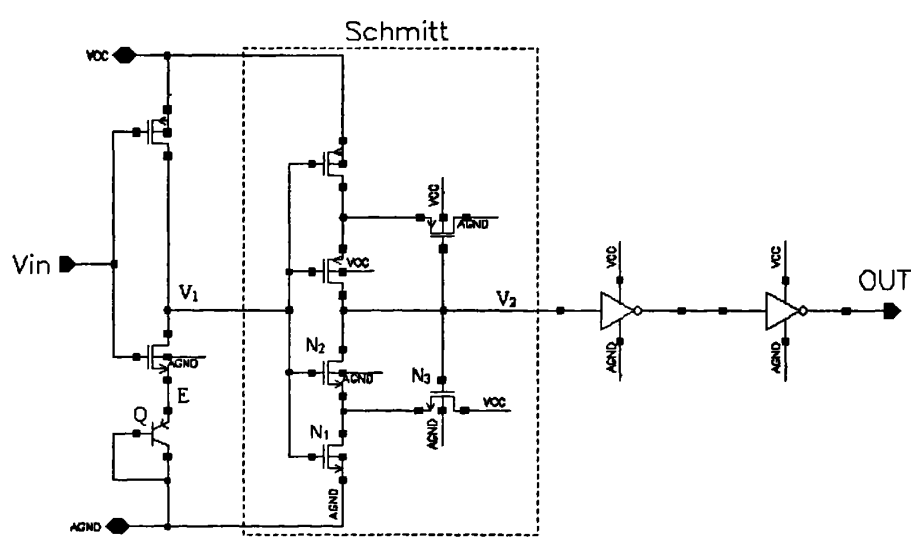


图 2.4.11 缓冲电路结构

比较器的输出作为缓冲器的输入 V_{IN} ，缓冲器电路结构如图 2.4.11 所示。由于输入端反相器的 NMOS 管源极接了一个 PNP 晶体管，使得 V_1 的最低电平不为零。这是因为在反相器转换时，当 V_{IN} 接近 $V_{CC}/2$ 时，NMOS 管和 PMOS 管会存在同时导通的瞬间，导通电流就会对 E 点的寄生电容充电。当 V_1 由高向低转换时，E 点电位随 V_1 降低而减小，当 E 点电位小于 Q 的 EB 结导通压降时，由于寄生电容没有进一步放电通路，所以 E 点电位便不能再减小了，也就是 V_1 的最低电平约为一个 BE 结电压。

输出缓冲电路就是用反相器将 V_1 波形整形，使其后的输出逻辑电平范围从电源到地。图 2.4.11 中虚线框所示电路为施密特（Schmitt）触发器^[29]，其就是一级特殊的反相器，可使逻辑电平的转换过程更为迅速，也即波形变化更为陡峭，有利于减小后级电路的开关损耗。

施密特触发器利用正反馈加速逻辑电平的转换，其原理如下所述。假设 N_1 、 N_2 、 N_3 管的阈值电压相等，均为 V_{thn} ，开始时 Schmitt 触发器输入 V_1 为低电平，则其输出 V_2 为高电平。然后 V_1 开始上升，当 V_1 等于 V_{thn} 时， N_1 管导通。此时由于 V_2 为高电平，所以 N_3 工作在饱和区。电流从 V_{CC} 流过 N_3 和 N_1 到地，此时 N_1 的漏极电压较高， N_2 管仍处于截止状态。随着 V_1 继续升高， N_1 的漏极电压下降，直至 V_1 与 N_1 的漏极电压之差为阈值电压 V_{thn} 时， N_2 管开始导通，随后由于正反馈的作用 V_2 迅速降为低电平，从而实现了电平的快速翻转。图 2.4.12 给出了缓冲电路输入 V_{in} 和施密特触发器输出 V_2 的仿真波形。

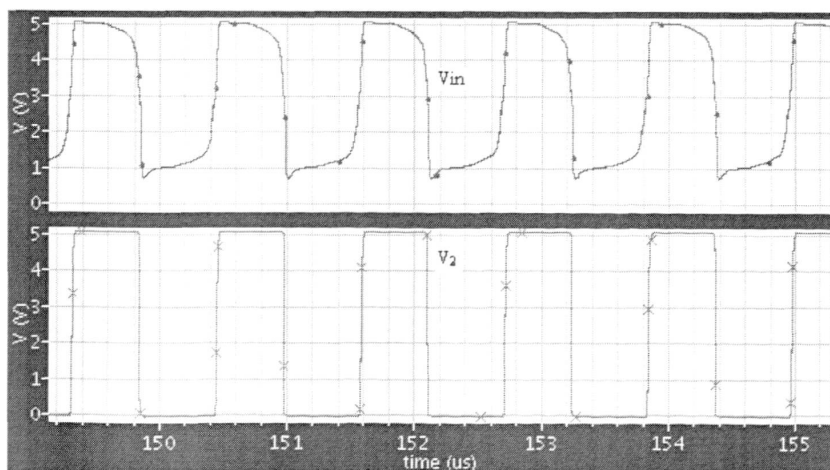


图 2.4.12 V_{in} 和 V_2 的仿真波形

2.5 低电压检测电路的设计与仿真

LED 的正向导通压降在 3V~4V 间，当芯片用于驱动一颗 LED 时，为了保证电路正常工作，电源电压不能太小。比如电源电压只有 4V，如果 LED 导通压降接近 4V，考虑到检测电阻设定的 200mV 压降，还有电感以及功率开关管上的压降，则电路不能正常工作。即使芯片可以驱动 LED 灯发光，驱动电流也会小于设定的值，会使得 LED 发光亮度小于额定驱动电流时的亮度。所以在芯片内部集成了低电压检测电路，用于防止芯片在低电压下的不正常工作。

本电路设定芯片工作的最低电源电压为 4.5V，当电源电压低于 4.5V 时，低电压检测电路输出低电平关闭功率开关管，从而使 LED 驱动电路停止工作。内设 0.5V 的滞回电压，当电源电压恢复到 5V 以上时，该模块输出高电平打开功率开关管，使系统恢复正常工作。低电压检测电路如图 2.5.1 所示。

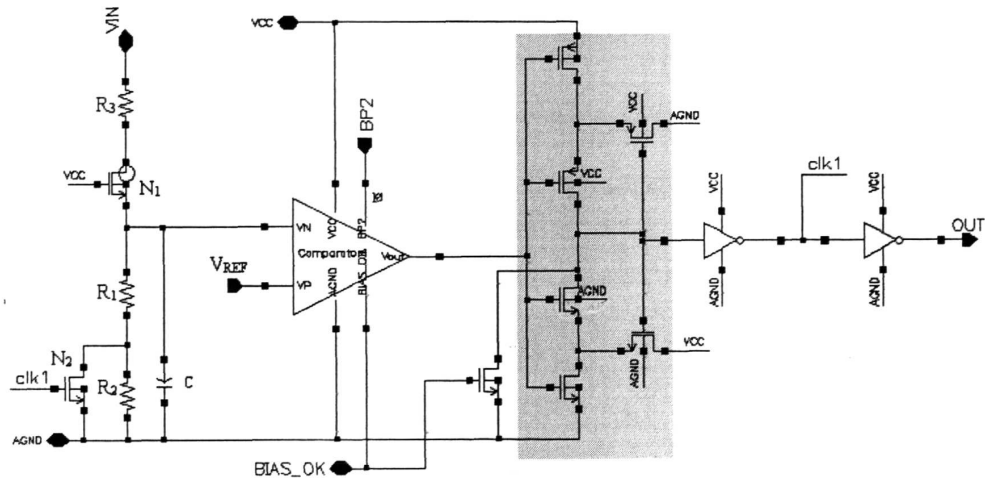


图 2.5.1 低电压检测电路

当电源电压 V_{IN} 减小时， N_1 管的漏端电压也逐渐减小，但是此时 N_1 工作于饱和区， N_1 的源极电压几乎不变。当 V_{IN} 还没有降低到足够小的时候， N_1 管漏端电压已降到比 V_{CC} 低一个阈值电压，此时 N_1 管开始进入线性工作区，其类似一个开关管作用，其导通电阻与栅源电压 V_{GS} 有关。此时比较器负端电压 V_N 随 N_1 管漏电压的降低而降低。如果忽略 N_1 管的导通电阻，则 V_N 与 V_{IN} 满足如下

关系：
$$V_N = \frac{V_{IN}(R_1 + R_2)}{R_1 + R_2 + R_3}$$
。所以 V_{IN} 减小， V_N 减小，直到比较器的翻转电压点：

$$V_{IN} = \frac{V_{REF} (R_1 + R_2 + R_3)}{R_1 + R_2} = 4.5V \quad (2.5.1)$$

当 V_N 小于参考电压 V_{REF} 时, 比较器翻转输出高电平, V_{OUT} 变为低电平, 系统停止工作。此时信号 CLK1 变为高电平, 将 N_2 管导通, R_2 被短路, 所以电压 V_N 变为 $V_N = \frac{V_{IN} R_1}{R_1 + R_3}$ 。当 V_{IN} 回升, 使 V_N 大于比较器参考电压 V_{REF} , 比较器翻转, 输出低电平, V_{OUT} 变为高电平, 即系统从新开始工作。此时 V_{IN} 电压为:

$$V_{IN} = \frac{V_{REF} (R_1 + R_3)}{R_1} = 5V \quad (2.5.2)$$

式(2.5.1)给出了系统正常工作的最低电源电压, 式(2.5.2)给出了系统恢复工作的电源电压。可看出存在一个滞回电压 $\Delta V_{IN} = \frac{V_{REF} R_2 R_3}{R_1 (R_1 + R_2)}$ 。通过设定各电阻的值便可设定低电压检测的阈值和恢复工作的阈值。这里 R_1 、 R_2 、 R_3 的大小分别取 344k Ω 、57k Ω 和 1100k Ω 。

图 2.5.1 中阴影部分电路为施密特触发器, 用于波形整形, 具体原理在 2.4.3 节中已有分析。电路中比较器采用传统的七管结构, 如图 2.5.2 所示。由于比较电平在 1.2V 左右, 所以比较器采用 PMOS 差分对输入结构, 可满足较低的共模输入电平。电路中信号 BIAS_OK 为偏置建立信号 (见 2.2.3 节分析), 当偏置没有正常建立时, BIAS_OK 为高电平, 比较器输出 V_O 变为高电平, 最终使输出 V_{OUT} 为低电平, 系统停止工作。

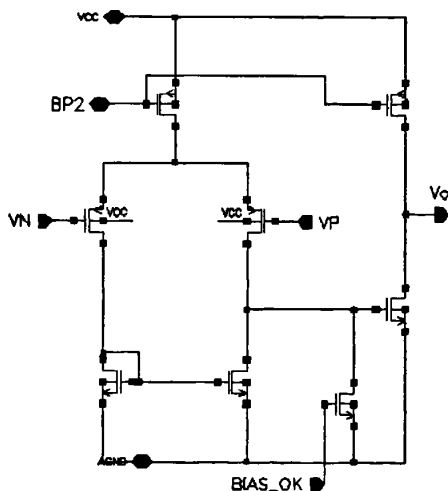


图 2.5.2 比较器电路结构

对低电压检测模块进行仿真时,应将电压调整器、带隙基准源、低电压检测模块结合在一起仿真。电源电压从 5V 开始下降时, V_{CC} 也开始下降,所以将这几个模块合在一起仿真,更接近实际情况。

仿真时电源电压从 8V 降低到 0V,得到曲线 B,可以看到输入电压降低到 4.46V 左右时, V_{OUT} 输出降低为低电平。当电源电压从 0V 回升到 8V 时,得到曲线 A,可知电源电压升高到 5.05V 时,输出 V_{OUT} 开始变为高电平。迟滞电压约为 590mV。

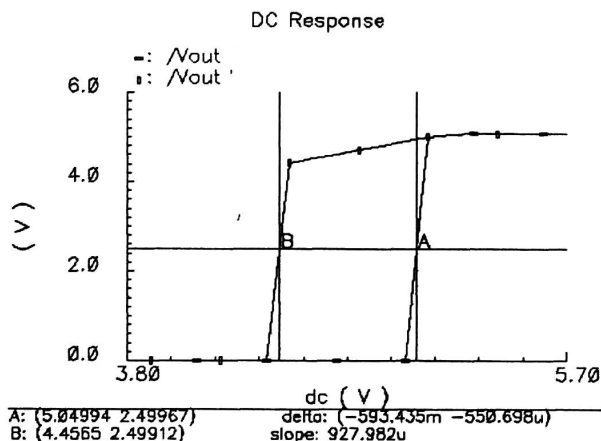


图 2.5.3 低电压检测仿真结果

2.6 输出驱动电路的设计

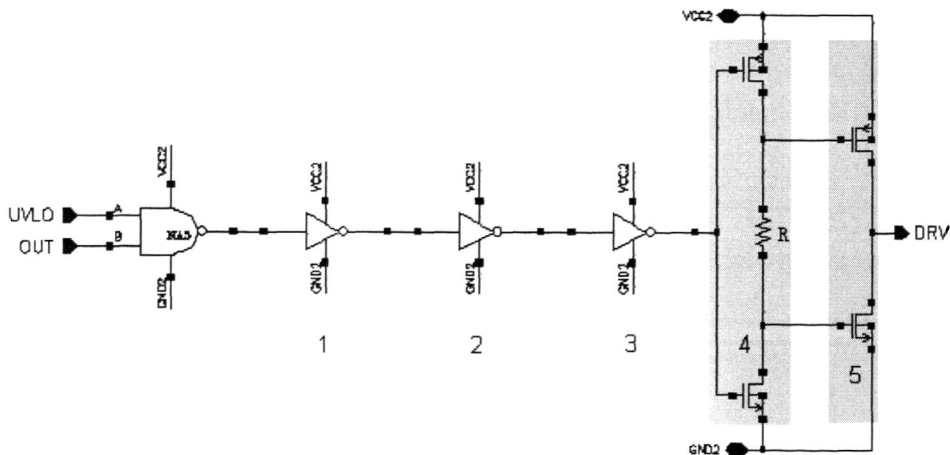


图 2.6.1 输出驱动电路

图 2.6.1 中与非门的输出不能直接驱动大功率开关管,必须加入适当的驱动

电路才能驱动具有很大栅电容的功率开关管，一般采用逐级放大反相器构成的驱动电路实现对大电容负载的驱动，如上图所示的 1-5 级放大反相器。

将第一级反相器作为标准反相器，设其中 NMOS 管的宽长比为 W_N/L_N ，PMOS 管的宽长比为 W_P/L_P ，第二级反相器对应的 NMOS 管和 PMOS 管的宽长比是前一级的 K_1 倍，依此类推为 K_2, K_3, K_4 。可以证明当 $K_i=4(i=1-4)$ 时，总的延时最小，需要级联的反相器的级数 $N = \ln\left(\frac{C_L}{C_G}\right) \times \frac{1}{\ln 4}$ ，其中 C_L 为负载电容， C_G 为第一级反相器的栅电容^[30]。结合功率开关管的栅电容，便可计算所需的级数 N 。

当然实际中通过增大 K_i 来减小所需反相器的级数，本设计采用 5 级串联的反相器，取 K_1 约为 4， K_2 和 K_3 约为 8， K_4 约为 16。在第 4 级反相器输出中间加了一个电阻 R ，其作用是减小第 5 级反相器中 NMOS 管和 PMOS 管同时导通的时间，从而减小反相器状态转换时短路电流引起的功耗。由于第 5 级反相器直接驱动功率 MOS 管栅极，有必要分析一下其所要求的驱动能力大小。

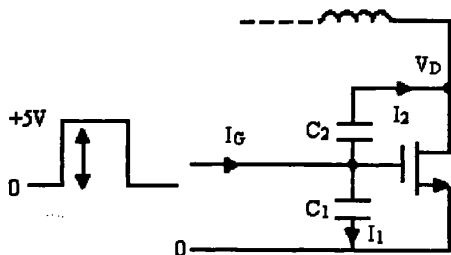


图 2.6.2 栅极驱动电流示意

如图 2.6.2 所示，驱动栅极电流 I_G 包括 I_1 和 I_2 两部分，分别对应于流过电容 C_1 和 C_2 ， C_1 和 C_2 分别为功率 MOS 管的栅源电容和栅漏电容。假设在 t_1 时间内驱动电压从 0 升高到 5V 时，则所需要的平均电流 I_1 为：

$$I_1 = \frac{CdV}{dt} = \frac{C_1 \times 5}{t_1} \quad (2.6.1)$$

当栅极电压到达 5V 时，漏极电压约从 $V_{IN}+V_D$ 降低到功率 MOS 管导通压降 V_{DS} ，其中 V_{IN} 为输入电压， V_D 为续流二极管导通压降，忽略 V_D 和 V_{DS} ，则平均电流 I_2 为：

$$I_2 = \frac{CdV}{dt} = \frac{C_2(5+V_{IN})}{t1} \quad (2.6.2)$$

开关导通时需要的总驱动电流 $I_G = I_1 + I_2$ ，带入式(2.6.1)和式(2.6.2)便求得：

$$I_G = \frac{5 \times (C_1 + C_2) + C_2 \times V_{IN}}{t_1} \quad (2.6.3)$$

同理，开关关闭时需要的驱动电流大小也为 $I_1 + I_2$ ，只不过方向与开关导通时相反。功率开关管的寄生电容 C_1 和 C_2 可由器件参数和工艺参数求出，所以由式(2.6.3)可知，设定要求的导通时间 t_1 后，便可求得所需的平均驱动电流大小 I_G 。

在开关导通时，功率开关管工作于线性区，其电流大小为：

$$I = \mu_n \cdot C_{OX} \cdot \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad (2.6.4)$$

由于此时功率管漏源电压 V_{DS} 很小，忽略二次项，上式化简为：

$$I = \mu_n \cdot C_{OX} \cdot \frac{W}{L} (V_{GS} - V_{TH}) V_{DS} \quad (2.6.5)$$

功率开关管导通时，为了减小功耗，漏源电压 V_{DS} 要求尽量小。在本设计中要求当平均 LED 驱动电流为 350mA 时 V_{DS} 不超过 50mV，从而由式(2.6.5)可求出功率开关管的宽长比约为 28000: 1。

第三章 芯片整体的仿真

3.1 照明 LED 等效电路

为了对本文设计的恒流驱动芯片进行模拟仿真，需要对照明 LED 进行电路等效。LED 的伏安特性满足 PN 结电流电压关系：

$$I = I_0 [\exp(qV/nKT) - 1] \quad (3.1)$$

上式中 n 为理论因子，其值由正向电压决定，在 1-2 之间变化。 I_0 为反向饱和电流， K 是玻尔兹曼常数，室温下 $KT/q = 0.02569V$ ，因此当外加电压大于零点几伏时， $\exp(qV/nKT) \gg 1$ ，式(3.1)简化为

$$I \approx I_0 \exp(qV/nKT) \quad (3.2)$$

从上式可看出照明 LED 的电流与电压呈指数关系，但是指数关系不适合用等效电路来描述，因此可对工作于额定电流附近的照明 LED 的电流电压关系做一线性近似：

$$V = V_{ON} + r \times I \quad (3.3)$$

其中 V_{ON} 为 LED 开启电压，一般为 3V 左右； r 为额定电流工作区的等效电阻，实际的 1W 白光 LED 在 350mA 的额定电流下工作时，其正向压降一般为 3.4V，所以可以得到 r 的近似值为 1.143Ω 。式(3.3)并没有考虑温度对 PN 结伏安特性的影响，考虑温度影响的白光 LED 的电流电压关系满足下式：

$$V = V_{ON} + r \times I + TC \times (T - 300K) \quad (3.4)$$

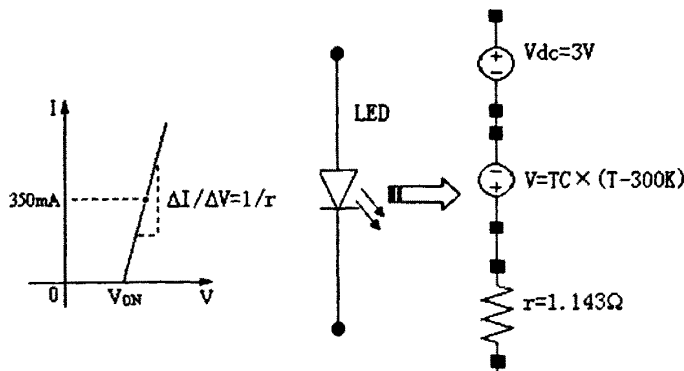


图 3.1 LED 等效电路模型

式中 T 为绝对温度大小，这里假设白光 LED 在恒流工作下的温度特性 $TC = -2mV/K$ 。

虽然式(3.4)描述的白光 LED 伏安特性只是一阶近似，不精确，但是其对于整个电路的工作影响不大，而我们所关心的是整个 LED 驱动芯片的滞环控制的正常运行。

3.2 整体电路功能的仿真

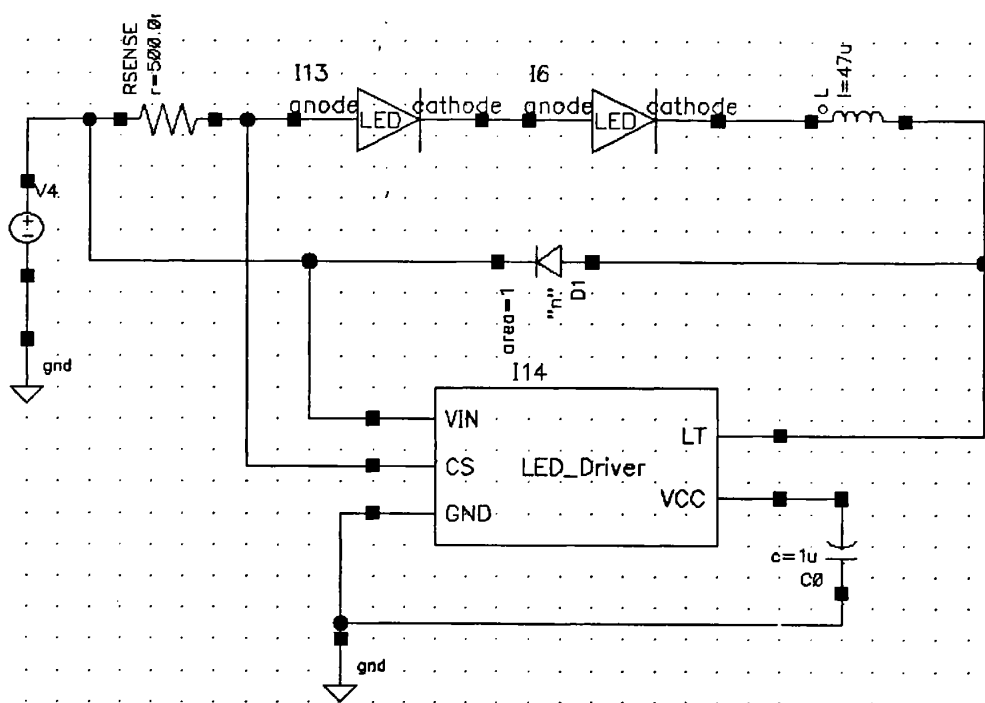


图 3.2.1 LED 驱动芯片的整体仿真电路

芯片整体仿真电路如上图所示，芯片有 5 个管脚：

VIN——电源电压端；

CS——电流检测端；

GND——接地端；

LT——外接电感端；

VCC——内部电压调整体的输出补偿端；

由于设计的 LED 恒流驱动芯片可以通过选取不同的 R_{SENSE} 来设定平均驱动电流的大小，所以我们可以选取较小的 R_{SENSE} 来获得较大的平均驱动电流，直

至芯片内部功率开关管的驱动能力上限。事实上照明 LED 只有在额定电流下才能达到最佳的发光效果，驱动电流过大会加剧 LED 的光衰，减小 LED 的寿命，并且大电流也对驱动芯片的稳定工作不利。本驱动芯片的最佳应用是驱动额定电流为 350mA 的 1W 白光 LED，当然本芯片也适合于驱动额定电流为 750mA 的 3W 白光 LED。

如没有特殊说明，以下的仿真在最常见的情况下进行：常温（27℃左右），检测电阻 $R_{SENSE}=0.571\Omega$ ，即设定平均驱动电流为 350mA；电感 $L=47\mu H$ ；电源电压 12V，接 2 个串联的 LED 灯； V_{CC} 端接 $1\mu F$ 的滤波电容。

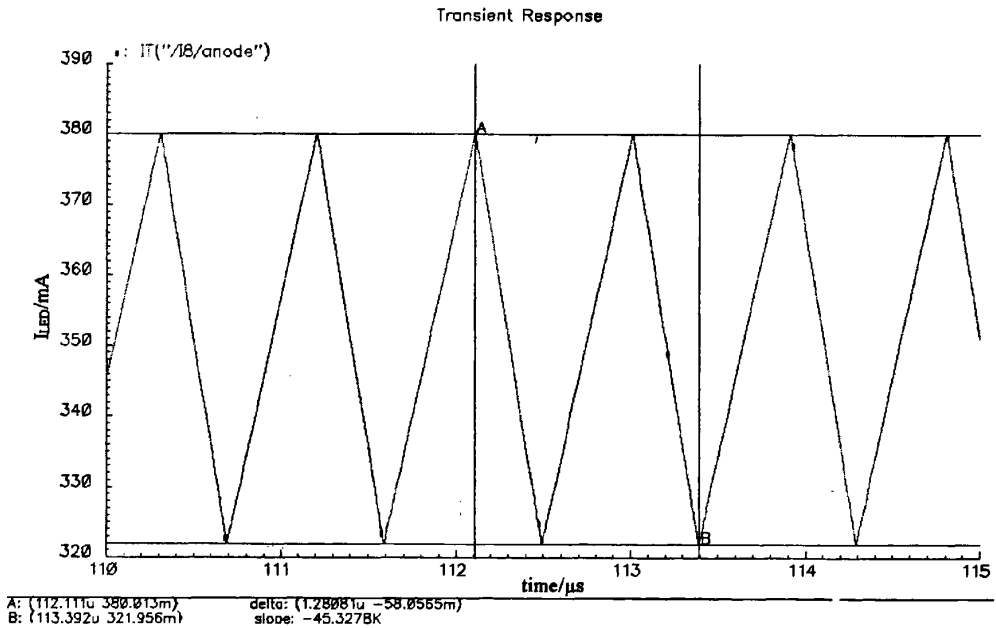


图 3.2.2 LED 驱动电流波形

从上图可知 LED 驱动电流为滞环变化的三角波，在最大值 380mA 与最小值 322mA 之间变化，平均驱动电流为 351mA，略微大于设定的 350mA。LED 驱动电流变化的峰峰值为 58mA，大于设定值 35mA。这是因为系统存在相对固定的延时 τ ，使得实际的电流峰值为 $I_{MAX} + \tau_{off} \cdot \frac{di}{dt}$ ，实际的电流谷值为 $I_{MIN} - \tau_{on} \cdot \frac{di}{dt}$ ，其中 I_{MAX} 和 I_{MIN} 为设定的峰值电流和谷值电流， τ_{off} 为从驱动电流大于设定值到功率开关关闭的系统延时， τ_{on} 为从驱动电流小于设定值到功率开关导通的系统延时， $\frac{di}{dt}$ 为电感电流的变化率。

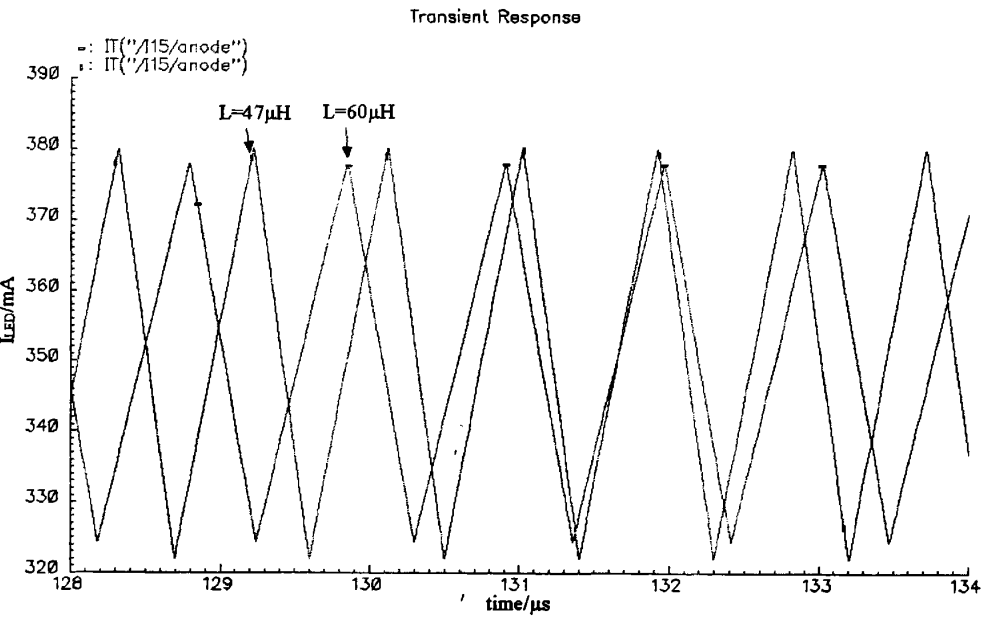


图 3.2.3 电感 L 为 47μH 和 60μH 时的 LED 驱动电流波形

图 3.2.3 给出了电感 L 分别取 47μH 和 60μH 时的 LED 驱动电流波形。从仿真结果看,电感取较大值虽然对平均电流大小影响不大,但是可减小电流的纹波,这是因为电感越大,电流变化率越小,使得因系统延时而引起的误差电流 $\tau_{off} \cdot \frac{di}{dt}$ 和 $\tau_{on} \cdot \frac{di}{dt}$ 减小。当然这是以增加外部电感体积为代价的。

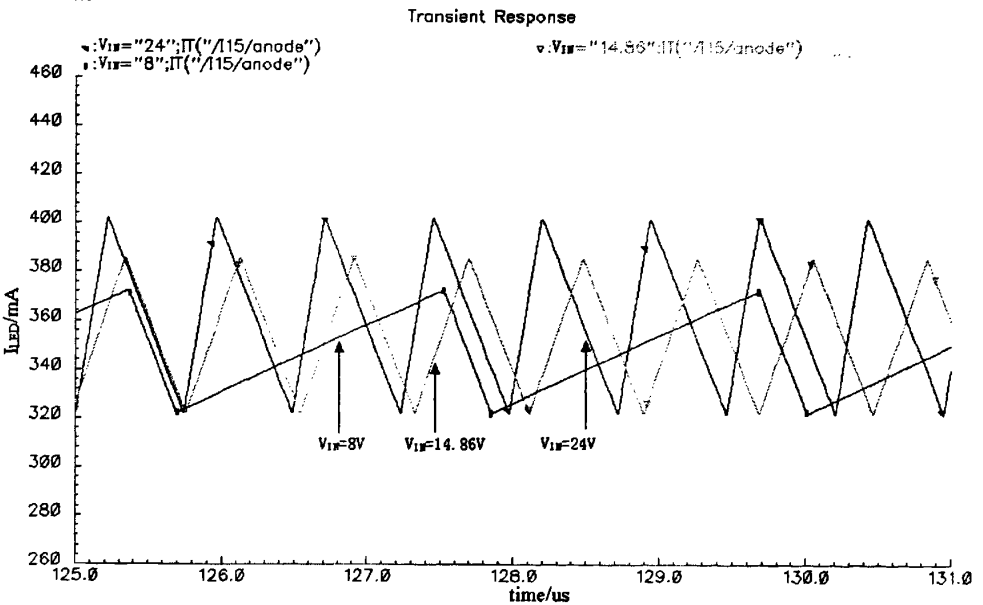


图 3.2.4 不同电源电压下 LED 驱动电流波形

图 3.2.4 给出了电源电压分别为 8V、14.86V 和 24V 时 LED 驱动电流波形的仿真结果。在开关导通时,电感电流上升速率因电源电压增大而变大,所以使得误差电流 $\tau_{off} \cdot \frac{di}{dt}$ 增大,也即 LED 驱动电流的峰值增大;而在开关关闭时,整个回路的电压约等于负载 LED 上的压降,使得电感电流变化率几乎不变,所以误差电流 $\tau_{on} \cdot \frac{di}{dt}$ 保持不变,也即 LED 驱动电流的谷值不变,图 3.2.4 很明显地反映了这点。

图 3.2.5 给出了系统启动工作的时序图,图中波形从上到下依次为电源电压 V_{IN} 、电压调整器的输出 V_{CC} 、带隙基准电压 V_{REF} 、功率开关管栅极驱动电压 V_{GATE} 和 LED 驱动电流。当电压调整器的输出 V_{CC} 接近 2.2V 的时候,带隙基准电压就可以正常建立。而在 V_{CC} 为 3V 多的时候,芯片就可以工作,为 LED 提供驱动电流。

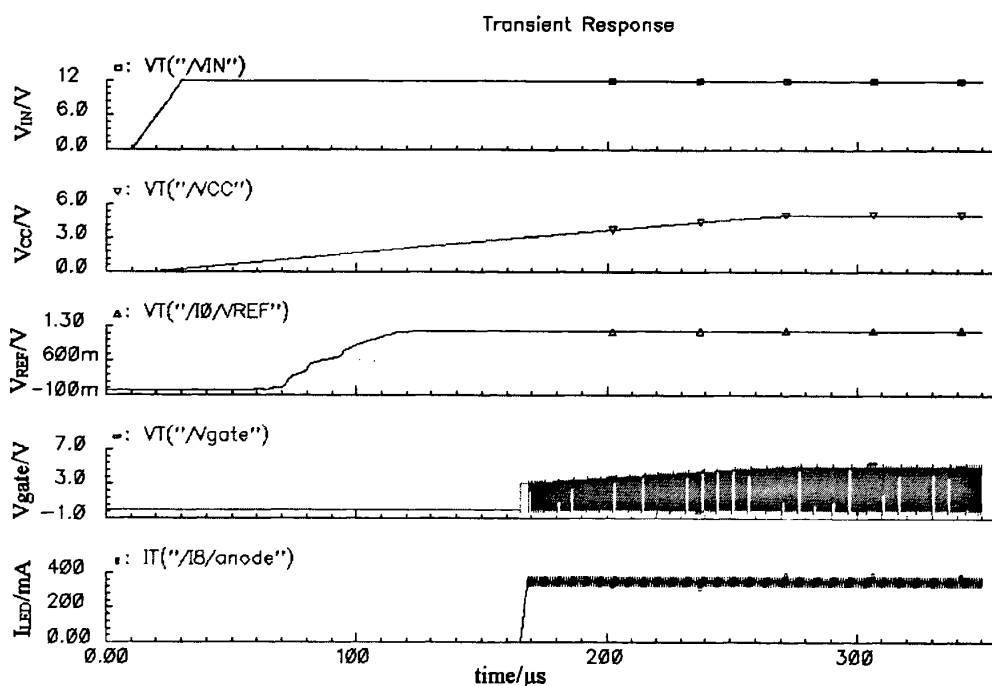


图 3.2.5 系统启动工作的时序图

图 3.2.6 为功率开关管栅极驱动电压和 LED 驱动电流的仿真波形。

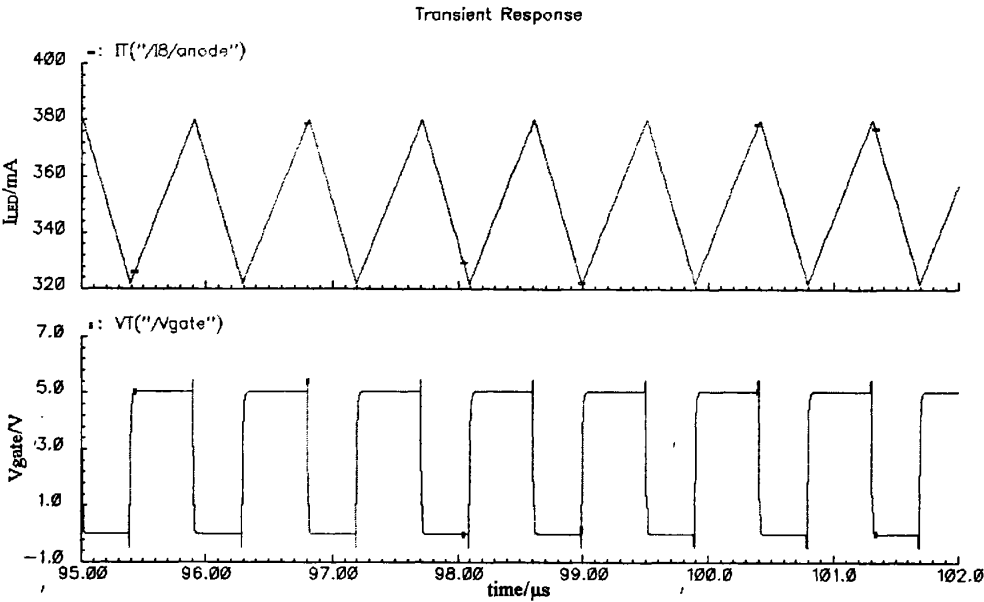


图 3.2.6 功率开关管栅极驱动电压与 LED 驱动电流的波形

图 3.2.7 中方波为内部滞环电压，也就是图 2.4.1 中 R_1 两端的压差变化，即 $V_{IN}-V_B$ ；三角波为检测电阻 R_{SENSE} 两端的压差变化，也即 $V_{IN}-V_{CS}$ 。从仿真波形可知内建滞环电压为 19.43mV 左右，与设定值 20mV 接近。也可看出系统延时的存在使得当三角波电压小于内建低阈值电压时没有立即增大，反之亦然。

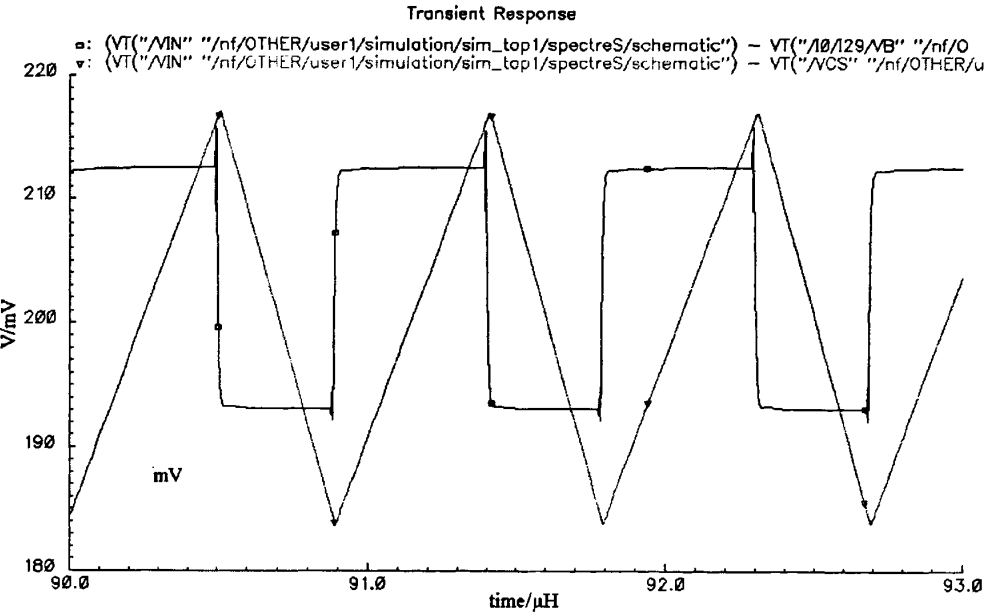


图 3.2.7 R_{SENSE} 两端压差与内部滞环阈值电压的关系

图 3.2.8 给出了电源电压变化时平均 LED 驱动电流的变化情况。其中 LED2 表示负载为 2 个串联的 LED，LED4 表示负载为 4 个串联的 LED。随着电源电压的升高，误差电流 $\tau_{off} \cdot \frac{di}{dt}$ 逐渐增大，使得平均驱动电流缓慢变大。其中串联 4 个 LED 负载时的平均电流小于串接 2 个 LED 负载时的平均电流。这是因为 4 个 LED 负载的导通压降比 2 个 LED 负载的导通压降大了约 6.4V，使得前者的误差电流 $\tau_{off} \cdot \frac{di}{dt}$ 小于后者，而 $\tau_{on} \cdot \frac{di}{dt}$ 又大于后者，最终前者的平均电流小于后者。

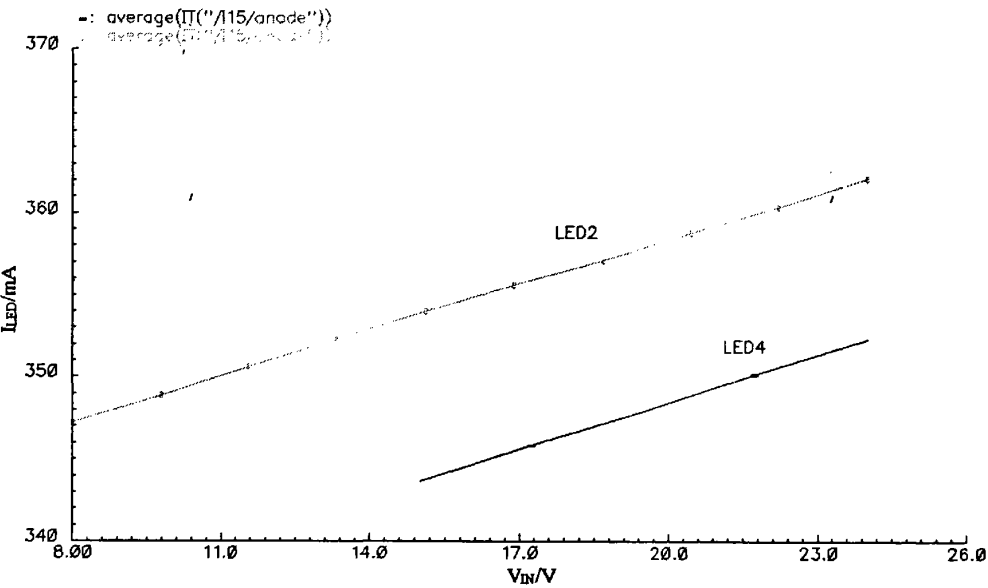


图 3.2.8 LED 驱动电流与电源电压的关系

图 3.2.9 给出了系统的工作频率与电源电压的关系。从公式 2.4.7 可知随着电源电压的增大，开关频率也变大。当 V_{IN} 升高到很大时，开关频率的变化开始变得缓慢。

图 3.2.10 给出了平均 LED 驱动电流随温度的变化特性。仿真温度从 -25°C 到 125°C ，从仿真结果可知随着环境温度的升高，平均 LED 驱动电流在缓慢减小，最大变化不到 2mA，说明 LED 驱动的恒流特性良好。

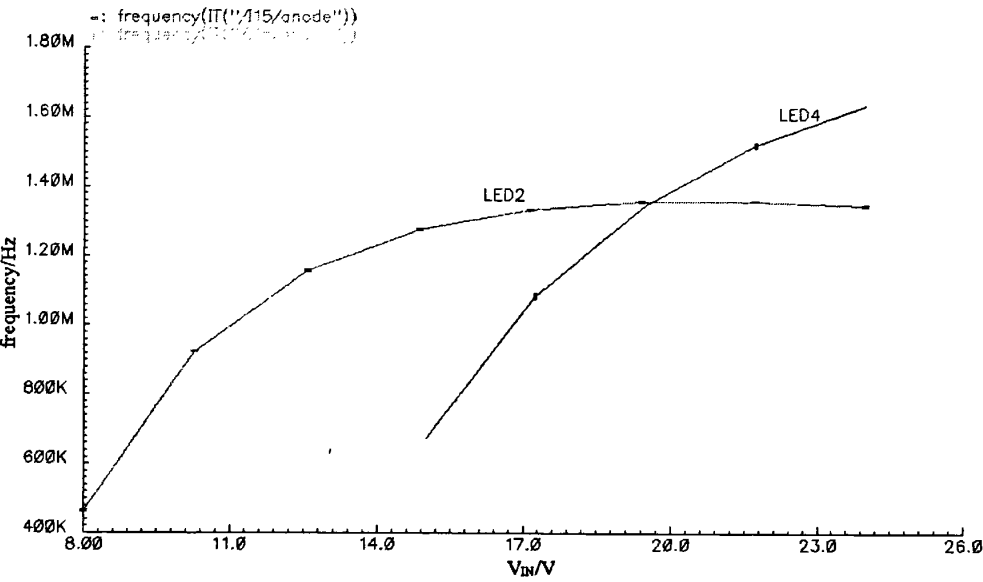


图 3.2.9 开关频率与电源电压的关系

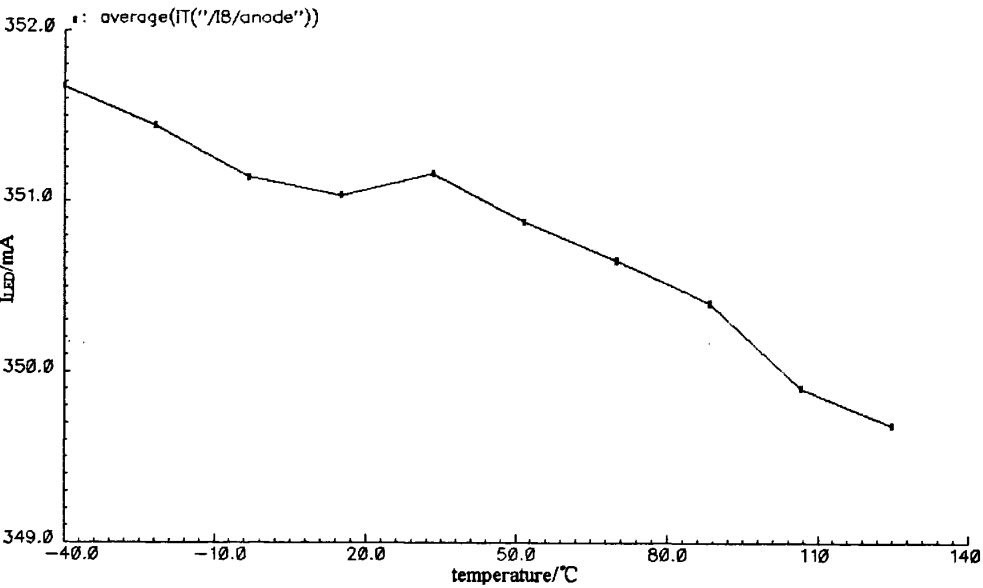


图 3.2.10 平均 LED 驱动电流与温度的关系

3.3 整体电路稳定性仿真

图 3.3.1 给出了 LED 驱动电路对电源电压瞬态变化的响应。在 150 μ s 时刻电源电压从 12V 阶跃升高到 20V，在 200 μ s 时刻电源电压从 20V 阶跃降低到 12V，观察仿真波形可知 LED 驱动电流很快达到新的平衡态，这表示滞环电流控制方

法具有很好的稳定性和快速的动态响应。当然由于电源电压从 12V 变化到 20V, 使得 LED 驱动电流的峰值变大, 而 LED 驱动电流的谷值几乎不变, 就使得平均 LED 驱动电流变大, 这与前面的分析一致。

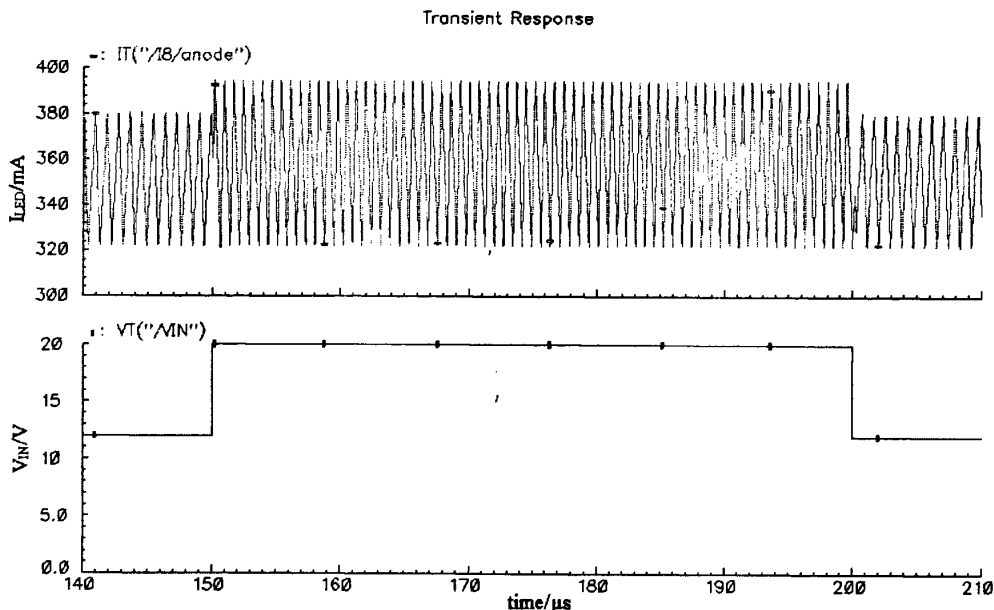


图 3.3.1 LED 驱动电流对电源电压瞬态变化的响应

图 3.3.2 给出了检测电阻 R_{SENSE} 的大小突变时 LED 驱动电流的变化情况。在 $100\mu\text{s}$ 时刻 R_{SENSE} 的值从 $571\text{m}\Omega$ 突变到 $267\text{m}\Omega$, 也即设定的平均 LED 驱动电流从 350mA 变化为 750mA ; 在 $150\mu\text{s}$ 时刻, R_{SENSE} 的值又从 $267\text{m}\Omega$ 变化到 $571\text{m}\Omega$, 也即设定的平均 LED 驱动电流从 750mA 变化 350mA 。从仿真结果看, LED 驱动电流的变化符合预期的设定, 表明滞环电流控制方案在设定电流大小突变的情况下也是极为稳定的。

另外从仿真结果可知 750mA 的 LED 驱动电流的峰峰值为 98.8mA , 350mA 的 LED 驱动电流的峰峰值为 58mA 。由公式 2.4.3 知 $R_{\text{SENSE}}=571\text{m}\Omega$ 时驱动电流峰峰值为 35mA , 比实际少了 23mA ; $R_{\text{SENSE}}=267\text{m}\Omega$ 时驱动电流峰峰值为 74.9mA , 比实际少了 23.9mA , 可以看出系统存在一个相对固定的延时, 使得 LED 驱动电流的峰峰值比设定值大 23mA 左右。

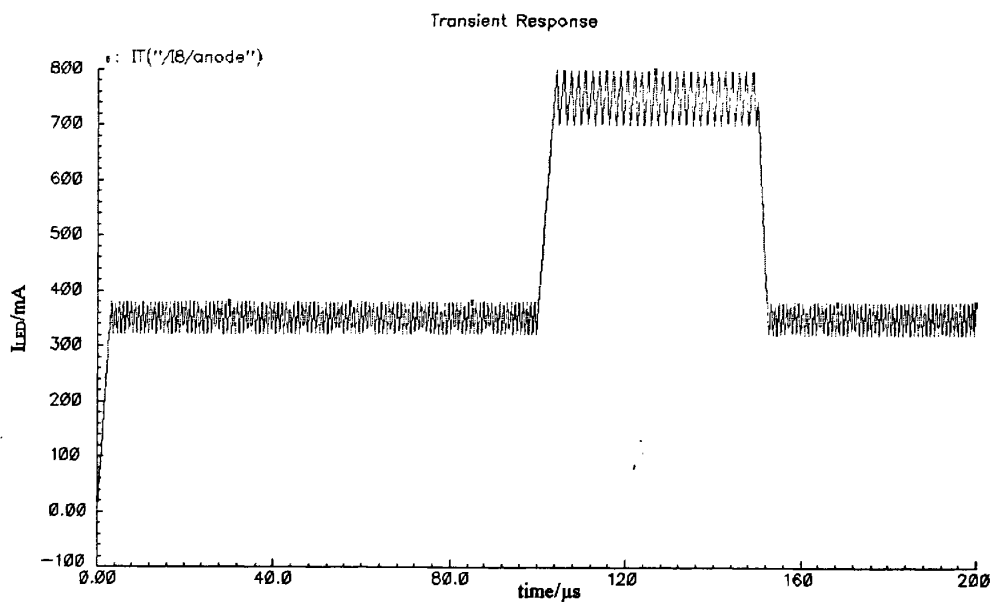
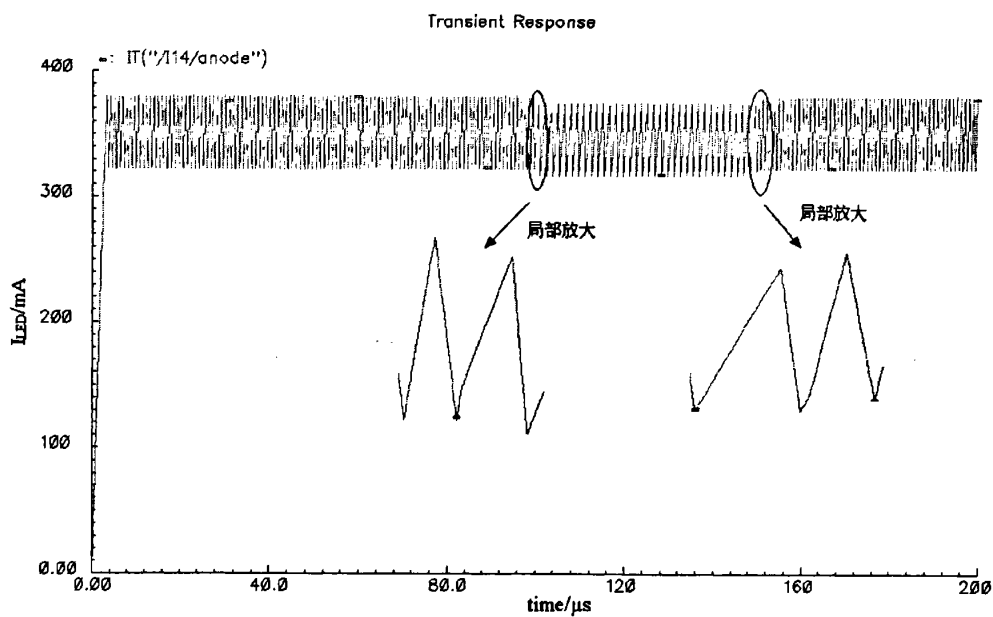
图 3.3.2 电阻 R_{SENSE} 突变时 LED 驱动电流的变化

图 3.3.3 LED 驱动电流对负载变化的响应

图 3.3.3 给出了 LED 驱动电流对负载变化的瞬态响应。在 100 μs 时刻负载由 2 个 LED 变为 3 个 LED，在 150 μs 时刻负载由 3 个 LED 变为 2 个 LED，从仿真结果看 LED 驱动电流在一个周期内变完成了对负载变化的响应，再次证明了滞环电流控制的自稳定性和快速的动态响应。

第四章 驱动芯片的版图设计

本芯片在杭州士兰微电子股份有限公司的 25V BCD 工艺线上流片。由于线路设计完成后剩余时间比较紧迫,并且 BCD 工艺的版图绘制极为复杂,所以本人只完成了一部分版图的绘制工作,另一部分在士兰微电子相关人员的帮助下完成。另外,受到条件限制,无法对驱动芯片的版图进行后仿真。

下面先简要介绍 BCD 工艺的特点,然后介绍芯片内置功率开关管的特点,最后介绍一下芯片的版图。

4.1 BCD 工艺概述

BCD 工艺是一种可在单片芯片上集成 Bipolar、CMOS 和 DMOS 三种晶体管的 IC 制造工艺,其中:

Bipolar——双极型晶体管;

CMOS——Complementary Metal Oxide Semiconductor, 互补金属氧化物半导体场效应晶体管;

DMOS——Double-diffused Metal Oxide Semiconductor, 双扩散金属氧化物半导体场效应晶体管。

意法半导体公司(ST)最先于 1986 年发明了第一代 BCD 工艺,这是一种 4 μm 的 60V 工艺。随后,其工艺水平不断改进,ST 公司开发了一系列对全球功率 IC 影响深远的 BCD 工艺。随新的 BCD 工艺是基于 VLSI CMOS 平台的 0.18 μm BCD8. 0.12 μm 的工艺也正在研发中。可以看出,BCD 工艺与 CMOS 工艺水平已十分接近。

相对于传统的双极功率工艺,BCD 工艺具有显著的优势,设计者可以在具有高精度模拟性能的双极型器件,高集成度的 CMOS 器件和作为功率级的 DMOS 器件之间自由选择。由于 DMOS 和硅栅 CMOS 兼容,并且具有高效率、低损耗、无二次击穿、高耐压和高速的开关特性,所以 BCD 工艺特别适合制造功率集成电路。表 3.1 列出了 BCD 工艺中各种器件的特点。

BCD 工艺典型器件应包括低压 CMOS 管、高压 MOS 管、各种击穿电压的

LDMOS、垂直 NPN 管、垂直 PNP 管、横向 PNP 管、肖特基二极管、阱电阻、多晶硅电阻等；有些工艺甚至还集成了 EEPROM、结型场效应晶体管 JFET 等器件。由于集成了如此丰富的器件，给电路设计者带来了极大的灵活性，可以根据应用的需要来选择合适的器件，从而设计出最优化的电路。

表 4.1 Bipolar, COMS 和 DMOS 器件的特点

器件类别	器件特点	应用
双极器件	两种载流子参与导电, 驱动能力强, 集成度低	模拟电路对性能要求较高部分
CMOS 器件	集成度高, 功耗低	适合做逻辑处理, 也可做输出驱动
DMOS 器件	高压大电流驱动	模拟电路和驱动, 尤其是高压功率部分

由于 BCD 工艺中器件种类多，这就要求必须做到高压器件和低压器件的兼容；双极工艺和 CMOS 工艺的兼容，尤其要选择合适的隔离技术；为控制制造成本，必须考虑光刻版的兼容性。通常 BCD 工艺采用双阱工艺，有的工艺会用三阱或者四阱来制作不同击穿电压的高压器件。

4.2 功率开关的版图设计

本芯片的功率开关管采用 LDMOS 结构，其纵向结构如图所示^[31]。

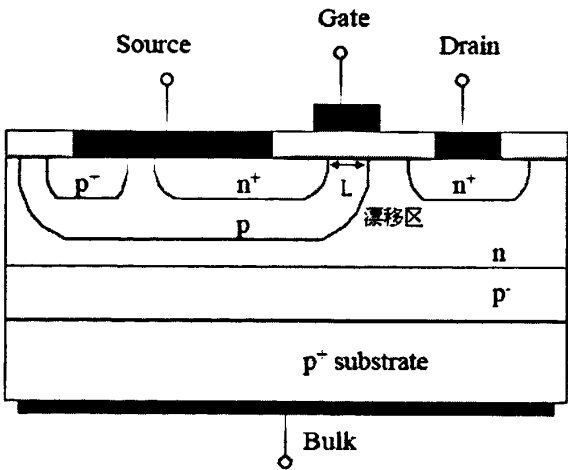


图 4.2.1 LDMOS 纵向结构

LDMOS 是一种横向双扩散 MOS 结构, 该结构采用两次横向扩散差精确地控制沟道 L 的长度。如图 4.2.1 所示, 控制 P 阱和 N^+ 源区的横向扩散距离, 便可得到精确的沟道长度 L 。LDMOS 器件在沟道和漏之间增加了一个轻掺杂漂移区, 由于该漂移区的杂质浓度低于 P 阱区的杂质浓度, 所以当漏源电压 V_{DS} 增加时, 耗尽区主要向低浓度的漂移区延伸, 只要选取合适的漂移区长度和其电阻率及 P 型沟道区电阻率, 雪崩击穿电压就可以做得较高。

LDMOS 功率管是由许多元胞组成, 每一个元胞就相当于一个小的 MOS 管, 所以元胞的数量越多, 则 LDMOS 功率管的电流驱动能力就越强, 导通电阻就越小。元胞的图形有六角形、正方形、圆形以及三角形等等, 本功率管的版图设计采用方形元胞, 元胞成品字形排列, 如图所示。

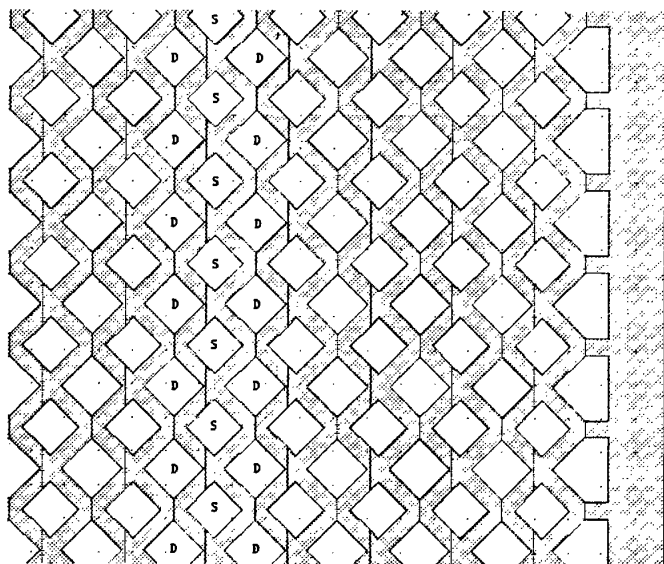


图 4.2.2 LDMOS 功率管局部版图

图 4.2.2 中, 网格线条为多晶硅, 源 S 和漏 D 交错排列于多晶硅两侧。采用正方形元胞是因为其芯片牺牲率较小, 并且易于制版和光刻^[31]。

4.3 核心电路的版图

电压调整器和带隙基准源对版图的绘制要求较高, 主要目的是使得各个器件之间尽量匹配并减少工艺对于版图的影响。在绘制过程中, 除了上面提到的对于需要匹配的器件使用共质心的画法之外, 还对核心的需要匹配的器件, 例如电阻,

电流镜,都使用了 Dummy 器件(为了电路对称而加入的不参与电路工作的器件)以减少刻蚀对于外围器件和内部器件不同的影响^[32]。绘制版图如下所示。



图 4.2.3 电压调整器和带隙基准源版图

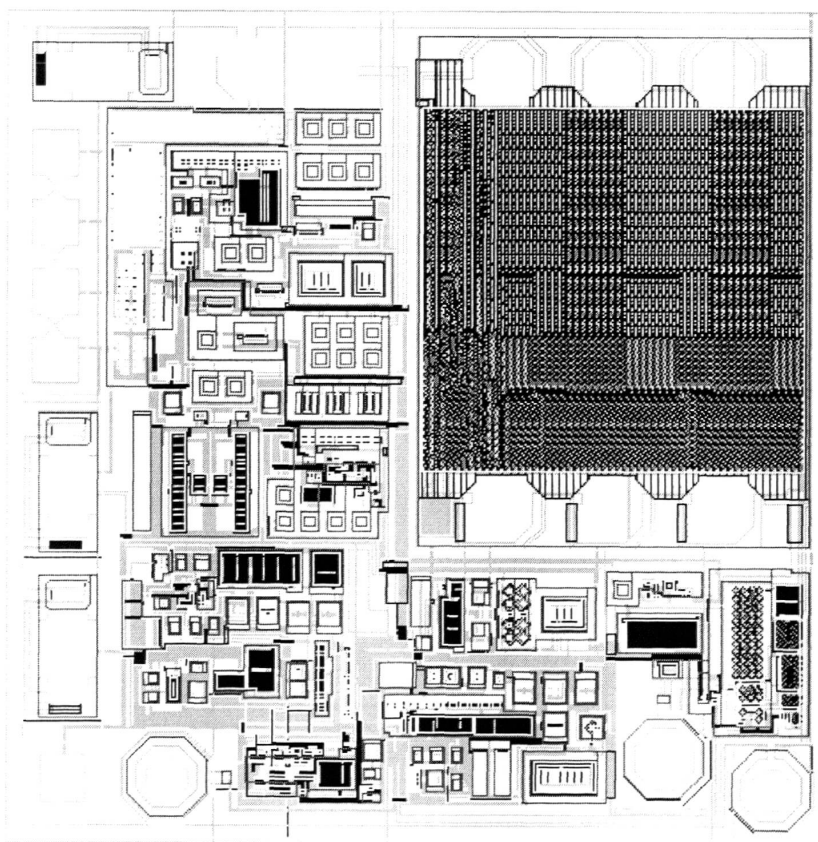


图 4.2.4 芯片整体版图

第五章 芯片的测试

5.1 芯片管脚封装定义及测试准备

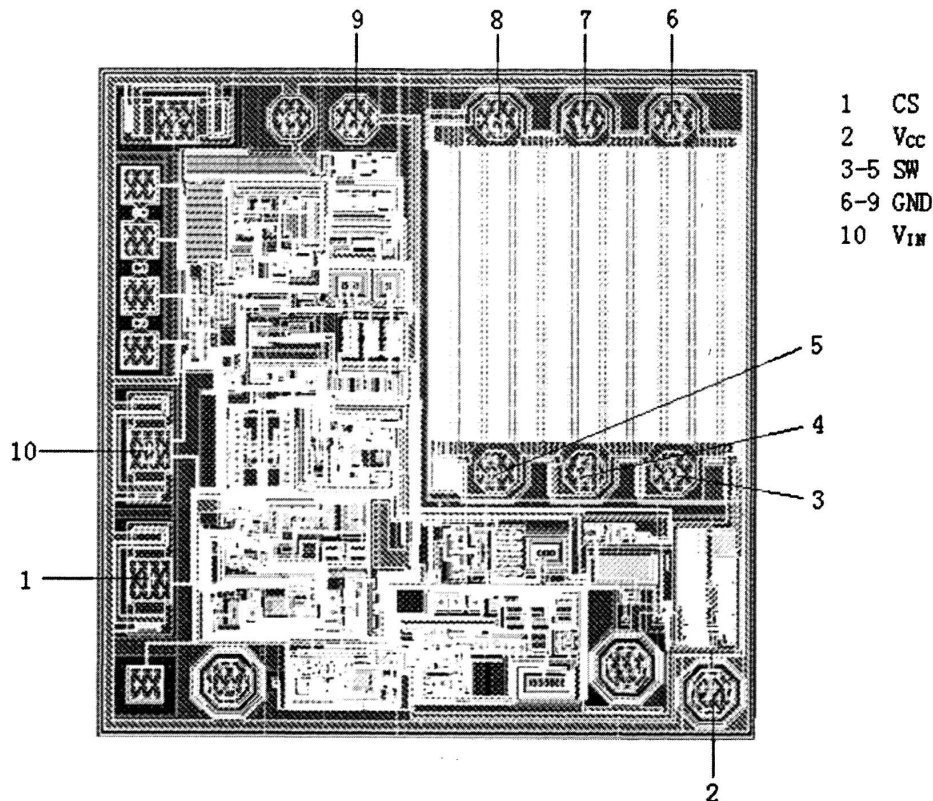


图 5.1.1 芯片管脚定义和分布图

表 5.1.1 芯片管脚定义和功能图

管脚编号	管脚名字	功能说明
1	CS	电流检测端，检测 R_{SENSE} 的压降变化
2	V _{CC}	内部电压调整器输出电压，外接 1 μ f 电容补偿滤波
3-5	SW	内置功率开关管漏端，接电感
6-9	GND	接地端
10	V _{IN}	电源电压输入端

图 5.1.1 给出了芯片流片的版图及其封装管脚定义，表 5.1.1 给出了芯片每个管脚的功能。本芯片在杭州士兰微电子股份有限公司的 25V BCD 工艺线上流片，

流片芯片如图 5.1.2 所示，整体面积为 $1.43\text{mm}\times 1.45\text{mm}$ 。芯片采用简易陶瓷封装，如图 5.1.3 所示。

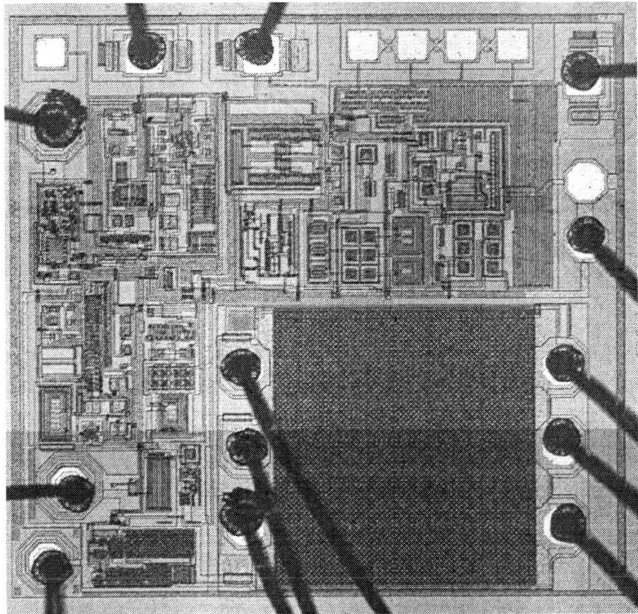


图 5.1.2 流片芯片放大照片

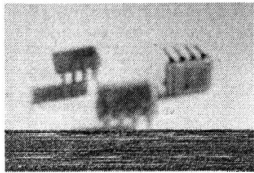


图 5.1.3 封装后的芯片

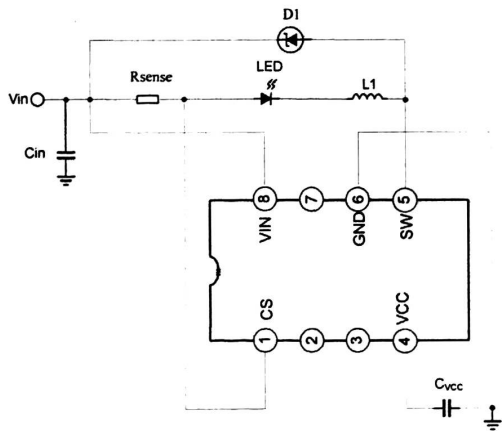


图 5.1.4 芯片测试电路

测试电路如图 5.1.4 所示，图中各元器件的规格及类型如下表所示。

表 5.1.2 测试电路中各元器件的规格及类型

器件序号	器件类型	规格
Cin	1μF/25V	
Cvcc	1μF/25V	
Rsense	0.5Ω（1%精度）	
D1	5819SMG	SMA
L1	47μH	

测试所用仪器包括：

- 1) .直流电源（DC POWER SUPPLY HY3003D-3）一台；
- 2) .数字示波器（Tektronix TDS3032）一台；
- 3) .数字万用表若干；
- 4) .电热恒温鼓风干燥箱（DHG-9023A）一台；
- 5) .1W 和 3W 的大功率照明 LED 若干；

5.2 测试结果及分析

5.2.1 电压调整器输出的测试

线性调整率的测试：在常温下，将电源电压从 4.5V 变化到 24V，测试电压调整器的输出 V_{CC} ，并逐点描出 V_{CC} 的变化，得到如图 5.2.1 的结果。

从测试结果可知 V_{CC} 的正常值为 5.4V 左右，比设计的 5V 电压偏大，这主要是由制造工艺的离散性引起的。当然，5.4V 的 V_{CC} 不会影响内部电路的正常工作，只是在一定程度上会增加电路的功耗。当电源电压为 6.5V 的时候， V_{CC} 为 5.35V，已基本建立。此后随着电源电压的升高， V_{CC} 基本稳定在 5.4V 左右。当电源电压为 24V 时， V_{CC} 为 5.39V，可算出电压调整器的电源抑制比为 52.8dB，略小于仿真值，这表明 V_{CC} 线性调整率基本符合要求。

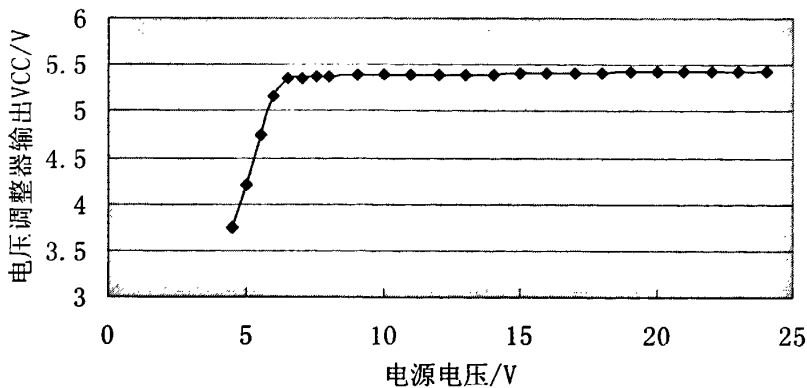


图 5.2.1 V_{CC} 随电源电压的变化

温度特性的测试：在 12V 电源电压下，将测试电路放入烘箱中从 30℃ 常温加热到 100℃，测试电压调整器的输出 V_{CC} ，得如图 5.2.2 所示的温度特性。

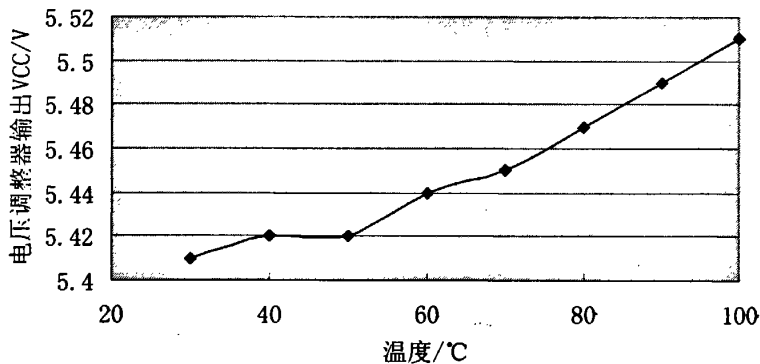


图 5.2.2 V_{CC} 随温度的变化

随着温度的升高， V_{CC} 逐渐增大，当温度达到 100℃ 时 V_{CC} 大小为 5.51V。可计算出电压调整器的温度系数约为 264ppm/℃，远大于仿真值，这主要是由两个原因引起：1、实际工艺偏差的影响；2、没有对芯片版图进行后仿真。

以上的测试结果表明，电压调整器的输出 V_{CC} 基本符合电路的要求。

5.2.2 LED 驱动恒流特性的测试

如无特别说明，测试时外部器件参数如表 5.2.2 所给出，电源电压为 12V，测试在常温（25℃~30℃）下进行，负载为串联的 2 个 1W 照明 LED 灯。

5.2.2.1 关键点波形的测试

因为示波器不能直接显示电流波形，所以为了验证滞环变化的驱动电流波形，可以测试图 5.1.2 中 CS 端的电压，由前面的电路分析知 V_{CS} 应为三角波，在最大值和最小值之间滞环变化。另外，功率开关管漏极电压波形反应了开关的导通与关闭情况，当开关打开时，其漏极接地，电平为零；当开关关闭时，其漏极电压约等于电源电压。图 5.2.3 给出了 CS 端和 SW 端的测试电压波形。

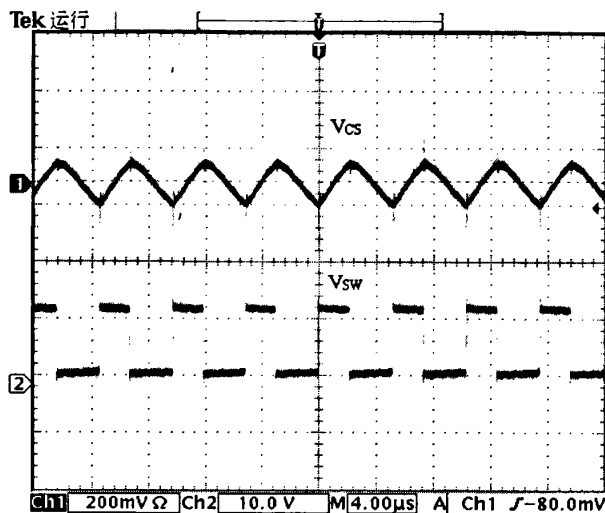


图 5.2.3 CS 端和 SW 端电压波形

(X 轴每格为 $4\mu s$, Y 轴 CH1 每格为 $200mV$; CH2 每格为 $10V$)

从波形图可知 V_{CS} 为三角波，在某一最大值和最小值之间滞环变化。 V_{SW} 为方波，其高电平与低电平差约为 $12V$ 。以上测试所得的波形表明该驱动芯片能实现对 LED 驱动电流的滞环控制。

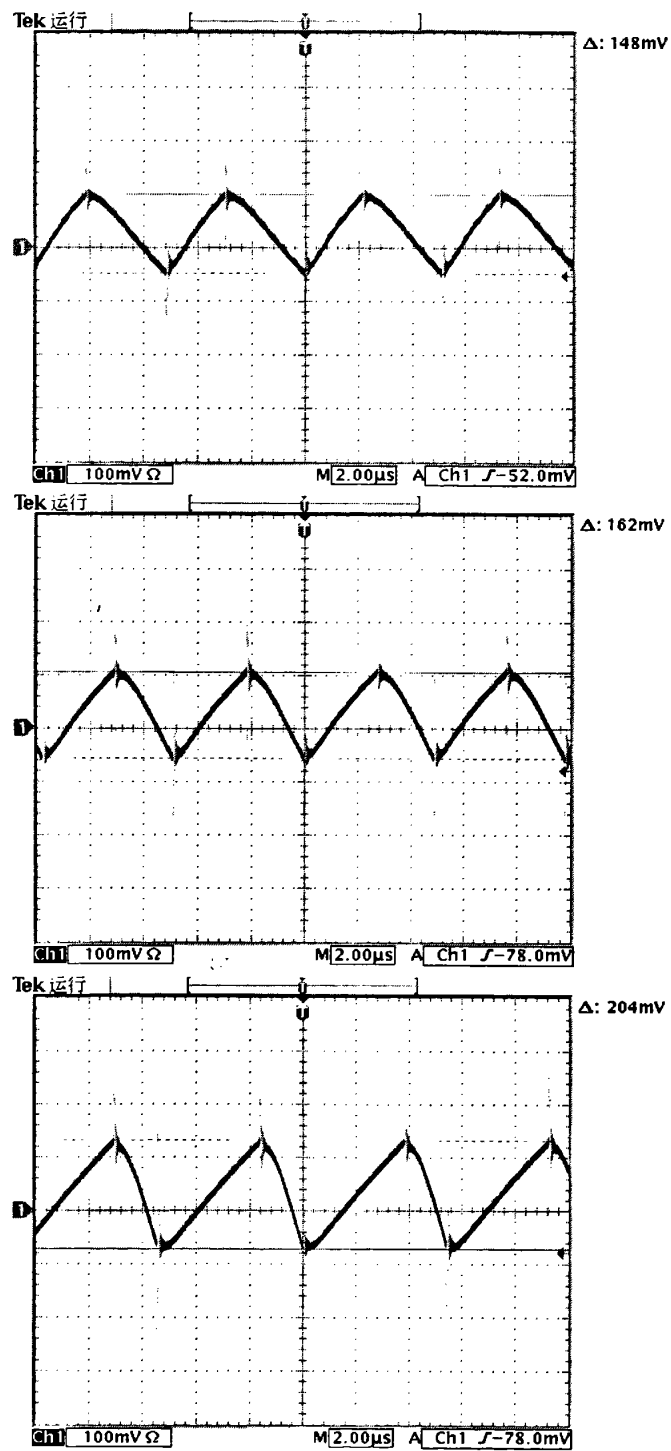


图 5.2.4 V_{CS} 的纹波大小
(X 轴每格为 $2\mu s$, Y 轴 CH1 每格为 $200mV$)

由图 5.2.4 可知当电源电压分别为 12V、16V、24V 时, V_{CS} 的纹波大小分别

为 148mV、162mV、204mV。以上表明随着电源电压的升高，驱动电流的峰峰值增大，在趋势上与前面的仿真结果符合。测试时检测电阻 $R_{\text{SENSE}} = 0.5\Omega$ ，可算知在 12V 下 LED 驱动电流的峰峰值为 296mA，这比仿真值 58mA 大很多，分析认为可能是由于滞环电流控制电路中高速比较器设计得不好，致使系统延时偏大。另外因为没有对芯片版图进行后仿真，致使不能反映版图中各种寄生参数（主要是寄生电容）的影响，而这种影响往往较大，也即后仿真的结果更反映实际情况。

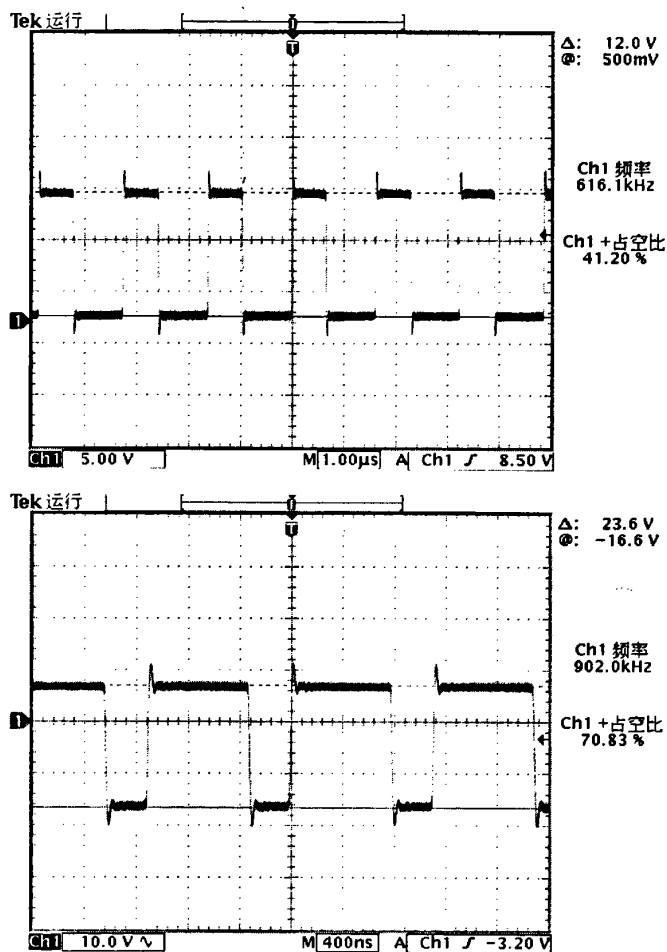


图 5.2.5 电源电压分别为 12V 和 24V 时的功率开关漏极电压波形

5.2.2.2 电源调整率和负载调整率的测试结果

电源调整率是指输出平均驱动电流随电源电压的变化，负载调整率是指输出

平均驱动电流随负载 LED 个数的变化。

电源调整率测试方法：在常温下，以 2V 为间隔逐渐升高电源电压，测试输出平均驱动电流大小。

负载调整率的测试方法：在常温下，给定电源电压，分别测试驱动 1 个 LED、2 个 LED 和 3 个 LED 时的平均驱动电流大小。

在实际的测试中，任意选取了 5 颗样片分别对以上特性进行测试，以下给出测试结果较好的样片的数据。

表 5.2.1 给出了该驱动电路的电源调整率和负载调整率的测试结果。其中驱动 2 个 LED 时的启动电压为 7.4V，3 个 LED 时的启动电压为 10.5V。

表 5.2.1 驱动电路的电源调整率和负载调整率（常温）

电源电压/V	平均 LED 驱动电流大小/mA		
	1 个 LED	2 个 LED	3 个 LED
6	325	/	/
8	326	313	/
10	326	313	/
12	326	315	304
14	326	316	305
16	325	317	306
18	325	317	306
20	324	316	306
22	323	316	306
24	321	315	307

为了对芯片的驱动特性有直观的认识，将表 5.2.1 所给的测试数据绘制成图 5.2.6。从图 5.2.6 中观察知，LED 驱动芯片的恒流特性良好。以驱动串联的 2 个 LED 为例，当电源电压为 8V 时，平均驱动电流大小为 313mA；当电源电压为 16V 时，平均驱动电流达到最大值 317mA，这一阶段平均驱动电流是随着电源电压升高而增大的，增大值为 4mA，这小于第三章的 3.2 节所给出的整体电路仿真结果。从测试结果看，当电源电压大于 16V 时，平均 LED 驱动电流开始缓慢减小。这可能是滞环电流控制电路中反馈环路的稳定性随着电流增大而变差，使得设定的平均电流值减小的缘故。

图 5.2.6 还表明随着负载 LED 灯的个数增加，平均 LED 驱动电流会减小，这符合第三章 3.2 小节的仿真结果。以上测试中取 $R_{SENSE} = 0.5\Omega$ ，即设定平均电流大小为 $I_{LED} = 200mV/0.5\Omega = 400mA$ ，而实际测试的平均 LED 驱动电流为

320mA 左右，这样的误差主要是由工艺误差引起的。

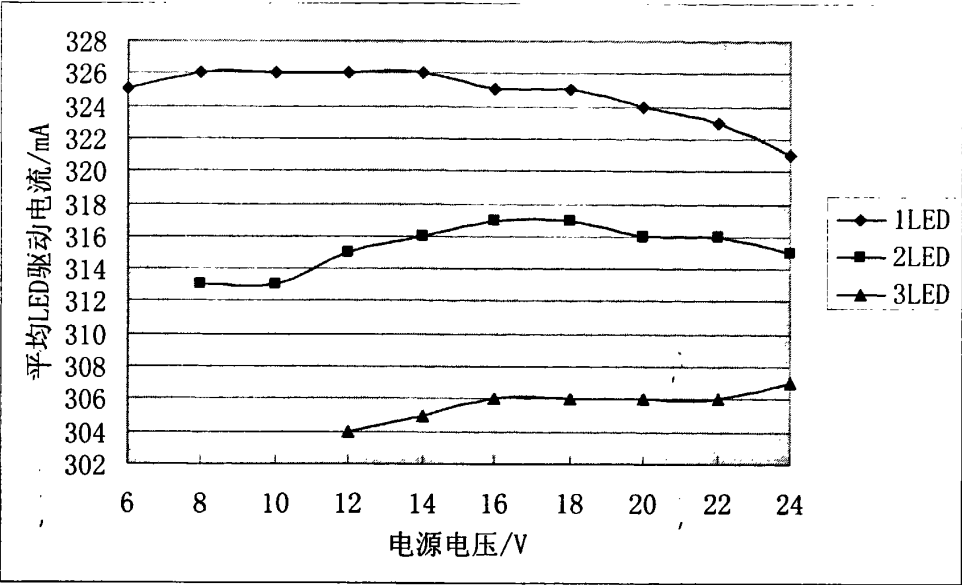


图 5.2.6 平均驱动电流大小与电源电压关系

5.2.2.3 驱动电流的温度特性

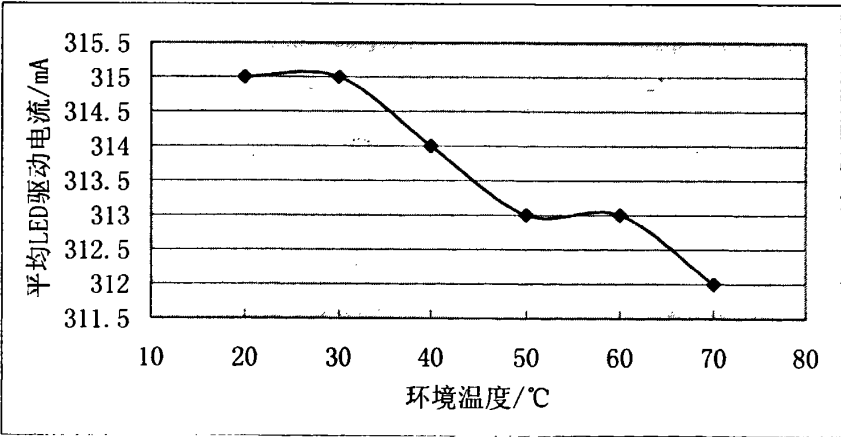


图 5.2.7 LED 驱动电流的温度特性

在 12V 电源电压下测得驱动电流的温度特性如图 5.2.7 所示。随着温度的升高，平均 LED 驱动电流在缓慢减小，与前面的仿真结果一致。当环境温度接近 80℃时，平均 LED 驱动电流开始急剧下降，恒流特性不好。这可能和版图的布局不甚合理有关，导致高温下芯片发热量急剧累加，影响了芯片的输出电流性能。

5.2.2.4 频率特性测试

选取另一样片进行测试，给出了驱动 2 个串联的 LED 时系统的工作频率、开关占空比和电源平均输入电流大小等测试结果，如表 5.2.2 所示。

表 5.2.2 驱动 2 个 LED 时各个参数的测试结果

V_{IN}/V	I_{LED}/mA	F/kHz	$D/\%$	I_{POWER}/A
7.5	327.2	125	92.8	0.30
8	327.8	239	86.0	0.28
9	330.4	390	75.8	0.25
10	332.8	498	68.8	0.23
11	335.2	564	62.6	0.22
12	337.4	621	57.3	0.20
13	339.0	662	52.7	0.18
14	340.4	692	49.0	0.17
15	341.2	718	45.5	0.16
16	342.0	738	42.8	0.15
17	342.6	755	40.2	0.14
18	343.0	763	37.8	0.14
19	343.4	773	36.0	0.13
20	343.4	780	34.1	0.13
21	343.8	783	32.5	0.12
22	343.6	785	30.9	0.12
23	344.0	786	29.6	0.11
24	344.0	787	28.3	0.11

由表 5.2.2 所得数据绘制出驱动芯片的工作频率与电源电压关系以及开关占空比与电源电压关系分别如图 5.2.8 和图 5.2.9 所示。

从图 5.2.8 可知当电源电压较小时，系统的工作频率随着电源电压的升高快速增大，而当电源电压较大时，系统的工作频率随着电源电压的升高缓慢增大，在变化趋势上这与图 3.2.9 所示的仿真结果一致。不过实测的频率小于仿真值，

这是因为工作频率为： $f_{sw} = \frac{(V_{IN} - n \times V_{LED}) \times n \times V_{LED}}{V_{IN} \times \Delta I \times L}$ （见公式 2.4.7），而由前面

的测试结果可知实际的滞环电流范围 ΔI 大于设定值，使得实际的开关频率偏小。

占空比 $D = V_L/V_{IN}$ ，其中 V_L 为负载电压，这里为串联的 2 个 LED 灯的正向压降，约为 6.5V。随着电源电压的升高，占空比 D 以倒数函数形式逐渐减小，这与图 5.2.9 所示的测试结果符合。

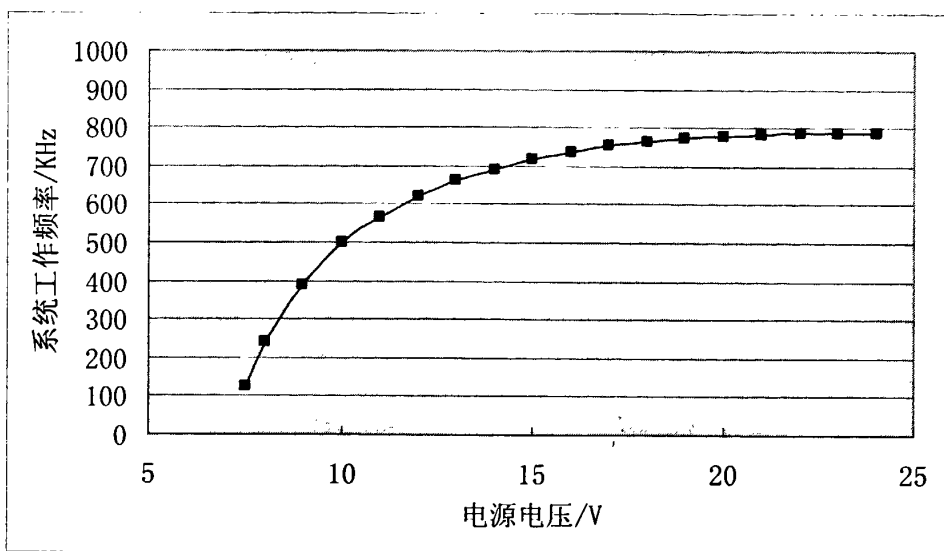


图 5.2.8 系统的工作频率与电源电压关系

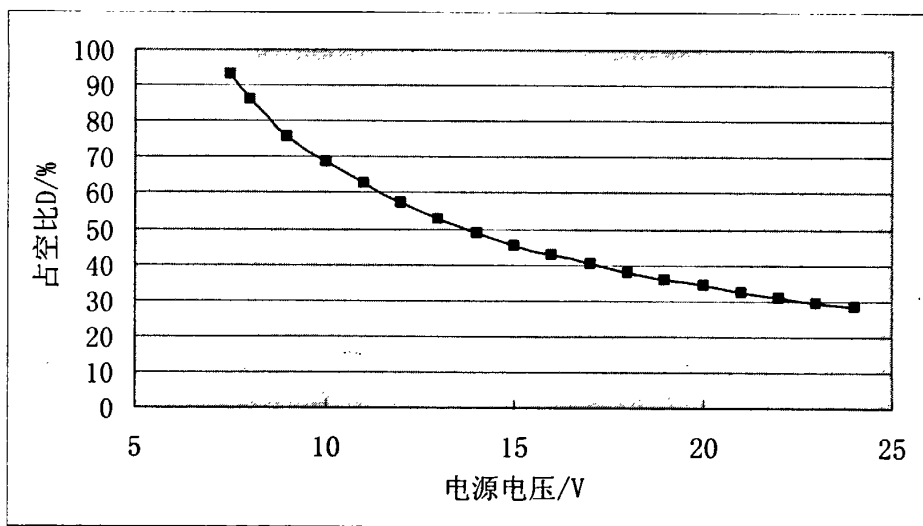


图 5.2.9 开关占空比与电源电压关系

5.2.2.5 系统效率

系统效率定义为 LED 消耗的功率与电源提供的功率之比, 即 $\eta = \frac{P_{LED}}{P_{POWER}}$ 。

表 5.2.2 中电源电压 V_{IN} 与电源平均输入电流 I_{POWER} 的乘积为电源提供的功率, LED 的压降与平均驱动电流的乘积为 LED 消耗的功率, 这里 2 个 LED 的压降为 6.4V 左右。根据表 5.2.2 的数据绘制出系统效率与电源电压的关系如图所示。

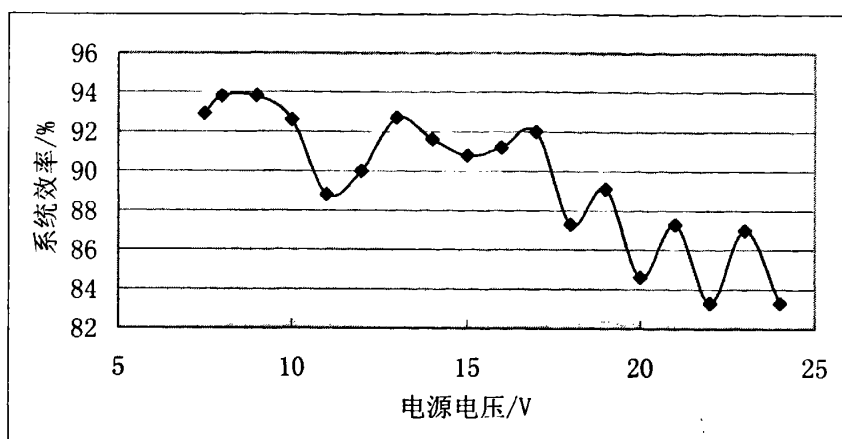


图 5.2.10 系统效率与电源电压的关系

从图 5.2.10 可知系统效率最高可接近 94%，最低约为 83%。随着电源电压的升高，系统效率总的趋势是减小的。以上表明采用开关电源技术实现 LED 恒流驱动可以获得较高的效率。

5.3 测试总结

对于 LED 恒流驱动芯片流片样片的测试表明，芯片的功能基本正常，能够以滞环电流控制方式对 LED 进行恒流驱动，如图 5.3 所示。芯片的耐压可以达到 24V，满足设计指标。通过调节检测电阻 R_{SENSE} 的值，芯片能够输出 300mA 以上的电流驱动串联的多颗照明大功率 LED。芯片的电压调整率和负载调整率特性良好，系统效率最高可到 94%。

当然，通过对芯片流片样片的测试发现芯片还存在许多不足和需要改进的地方。

- 1) 芯片的温度特性不够理想，最高工作环境温度只能到 80℃左右，与预期的 100℃有一定差距。
- 2) 设计的平均 LED 驱动电流大小与实测值有一定差距，电压调整器的输出与设定值也有一定差距。
- 3) 芯片中有些关键点没有引出测试引脚，比如带隙基准源的输出，这就使得无法准确判断产生实测值与仿真值的差异的具体原因。

最终这块芯片可以实现对大功率照明 LED 的恒流驱动，适合应用于室内照

明、汽车照明等照明场合。

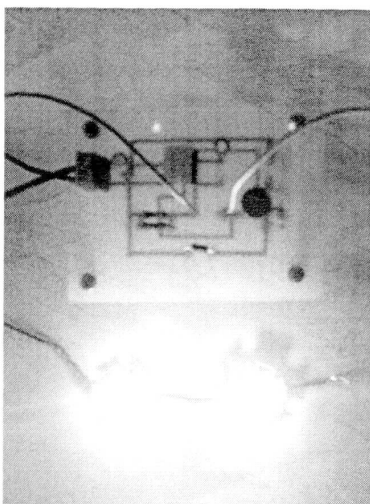


图 5.3 芯片实际测试电路

参考文献

- [1] 王晓明, 郭伟玲等. LED - 新一代照明光源. 现代显示, 2005(35): 15~19
- [2] 刘行仁, 薛胜薛等. 白光 LED 现状和问题. 光源与照明, 2003(第 3 期): 4~8
- [3] 武毅. 绿色光源 - LED. 灯与照明, 2005, 30(2): 45~48
- [4] 彭万华. 我国超高亮度及白光 LED 产业的现状与发展. 激光与红外, 2005, 35(4): 223~227
- [5] 赵清泉. 半导体发光二极管及其照明的应用. 光源与照明, 2005 (年第 3 期): 18~20
- [6] 杨恒. LED 照明驱动电路设计与实例精选. 北京: 中国电力出版社, 2008
- [7] 方志烈. 发光二极管材料与器件的历史、现状和展望. 物理学和高新技术, 2003, 32(5): 295~300
- [8] 雷玉堂, 黎慧. 未来的照明光源 - 白光 LED 技术及发展. 光学与光电技术, 2003, 1(5): 33~34.
- [9] Maxim Integrated Products. Why Drive White LEDs with Constant Current.
http://www.maxim-ic.com/appnotes.cfm/an_pk/3256. 2004
- [10] Maxim Integrated Products. DC-DC Converter Tutorial.
http://www.maxim-ic.com/appnotes.cfm/appnote_number/2031. 2000
- [11] National Semiconductor. Linear and Switching Voltage Regulator Fundamentals.
www.national.com/appinfo/power/files/f4.pdf. www.national.com/appinfo/power/files/f5.pdf
- [12] Abraham I. Pressman. 开关电源设计 (Switching Power Supply Design). 第二版. 北京: 电子工业出版社, 2005
- [13] Maxim Integrated Products. Max1916 datasheet.
http://www.maxim-ic.com/quick_view2.cfm/qv_pk/30252001
- [14] LINEAR TECHNOLOGY. LTC3218-400mA Single Wire Camera LED Charge Pump.
<http://www.linear.com/pc/productDetail.jsp?navId=H0,C1,C1003,C1094,P37145>
- [15] Cheng-Chung, Y., W. Chen-Yu, and K. Tai-Haur. Current-Mode Converters with Adjustable-Slope Compensating Ramp. in Circuits and Systems, 2006. APCCAS 2006. IEEE Asia Pacific Conference on. 2006
- [16] CATALYST SEMICONDUCTOR, INC. CAT4137 CMOS Boost Converter-White LED Driver. <http://www.catsemi.com/products/CAT4137.asp>
- [17] Alan Ball. A Novel Hysteretic Control Circuit.
www.onsemi.com/site/pdf/PET2006_PET13_Ball.pdf. 2006
- [18] Maxim Integrated Products. High-Side Current-Sense Measurement: Circuits and Principles.
http://www.maxim-ic.com.cn/appnotes.cfm/appnote_number/746. 2004

- [19] Ronat Odile, Green Peter, Ragona Scott. Accurate current control to drive high power LED strings, in Proceedings of IEEE Applied Power Electronics Conference and Exposition. 2006
- [20] ZETEX SEMICONDUCTORS. ZXLD1350-350mA LED driver with internal switch.
http://www.zetex.com/3.0/product_portfolio.asp?pno=zxld1350
- [21] PAUL R. GRAY. 模拟集成电路的分析与设计(Analysis and Design of Analog Integrated Circuits) - 影印版. Fourth edition. 北京: 高等教育出版社, 2005
- [22] Behzad Razavi. 模拟 CMOS 集成电路设计 (Design of Analog CMOS Integrated Circuits) - 影印本. 2005 年 8 月第一版. 北京: 清华大学出版社, 2005
- [23] Phillip E. Allen Douglas R. Holberg. CMOS 模拟集成电路设计 (CMOS Analog Circuit Design). 第二版. 北京: 电子工业出版社, 2005
- [24] Cherry, E.M. Common-base-input operational amplifiers. Circuits, Devices and Systems, IEE Proceedings, 2005: 757~760
- [25] van der Horn, G. and J.H. Huijsing, Extension of the common-mode range of bipolar input stages beyond the supply rails of operational amplifiers and comparators. Solid-State Circuits, IEEE Journal of, 1993. 28(7): 750~757
- [26] Brokaw, A.P., A simple three-terminal IC bandgap reference. Solid-State Circuits, IEEE Journal of, 1974. 9(6): 388~393
- [27] Sackinger, E., J. Goette, and W. Guggenbuhl. A general relationship between amplifier parameters, and its application to PSRR improvement. Circuits and Systems, IEEE Transactions on, 1991. 38(10):1173~1181
- [28] Boni, A. and C. Morandi. High-speed, low-power BiCMOS comparator using a pMOS variable load. Solid-State Circuits, IEEE Journal of, 1998. 33(1):143~146
- [29] 阎石. 数字电子技术基础. 北京: 高等教育出版社, 1997, 309~317
- [30] Jan M. Rabaey, Anantha Chandrakasan, Borivoje Nikolic. 数字集成电路——设计透视. 第 2 版 (影印版). 北京: 清华大学出版社, 2004, 207~209
- [31] 杨晶琦. 电力电子器件原理与设计. 北京: 国防工业出版社, 1999
- [32] Alan Hastings. 模拟电路版图的艺术(The Art of Analog Layout)-影印本. 北京: 清华大学出版社, 2004

总结与展望

本毕业论文完成了滞环电流控制的 LED 恒流驱动芯片设计。芯片主要包括电压调整器、带隙基准源、滞环电流控制电路等模块。运用 Cadence 工具对芯片整体仿真，结果表明滞环电流控制方案具有很好的稳定性和快速的动态响应，LED 的恒流驱动特性符合设计要求。芯片在杭州士兰微电子股份有限公司 1.5 μm 25V BCD 工艺线上流片。对流片样片测试的结果表明所设计的芯片整体功能正常，能够达到 24V 的耐压指标。通过调节外部电流检测电阻的大小，芯片能输出 300mA 以上的平均驱动电流，驱动串联的多颗白光 LED，实现对大功率照明 LED 的恒流驱动，效率最高可到 94%。

当然通过对流片芯片的测试也得知芯片还存在诸多不足，主要有两点：1、在相同的电流检测电阻下，实际的平均驱动电流值小于设计值；2、电压调整器的输出 5.4V 大于设定值 5V。产生误差的一个重要原因是没有对芯片版图进行后仿真，这表明纯电路的仿真结果与实际结果有较大的差别，只有进行后仿真，才能预测这种差别，并进行适当的修改。另外芯片的温度特性没达到设计指标，超过 80℃ 时不能正常工作，这可能和芯片的版图绘制和布局有关。所以在以后展开的研究工作中，应对芯片版图布局进行合理研究，并对芯片进行后仿真。

作者简历及在学期间所取得的科研成果

谢治中：男，1983 年生，重庆人。于 2002.10~2006.7 就读于浙江大学电子科学与技术专业，获得工学学士学位。于 2006.9~2008.6 在浙江大学微电子与光子研究所攻读硕士学位。主要从事模拟集成电路、功率集成电路的设计。

在学期间，以第一作者身份撰写的论文《滞环电流控制的大功率 LED 恒流驱动芯片设计》已被期刊《固体电子学研究与进展》录用，即将发表。

致谢

光阴荏苒，岁月如梭，回首两年的研究生求学生涯，求是校园给了我做人之风骨、为学之精神。在这里，首先要感谢浙江大学的培育之恩，感谢老校长的谆谆教诲。

要特别感谢我的导师——丁扣宝副教授和何杞鑫副教授！本次论文的完成离不开两位老师的悉心指导和帮助。为了能够让我顺利地完成学业，两位老师不辞劳苦的一次又一次亲自帮我联系讨论课题遇到的种种困难。在研究生阶段的两年多时间里，丁老师和何老师像慈父一样给予我学业上的指导和生活上的关怀与帮助，他们严谨的治学态度和踏实的工作作风深深地影响着我。在此我要向丁老师和何老师致以最崇高的敬意和最诚挚的谢意。

同时还要感谢微电子研究所的全体老师。我现在得以用在论文中的理论知识和实践经验，是他们多年指导和帮助的结果。感谢朱大中老师，韩雁老师，郭维老师，孙颖老师，韩晓霞老师，霍明旭老师等，感谢他们在本论文完成过程中无私的帮助和关心。

感谢评阅和审议本论文以及参与论文答辩的专家教授。

特别致谢杭州士兰微电子股份有限公司，没有贵公司提供给我的流片机会，没有贵公司的吴建兴、姚云龙、王栋、朱敏元、张韶华等人在电路设计和版图绘制中给我的悉心指导和帮助，我将无法顺利完成本次毕业课题的设计。

同时要感谢在研究生学习阶段给予我帮助的各位学长和同学，和他们朝夕相处的岁月里，让我获益匪浅！他们让我感到年青和充满动力，并给予我两年美好的集体生活回忆，愿他们都能一路走好。

感谢我的父母！感谢他们对我学习和生活的全力支持！感谢他们对我一生的教诲！

感谢所有给予我帮助的人！

谢治中

2008.5.6

于求是园