

摘 要

功率放大器的线性化实现技术

硕士研究生 王建兵 导师 郭学雷
东南大学 无线电工程系

随着通信技术的发展，线性调制技术，宽带通信技术正得到越来越广泛的应用。在多通道短波通信发射设备中，多个包络变化很大的单边带调制信号经过叠加后，形成的宽带信号通过非线性射频功放后会产生交调分量，因此必须采用线性化技术以减少由此产生的邻道干扰。预失真技术是一种广泛采用的线性化技术。本文将建立功率放大器的理论模型，并讨论短波波段的数字预失真系统方案，通过仿真，得出系统的性能曲线。最后探讨通过硬件实现此系统的方法。

本文的工作着重在以下几个方面：

1. 分析短波通信的特点，了解单边带调制的相关特性；
2. 建立功率放大器的模型，分析产生谐波和互调的原因；
3. 仿真在实际条件下，数字预失真达到的效果，得出性能指标；
4. 探讨硬件实现的方法，实现功率放大器的线性化。

关键词：短波通信、功率放大器、线性化技术、数字预失真

Abstract

Linearization Techniques of Radio Frequency Power Amplifiers

M.S.Candidate: Wang Jianbing, Supervisor: Guo Xuelei
Department of Radio Engineering, Southeast University, China

With the rapid development of wireless communication techniques, linear modulation, wideband communications are becoming more and more popular. Now, in high frequency communications, several channels can be dealt with together. Since the envelope of sideband(SSB) modulated signal fluctuates, these signals summed together generate unwanted intermodulation distortion products in a nonlinear Radio Frequency (RF) Power Amplifier(PA). So it is necessary to use linearization technique to reduce the adjacent channel interference. Digital predistortion is a widely used linearization technique because of its unique advantage. The main studying of this dissertation is about HF communication techniques, digital predistortion linearizer based on Look-up Table(LUT) technology, simulation of the digital predistortion system and at last, realization techniques are discussed. The main work and valuable results in this dissertation are as follows.

- 1 Present the SSB modulation and some characters of HF communication.
- 2 Modeling the nonlinear RF power amplifier, analysis the reason of its intermodulation.
- 3 Simulation of digital predistortion techniques.
- 4 Realization of this system in HF communication., deal with some difficult problems.

Key words: high frequency communication, radio frequency power amplifier, digital predistortion, linearization techniques

东南大学学位论文独创性声明

本人声明所呈交的学位论文是我个人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得东南大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示了谢意。

研究生签名： 王建兵 日期： 2006.3.17

东南大学学位论文使用授权声明

东南大学、中国科学技术信息研究所、国家图书馆有权保留本人所送交学位论文的复印件和电子文档，可以采用影印、缩印或其他复制手段保存论文。本人电子文档的内容和纸质论文的内容相一致。除在保密期内的保密论文外，允许论文被查阅和借阅，可以公布（包括刊登）论文的全部或部分内容。论文的公布（包括刊登）授权东南大学研究生院办理。

研究生签名： 王建兵 导师签名： 郭学清 日期： 2006.3.17

第一章 绪论

1.1 概述

在短波通信中,一般采用单边带调制,对于语音传输,单路只有 3KHz 带宽。当多个短波发射台一起工作时,传统考虑就需要多个射频发射设备,为了降低成本,可以把多路信号叠加起来,形成一个宽带信号一起发射。然而,宽带信号的射频部分如果非线性失真严重的话,将带来信号失真,邻道干扰等问题。为了解决这样的问题,我们可以采用功率放大器的线性化技术。自功率放大器的线性化技术提出以来,人们提出了多种方案,预失真就是其中之一。这项技术在窄带通信中已经得到应用,随着多载波技术,宽带通信的广泛应用,预失真技术必将得到极大的发展。

1.1.1 国内外现状

上个世纪二十年代,贝尔实验室的 Harold.S.Black 发明了前向网络法和负反馈技术,并把它们应用到放大器设计中,有效减少了放大器失真。但是,那些技术只是对器件本身作调整,且只是在模拟条件下来做,效率比较低。

随着无线通信技术和数字器件的大量应用,射频功率放大器的线性化技术不断提高,到上世纪七八十年代,一些新的技术涌现出来,如基于查找表的基带预失真技术,前向网络技术,负反馈技术等等。这些技术不光着眼于功率放大器,它们侧重从系统的角度解决其非线性问题,效果提高很多。最近,Intersil 公司推出一款专用于预失真的芯片 ISL5239,已经在基站发射台得到广泛运用,但是由于其处理带宽有限,预失真技术还有很大的发展空间。

1.1.2 背景

在数字移动通信系统的信号发射接收过程中,功率放大器是一个核心器件。在实际应用过程中,为了提高系统的效率,功率放大器通常工作在接近饱和区的非线性区域。高频放大器的这种非线性特性会引入某些谐波成分,这些谐波分量不但降低了信噪比,而且也常常会引起信道间的串扰,从而带来信号的畸变、失真。另外为了获得比较高的码率以及频带利用率,现代数字通信系统均采用了诸如 QPSK, 64QAM 等线性调制技术,这些线性调制方法对功放的非线性特性特别敏感,也即信号的畸变受非线性的影响特别大。

1.1.3 研究的意义

目前,无论是在无线通信还是有线通信领域,功率放大器的线性化技术已成为一个广泛而活跃的研究领域。除了线性化调制技术的广泛采用等原因以外,以下一些原因也促进该技术得到广泛研究并迅速发展:

1 出于对通信系统功率效率的要求,不能采用简单的功率回退技术来解决功放线性化问题。所谓功率回退就是采用大功率的放大器,然后通过功率回退使之工作在线性放大区域。如果采用该技术,一方面电源利用率一般仅为 1%~5%,会产生导致终端自主时间过短、基站热管理等一系列问题。另一方面大功率器件只能输出很小的功率,其本身潜力不能充分发挥,也造成整机制造成本的提高。

2 无线通信系统中由于多径传播和远近效应的存在,基站系统对邻道干扰的要求非常严格,这就要求采用高线性度的发射机系统,减少交调分量对相邻信道的干扰。

3 线性调制技术的逐渐采用也要求线性化的功率放大器。以 OFDM(Orthogonal Frequency Division Multiplexing)为代表的多载波调制技术具有高传输速率、不需均衡等明显优点, 已为许多标准如 802.11, HDTV(High Definition Television), 4G 等所采用。由于 OFDM 信号具有很高的峰值/平均功率比, 功率放大器的非线性将影响到整个系统的性能。

4 一些新兴无线通信技术的需要。以软件无线电为代表的新兴无线通信技术, 从本质上要求线性、宽频的发射机技术, 因此需要高度线性化的射频功率放大器。

1.2 课题的主要内容

本课题是要讨论短波通信的特点, 建立符合实际的射频放大器的模型, 分析其产生互调失真的原因, 并采用预失真技术作仿真分析, 找出解决功率放大器非线性问题的方法。并用硬件实现此功能。

1.2.1 研究内容

短波通信中信号的特点;

功率放大器的模型分析;

研究采用预失真技术后系统性能的变化;

研究用硬件实现预失真的方法。

1.2.2 系统开发手段

Mathworks 公司的 Matlab 是常用的数学仿真工具, 其矩阵处理能力强, 画图功能强大, 我们采用 Matlab 6.5 作为仿真工具。另外, 为了开发硬件, 我们选用了 Altera 公司的 CPLD 和 FPGA Stratix II, TI 公司的 DSP TMS320VC5410 以及配套软件 Quartus II 5.0, CCS2.1。

第二章 短波通信技术

2.1 基本概念

2.1.1 定义

短波是指波长在 100 米以下, 10 米以上的电磁波, 其频率范围为 3~30MHz, 短波通信是指发射频率在此范围内的通信方式。

2.1.2 短波传播途径

短波的基本传播途径有两个: 一个是地波, 一个是天波。

地波沿地球表面传播, 其传播距离取决于地表介质特性。海面介质的电导特性对于电波传播最为有利, 短波地波信号可以沿海面传播 1000 公里左右; 陆地表面介质电导特性差, 对电波衰耗大, 而且不同的陆地表面介质对电波的衰耗程度不一样(潮湿土壤地面衰耗小, 干燥沙石地面衰耗大)。短波信号沿地面最多只能传播几十公里。地波传播不需要经常改变工作频率, 但要考虑障碍物的阻挡, 这与天波传播是不同的。

短波的主要传播途径是天波。短波信号由天线发出后, 经电离层反射回地面, 又由地面反射回电离层, 可以反射多次, 因而传播距离很远(几百至上万公里), 而且不受地面障碍物阻挡。但天波是很不稳定的。在天波传播过程中, 路径衰耗、时间延迟、大气噪声、多径效应、电离层衰落等因素, 都会造成信号的弱化和畸变, 影响短波通信的效果。

2.2 单边带调制

2.2.1 单边带的概念

我们知道通常收听的无线电广播采用的调幅波, 其频谱由载波和上、下单边带信号三部分组成, 被传递的信息仅包含在两个边带之中, 而且两个边带是完全对称, 每个边带所荷载的信息完全相同。因此仅传递一个边带就足以进行信息的传递, 而载波和其余无用的边带都可以被抑制掉, 从而使发射效率大大提高, 短波通信系统中, 常常采用这种信号形式, 这样可以提高通信带宽的利用率。

根据国际协议, 短波通信必须使用单边带调幅方式(SSB), 只有短波广播节目可以使用双边带调幅方式(AM)。因此, 国内外使用的短波电台都是单边带电台。

2.2.2 单边带的定义

调幅信号的频谱是由中央载频和上下两个边带组成的。将载频和其中一个边带加以抑制, 剩下的一个边带就成为单边带信号。下面用图示的方法说明单边带信号是怎样产生的。

(1) 单音调制的调幅信号和上边带信号波形如图 2-1 所示。

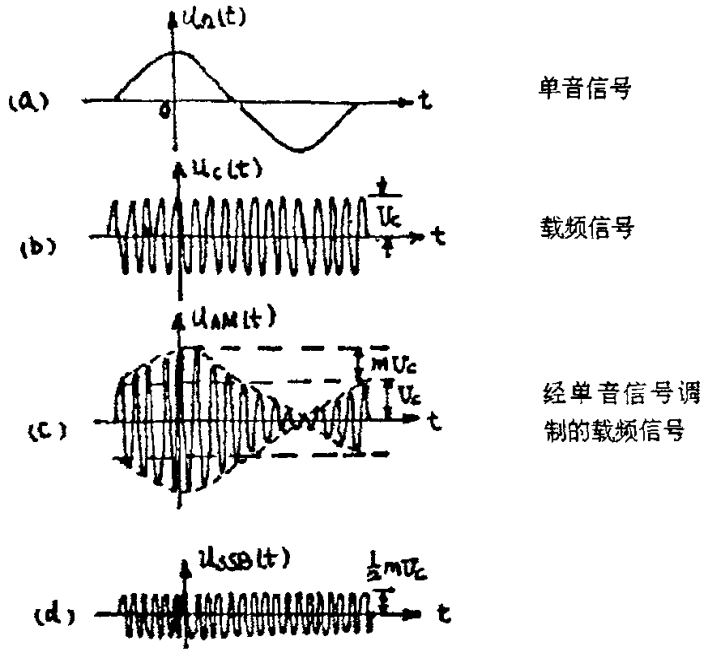


图 2-1 单音调制的调幅信号和上边带信号波形图

(2) 单音调制的调幅信号和上边带信号频谱如图 1-2 所示。

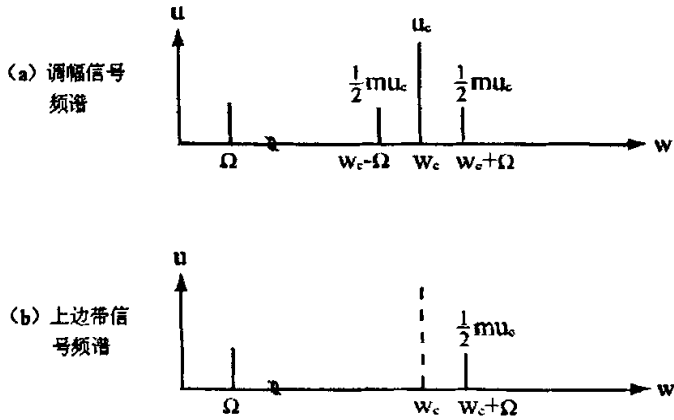


图 2-2 单音调制的调幅信号和上边带信号频谱图

(3) 受话音调制的调幅信号和边带信号波形及频谱如图 2-3 所示。

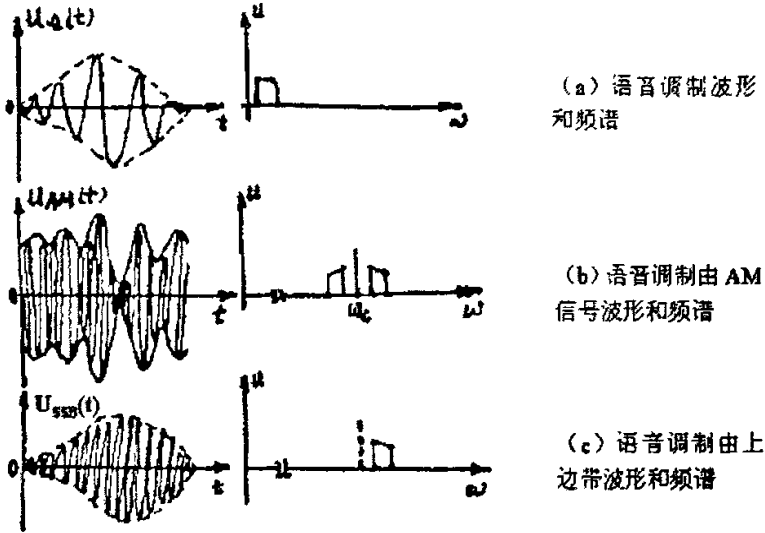


图 2-3 受语音调制的调幅信号和边带信号波形及频谱图

2.2.3 单边带的优点

单边带的优点是：① 提高了频谱利用率，减少信道拥挤；② 节省发射功率约四分之三；③ 减少信道互扰；④ 抗选择性衰落能力强。

一部 100W 单边带电台的实际通话效果，相当于过去 1000W 以上双边带电台。

2.3 模拟域内单边带信号的产生

在模拟域内实现单边带调制的方法比较多，我们介绍两种形式：一是滤波法、二是相移法(相位补偿法)。下面对这两种方法的调制方法分别进行介绍。

滤波法

由单边带信号的定义，很容易想到一个最直观的方法，那就是将双边带信号通过一个单边带滤波器，滤除不要的频带，即可得到单边带信号。我们将这种方法称为带通滤波法。

相移法

利用相移法产生单边带信号，可以不用边带滤波器，因此可以避免滤波法带来的缺点，因为

$$V_{SSB}(t) = x(t) \cos \omega_c t \mp \hat{x}(t) \sin \omega_c t \quad (2-1)$$

所以可以用如图 2-4 方法产生单边带信号。

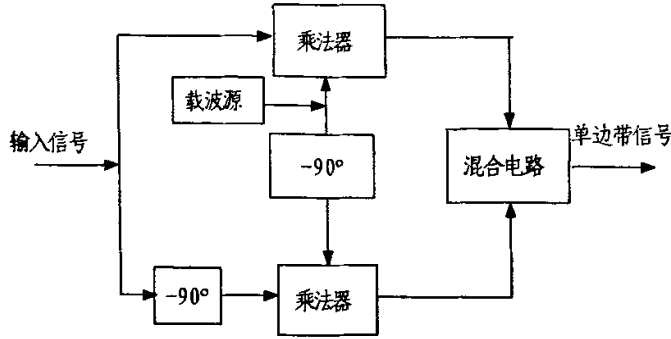


图 2-4 相移法单边带信号产生器

如果混合电路中取减法运算,可得到上边带输出;取加法运算,可得到下边带输出。从图 2-4 中可以看出,相移法单边带信号产生器有两个相乘器,第一个相乘器产生一般的双边带信号,第二个相乘器的输入载波需要相移 90°,这是单个频率成分移相,用移相网络比较容易实现,而对输入信号移相,需要一个宽带移相网络,而宽带移相网络是不易制作的。如果宽带移相网络做得不好,容易使单边带信号失真。

2.4 数字域内单边带信号的产生

在数字域内实现单边带信号的调制与解调,不能简单套用传统模拟域内的实现方法,必须要考虑 DSP 运算速度的限制,开发实时运行的计算有效的算法,因此,有效的 DSP 算法是实现高性能低代价电台中频以下数字化的关键。通过前面对模拟处理方法的讨论,就滤波法来说,在数字系统中完成频谱搬移后的边带滤波,则需要相当大的运算量,以至无法实现。对于相移法,在模拟处理中的难点是,要实现在低频的宽带移-90°相移是十分困难的,只能做到近似的实现。但是,在数字域内,完全可以借助于 Hilbert 变换,通过 Hilbert FIR 滤波器,完成离散序列的-90°相移。下面对模拟域及数字域内的 Hilbert 变换作以介绍。

Hilbert 变换

Hilbert 变换是信号分析中的重要工具。对一个因果信号 $x(t)$, 或 $x(n)$, 它们所构成的解析函数的傅立叶变换其实部和虚部,幅频响应及相频响应之间存在着 Hilbert 变换关系因此利用 Hilbert 变换关系,可以构造出相应的解析信号,使其仅含有正的频率成分,然后在复数域内与载频信号直接相乘,便可得到单边带信号。

a)在时域内的连续信号 Hilbert 变换

给定一连续的时间信号 $X(t)$, 其 Hilbert 变换 $z(t)$ 定义为

$$\hat{x}(t) = \frac{1}{\pi} \int_{-\infty}^{\infty} \frac{x(\tau)}{t-\tau} d\tau = \frac{1}{\pi} \int_{-\infty}^{\infty} \frac{x(t-\tau)}{\tau} d\tau = x(t) * \frac{1}{\pi t} \quad (2-2)$$

$\hat{x}(t)$ 可以看成是 $x(t)$ 通过一滤波器的输出,该滤波器的单位冲激响应 $h(t) = \frac{1}{\pi t}$ 。由傅立叶变

换的理论可知, $j h(t) = \frac{j}{\pi t}$ 的傅立叶变换是符号函数 $\text{sgn}(\Omega)$, 因此 Hilbert 变换器的频率响应

$$H(j\Omega) = -j \text{sgn}(\Omega) = \begin{cases} -j, \Omega > 0 \\ j, \Omega < 0 \end{cases} \quad (2-3)$$

这就是说,从频域上来看 Hilbert 变换器是幅频特性为 1 的全通滤波器。信号 $x(t)$ 通过 Hilbert

变换器后, 负频率成分作 $+90^\circ$ 相移, 而正频率成分作 -90° 相移。

设 $\hat{x}(t)$ 为 $x(t)$ 的 Hilbert 变换, 定义

$$Z(t) = x(t) + j\hat{x}(t) \quad (2-4)$$

为信号 $x(t)$ 的解析信号(analytic signal)。对上式两边做傅立叶变换并由前式, 有

$$\begin{aligned} Z(j\Omega) &= X(j\Omega) + j\hat{X}(j\Omega) \\ &= X(j\Omega) + jH(j\Omega)X(j\Omega) = \begin{cases} 2X(j\Omega), \Omega > 0 \\ 0, \Omega < 0 \end{cases} \end{aligned} \quad (2-5)$$

这样, 由 Hilbert 变换构成的解析信号, 只含有正频率成分, 且是原信号正频率成分的两倍。我们知道, 若信号 $x(t)$ 是带限的, 最高频率为 Ω_c , 那么若保证 $\Omega_s \geq 2\Omega_c$, 由 $x(t)$ 的抽样 $x(n)$ 可以恢复出 $x(t)$, 这即是抽样定理。将 $x(t)$ 构成解析信号后, 由于 $Z(t)$ 只含正频率成分, 最高频率仍为 Ω_c , 这时只需 $\Omega_s \geq \Omega_c$ 即可保证由 $x(t)$ 恢复出 $x(n)$ 。

b) 离散时间信号的 Hilbert 变换

设离散时间信号 $x(n)$ 的 Hilbert 变换是 $\hat{x}(n)$, Hilbert 变换器的单位抽样响应为 $h(n)$, 由连续信号 Hilbert 变换的性质及 $H(j\Omega)$ 和 $H(e^{j\omega})$ 的关系, 不难得到

$$H(e^{j\omega}) = \begin{cases} -j, 0 < \omega < \pi \\ j, -\pi < \omega < 0 \end{cases} \quad (2-6)$$

因此

$$h(n) = \frac{1}{2\pi} \int_{-\pi}^{\pi} H(e^{j\omega}) e^{j\omega n} d\omega = \frac{1}{2\pi} \int_{-\pi}^0 j e^{j\omega n} d\omega - \frac{1}{2\pi} \int_0^{\pi} j e^{j\omega n} d\omega \quad (2-7)$$

求出

$$h(n) = \frac{1 - (-1)^n}{n\pi} = \begin{cases} 0, n = 2k \\ \frac{2}{n\pi}, n = 2k + 1 \end{cases} \quad (2-8)$$

及

$$\hat{x}(n) = x(n) * h(n) = \frac{2}{\pi} \sum_{m=-\infty}^{\infty} \frac{x(n-2m-1)}{2m+1} \quad (2-9)$$

求出 $\hat{x}(n)$ 后, 即可构成 $x(n)$ 的解析信号

$$z(n) = x(n) + j\hat{x}(n) \quad (2-10)$$

单边带信号的表示法

对于复低通信号 $z(n)$, 由上面分析可知, 其虚部 $\hat{x}(n)$ 为实部 $x(n)$ 的 Hilbert 变换, 且

$$Z(e^{j\omega}) = 0, -\pi \leq \omega < 0 \quad (2-11)$$

现在研究序列

$$s(n) = z(n) e^{j\omega_c n} = s_r(n) + js_i(n) \quad (2-12)$$

式 2-12 中 $s_r(n)$ 和 $s_i(n)$ 都是实序列。相应的傅立叶变换为

$$S(e^{j\omega}) = Z(e^{j(\omega - \omega_c)}) \quad (2-13)$$

显然对于带通信号来说, $s_r(n)$ 是 $s_l(n)$ 的 Hilbert 变换, 经过进一步简化, 可以得到下式

$$\begin{aligned} s_r(n) &= x(n) \cos \omega_c n - \hat{x}(n) \sin \omega_c n \\ s_l(n) &= x(n) \sin \omega_c n + \hat{x}(n) \cos \omega_c n \end{aligned} \quad (2-14)$$

上面两式即是利用低通信号表示的带通信号形式, 其中 $s_r(n)$ 就是所需要的上边带信号。

边带滤波器设计

基于上述的原因, 对低频信号, 可以用复数滤波器来获取单边频谱, 此滤波器传输函数实质上是一带通滤波器传输函数与其 Hilbert 变换组成的解析函数。这样, 我们就可得到一种设计所谓边带信号滤波器的方法, 就是先设计一带通滤波器, 然后求出其 Hilbert 变换, 最后, 将两者进行适当的组合, 即可得到边带滤波器。

然而, 我们还可以用滤波器传输函数频移的方法来获取边带滤波器。下面就来介绍这种方法设所要设计的滤波器的通带为 0.3KHz-3KHz, 其过渡带宽为 300Hz, 其特性如图 2-5 所示。

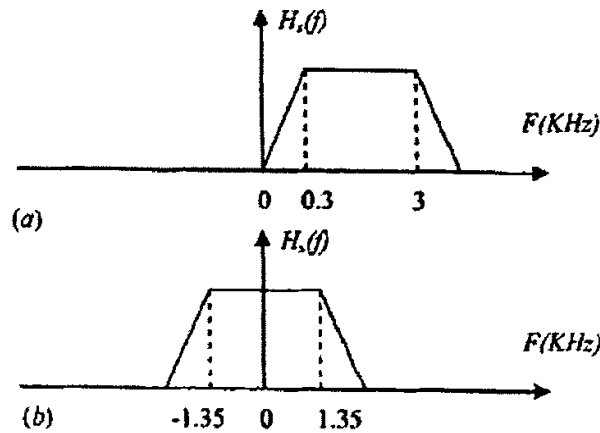


图 2-5 边带滤波器及其对应低通滤波器频谱特性

我们来看下形状与此边带滤波器相同的低通滤波器, 其通带为 -1.35KHz-1.35KHz, 过渡带宽为 300Hz。很明显, 这两个滤波器的关系是: 后者是前者在频率轴上移动 1.35KHz 而得。

下面来求上面所提及的两种滤波器的系数之间的关系。我们给出公式, 设低通滤波器的传输函数为

$$H_d(z) = \sum_{n=0}^{N-1} h_d(n) z^{-n} \quad (2-15)$$

其中 N 为滤波器的阶数。又设所要设计的同阶数的边带滤波器的传输函数为

$$H_s(z) = \sum_{n=0}^{N-1} h_s(n) z^{-n} \quad (2-16)$$

后者是前者在频率轴上移动 Δf 而得。则两者的关系为:

$$H_s(z) = H_d(z e^{-j2\pi\Delta f/f_s}) \quad (2-17)$$

由此可得

$$\sum_{n=0}^{N-1} h_s(n) z^{-n} = \sum_{n=0}^{N-1} h_d(n) z^{-n} e^{j2\pi\Delta f n/f_s} \quad (2-18)$$

根据多项式恒等的充分必要条件, 比较上式两边可得

$$h_s(n) = h_d(n)e^{j2n\Delta f/f_s}, n = 0, 1, \dots, N-1 \quad (2-19)$$

此即为所求的关系式。至此，不难得出设计一边带滤波器的一般过程：

首先确定所要设计边带滤波器的性能指标，设其通带为 $f_{c1} \sim f_{c2}$ ($f_{c1} < f_{c2}$) 过渡带宽为 f_b ；

确定相应低通滤波器的指标为： $|f_{c1} - f_{c2}|/2$ ，过渡带与前者相同；

设计相应的低通滤波器，设所得的系数为 $h_d(n), n = 0, 1, 2, \dots, N-1$ ；

系数转化，求单边滤波系数 $h_s(n), n = 0, 1, 2, \dots, N-1$ ；

$$h_s(n) = h_d(n)e^{j2n\frac{f_{c1}+f_{c2}}{2}/f_s}, n = 0, 1, 2, \dots, N-1 \quad (2-20)$$

可以看到，在上面的设计过程中，所作的变换对频率而言是线性的，故此变换仍然能保持原低通滤波器的相位的线性特性。另外，我们还可以证明，用这种方法设计出来的滤波器的系数的实部和虚部互为 Hilbert 变换。而且，还可以用这种方法设计带通滤波器，由前面的论述可知只需取用上面的方法所设计出的滤波器的实部或虚部即可。

经过上面的分析，我们便可以利用边带滤波器进行单边带的调制。由于这种滤波器的系数是复数形式的，所以称用这种滤波器实现滤波的方法为复滤波法。

调制后的短波信号必须由由发信机、天线系统以及各种终端设备发射出去，由于远距离通信或广播需要强大的发射功率，收信系统又需远离干扰源，收发信天线的前方应有数百米的净空区，不能有高大树木或建筑物，以免对电波造成阻挡，也不能有造成干扰的高压电线或电气铁道。

在短波通信设备中射频功率放大器的线性度非常重要，它直接影响到功率放大器的效率和互调失真指标。为了提高射频功率放大器的线性度，通常采用以降低放大器的效率来换取其线性度，但对大功率发射机尤其是对多通道大功率发射机来说，将导致系统的复杂程度急剧增大，可能难以实现。

如图 2-6 为一个 4 通道的 1KW 功率库，采用大信号合并方案：

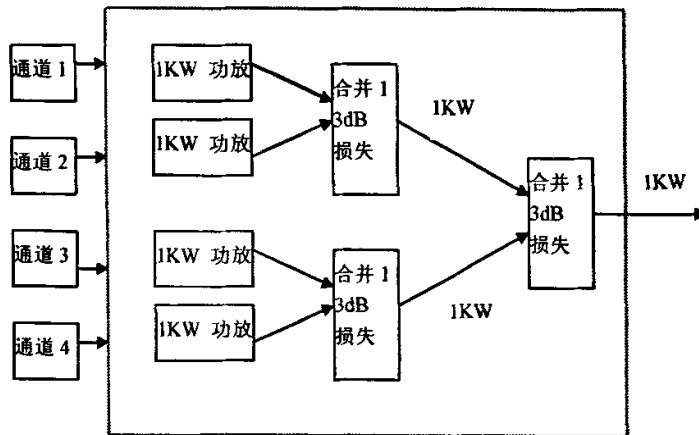


图 2-6 短波发射功率合成方案

由图 2-6 可见，为了获得 1KW 的输出功率，由于两两合并时的 3dB 损失，需要 4 个 1KW 的功放，放大器的效率为 25%。其余 75% 的功率 (3KW) 必须通过散热系统冷却。若要实现 8KW 的功率库，其散热系统的规模相当庞大。并且污染了电磁环境。

采用最新的线性预失真技术，是解决这一难题的有效途径。

第三章 功率放大器的模型

为了仿真失真技术在功率放大器线性化中的作用，我们必须建立合适的功率放大器的模型。在实际使用中，功率放大器的输出与输入信号的频率，幅度，工作温度等有关，此外这些功率放大器都是有记忆效应的，也就是其输出不仅同现在的输入信号相关，也同过去的信号有关。如果假设输入信号的带宽足够小，则可以把其看成无记忆非线性系统，在本文的所有分析中都假设所研究的射频功放是没有记忆效应的。

3.1 极坐标非线性模型

如果不考虑记忆效应，可以把输出信号中的幅度和相位失真看成是由输入信号幅度变化引起的。这种模型实质上考虑功率放大器两种类型的非线性特性，即调幅—调幅(AM-AM)转换特性和调幅—调相(AM-PM)转换特性。由于射频功放的这两个非线性特性可以通过矢量网络分析仪测量得到，因此用 AM-AM 和 AM-PM 特性来描述非线性功放是实际中经常采用的方法。如果把射频功放的 AM-AM, AM-PM 转换特性用串联方式表示，则可以得到极坐标形式的非线性模型。考虑如下形式的单频输入信号：

$$V_i = a \cos(2\pi f_c t + \phi) \quad (3-1)$$

当该信号通过非线性射频功放后，输出信号变为：

$$V_o = f(a) \cos(2\pi f_c t + \phi + g(a)) \quad (3-2)$$

上式中 $f(a)$ 和 $g(a)$ 分别代表功放的 AM-AM 和 AM-PM 非线性转换特性。

对于调制输入信号以上所描述的关系也同样满足，即对于如下调制输入信号：

$$V_i(t) = a(t) \cos(2\pi f_c t + \phi(t)) \quad (3-3)$$

输出信号可表示为：

$$V_o(t) = f\{a(t)\} \cos(2\pi f_c t + \phi(t) + g\{a(t)\}) \quad (3-4)$$

3.2 正交坐标非线性模型

通过对式 3-4 所示的极坐标非线性模型变形，可以得到正交形式模型。这种模型建立了两个幅度模型 $I\{a(t)\}$ 和 $Q\{a(t)\}$ ，从而避开了较复杂的 AM-PM 转换特性。

对式 3-4，三角展开后可表示为：

$$V_o(t) = f\{a(t)\} \cos\{g\{a(t)\}\} \cos(2\pi f_c t + \phi(t)) - f\{a(t)\} \sin\{g\{a(t)\}\} \sin(2\pi f_c t + \phi(t)) \quad (3-5)$$

式 3-5 中可写成如下正交形式：

$$V_o(t) = I\{a(t)\} \cos(2\pi f_c t + \phi(t)) - Q\{a(t)\} \sin(2\pi f_c t + \phi(t)) \quad (3-6)$$

式 3-6 中 $I\{a(t)\}$ 和 $Q\{a(t)\}$ 分别定义为：

$$I\{a(t)\} = f\{a(t)\} \cos\{g\{a(t)\}\} \quad (3-7)$$

$$Q\{a(t)\} = f\{a(t)\} \sin\{g\{a(t)\}\} \quad (3-8)$$

3.3 序列展开非线性模型

对于极坐标或正交坐标形式的无记忆非线性模型，都需要通过测量得到 AM-AM 和 AM-PM 信

息，而对于没有测量的点则需要通过插值运算得到，因此该模型运算量较大。对于非线性系统，一种分析方法是通过各种基函数展开，得到简单描述的参数模型，这样可以提高运算的速度。

日前对射频功放非线性模型的展开方法有许多，我们用功率序列展开得到射频功放的带通无记忆非线性模型，这种模型适合通信系统中带通信号的情况。

对于一个无记忆非线性系统，其输出信号可以用输入信号的功率序列表示，如下式所示：

$$V_o(t) = c_0 + c_1 V_i(t) + c_2 V_i(t)^2 + c_3 V_i(t)^3 + \dots \quad (3-9)$$

式 3-9 中 $V_o(t)$ 是输出信号， $V_i(t)$ 是输入信号， c_i 是各次展开系数。

当输入信号为固定频率 f 的单载波正弦信号时，式 3-9 所描述的非线性系统会产生频率为 n 倍数的信号分量，这些信号分量称为基准频率分量 $\sin(2\pi f_c t)$ 的谐波失真分量。

当输入信号是两个等幅单频信号如 $f_c - f_m$ 和 $f_c + f_m$ 时，即在双音测试条件下，图 3-1 中显示的是 $W_1 = 5\text{MHz}$ ， $W_2 = 9\text{MHz}$ 两个正弦信号的频谱。这种情况下，输入信号平均功率为 17dBm，峰值功率为 20dBm。功率放大器输出的响应如图 3-1。

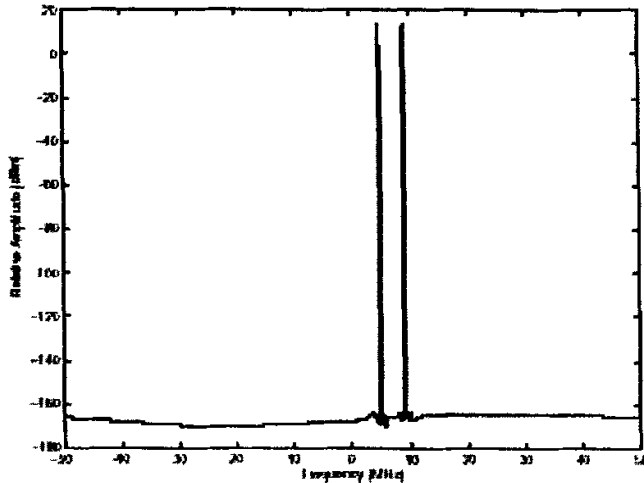


图 3-1 功放输入信号的频谱

式 3-9 所示的非线性系统会在测试频率及各次谐波附近产生各阶次交调失真分量 (Intermodulation Distortion, IMD)，如图 3-2 所示。

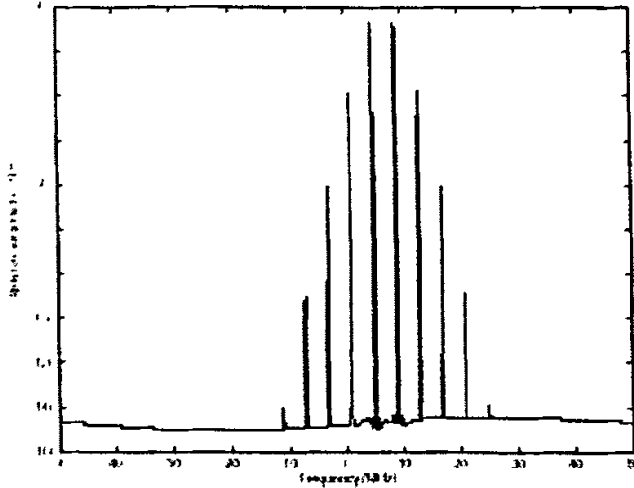


图 3-2 功放输出信号的频谱

从图 3-2 中可以看到，交调分量与基频的频率距离非常近，是通信系统的主要干扰信号。当多个调制信号通过非线性射频功放时，这些交调分量会落在通信频带内，会对所要传输的信号产生很大干扰，这就通信系统中非线性射频功率放大器面对的主要问题。对系统而言，交调失真比谐波失真要严重的多，因为谐波分量一般远离所工作频率，因此可以通过滤波器方便地滤除。一般功率放大器线性化技术的目的就是消除交调分量对通信系统的影响。

从图 3-2 中还可以看出，只有基频信号的奇数次项组合才会出现在基频信号附近。因此如果只考虑交调分量的影响，模型式可简化如下：

$$V_o(t) = c_1 V_i(t) + c_3 V_i(t)^3 + c_5 V_i(t)^5 + \dots \quad (3-10)$$

对于式 3-10 表示的输入信号，来研究交调失真信号幅度的变化情况。

$$V_i(t) = a_i \cos(2\pi f_c t + \phi_i) \quad (3-11)$$

将式 3-11 代入式 3-10，三角展开后得：

$$V_o(t) = (c_1 a_i + \frac{3c_3 a_i^3}{4} + \frac{5c_5 a_i^5}{8} + \dots) \cos(2\pi f_c t + \phi_i) + \dots \quad (3-12)$$

这样基频区域内的交调信号的幅度可表为：

$$a_o = c_1 a_i + \frac{3c_3 a_i^3}{4} + \frac{5c_5 a_i^5}{8} + \dots \quad (3-13)$$

式 3-12 就是射频功率放大器的带通非线性模型，这种模型只考虑了通带区域内失真信号的影响，而且没有考虑偶次分量，是一种比较简单的分析模型。下面我们看一个具体的例子，公式表示为

$$V_o(t) = g_a(|V_i(t)|^2)V_i(t) = g_a(|V_i(t)|^2)e^{j\theta_a(|V_i(t)|^2)}V_i(t) \quad (3-14)$$

其中， $g_a(|V_i(t)|^2)$ 表示放大器的幅度特性， $\theta_a(|V_i(t)|^2)$ 表示放大器的相位特性。简称 AM-to-AM 和 AM-to-PM 特性。

这些传输特性可以通过测量放大器的输入输出得到。然而，在仿真中，我们根据模型公式 $g_a(|V_i(t)|^2) = 10 - 10|V_i(t)|^2$ 和 $\theta_a(|V_i(t)|^2) = -0.3|V_i(t)|^2$

作图表示为输入功率的函数如图 3-3 和图 3-4：

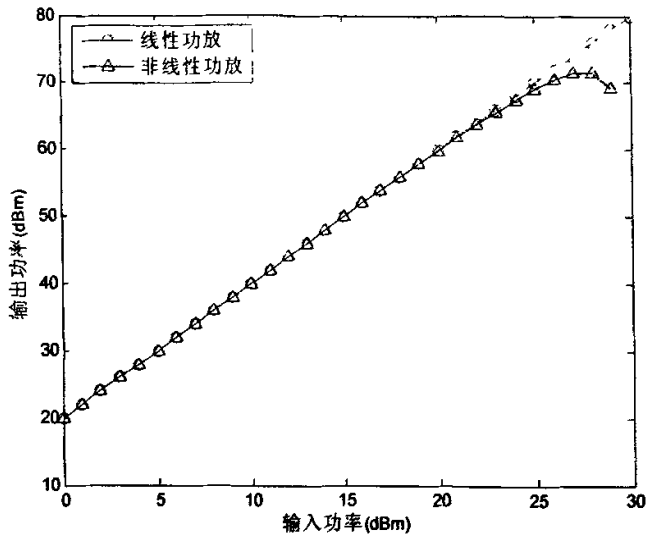


图 3-3 功放 AM-AM 特性

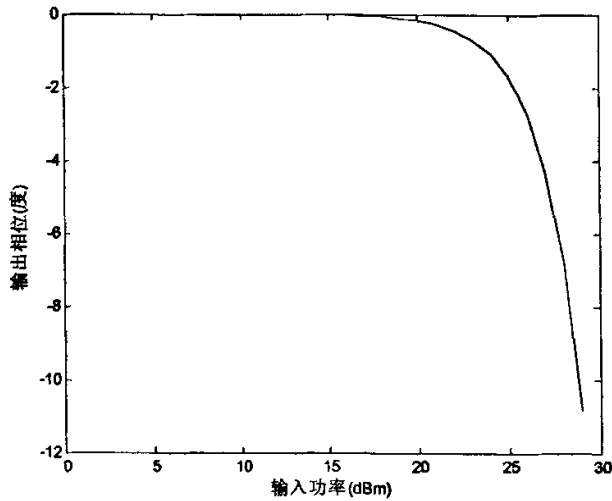


图 3-4 功放 AM-PM 特性

3.4 互调的产生

功率放大器的特性也可以从两个正弦信号输入后的响应来表征。考虑两个正弦信号：

$$V_i(t) = Ve^{j\omega_1 t} + Ve^{j\omega_2 t} \tag{3-15}$$

输入也可以表示为

$$V_i(t) = 2V \cos(W_m t) e^{j\omega_c t} \tag{3-16}$$

其中 $W_m = \frac{W_1 - W_2}{2}$, $W_c = \frac{W_1 + W_2}{2}$ 。

在这个式子中，两个正弦信号幅度相等，所以峰均比（PAR）为 3dB。

图 3-2 中显示的是双边带调制时的情况。相频响应可以用 Taylor 公式展开：

$$\begin{aligned} e^{jg_{\alpha}(V_c(t))^2} &= e^{j\alpha 4V^2 \cos^2 W_m t} \\ &= 1 + j\alpha 4V^2 \cos^2 W_m t + \frac{(j\alpha 4V^2 \cos^2 W_m t)^2}{2!} + \frac{(j\alpha 4V^2 \cos^2 W_m t)^3}{3!} + \dots \end{aligned} \quad (3-17)$$

其中 $\alpha = -0.3$ 。应用

$$\cos^n \omega_m t = \frac{1}{2^n} \binom{n}{n/2} + \sum_{k=1}^{\frac{n}{2}} \binom{n}{n/2 - k} \frac{\cos 2k\omega_m t}{2^{n-1}}, n=2,3,\dots \quad (3-18)$$

又可以写成：

$$e^{jg_{\alpha}(V_c(t))^2} = C_0 + C_1 \cos 2kW_m t + C_2 \cos 4kW_m t + C_3 \cos 6kW_m t + \dots \quad (3-19)$$

其中

$$C_0 = 1 + \sum_{m=1}^{\infty} \frac{(j\alpha V^2)^m}{m!} \binom{2m}{m} \frac{1}{2^{2m}} \quad (3-20)$$

并且

$$C_k = 1 + \sum_{m=k}^{\infty} \frac{(j4\alpha V^2)^m}{m!} \binom{2m}{m} \frac{1}{2^{2m-1}}, k=1,2,\dots \quad (3-21)$$

当功率放大器工作在线性区时，输出频谱与输入频谱分量相同，只是有 20dB 的相对增益。当其工作在非线性区时，会产生额外的频谱分量，这就叫做互调。互调分量出现在 w_1, w_2 的和分量以及各种组合上，最感兴趣的是 3 阶和 5 阶互调，它们出现在：

三阶互调： $2W_1 - W_2$ ， $2W_2 - W_1$

五阶互调： $3W_1 - 2W_2$ ， $3W_2 - 2W_1$

很明显，由于放大器特性的幅度和相位失真，使得输出产生互调分量，这些互调分量会干扰其他通信信号，一般来说，3 阶互调会干扰相邻信道，5 阶互调不仅干扰相邻信道，还干扰另外的其他通信方式。经验也表明，一般 3 阶和 5 阶互调代表了放大器的非线性，5 阶以上的互调可以忽略不计。所以预失真带宽可以是 5 倍信号带宽以抵消 5 阶互调分量。

第四章 插值滤波器

对于中频数字化系统而言，由于 DSP 带宽有限，我们只能用专用硬件作中频处理，中频处理的关键技术包括上变频，下变频等，对于上变频，常用的方法是插值，下面就介绍一下插值滤波器。

4.1 插值滤波器原理

所谓整数倍内插就是指两个原始抽样点之间插入 (I-1) 个零值，若设原始抽样序列为 $x(n_1T_1)$ ，内插后的序列为 $y(n_2T_2)$ 。如图 4-1:

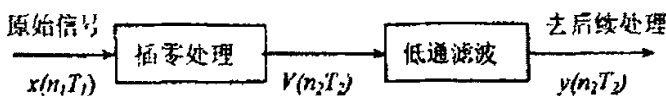


图 4-1 插值处理示意图

插值处理的实现方法如下，就是先在已知序列 $x(n_1T_1)$ 的相邻两抽样点之间等距离地插入(I-1)个 0 值点(称其为零值内插)，然后进行低通滤波，即可求得 I 倍内插的结果。设经过零值内插之后得到的序列为 $v(n_2T_2)$ ，下面分析一下三者的频谱关系。

设 $x(n_1T_1)$ 和 $y(n_2T_2)$ 为分别已抽样时间间隔 T_1 和 T_2 对 $x(t)$ 进行抽样所得的序列。则它们的频谱 $X(e^{j\omega_1})$ 和 $Y(e^{j\omega_2})$ 均为周期函数。如果用真实的角频率 Ω 来表示，则 $X(e^{j\omega_1}) = X(e^{j\Omega T_1})$ 其周期为 $\Omega_1 = 2\pi/T_1$ ；同理 $Y(e^{j\omega_2}) = X(e^{j\Omega T_2})$ ，其周期为 $\Omega_2 = 2\pi/T_2 = 2I\pi/T_1 = I\Omega_1$ 。而对于 $v(n_2T_2)$ 的频谱， $V(e^{j\omega_2}) = V(e^{j\Omega T_2})$ ，由于

$$v(n_2T_2) = \begin{cases} x(n_2T_2/I), n_2 = 0, \pm I, \pm 2I, \dots \\ 0, \text{others} \end{cases} \quad (4-1)$$

于是

$$V(e^{j\omega_2}) = \sum_{n_2=-\infty}^{+\infty} v(n_2T_2)e^{-j\omega_2 n_2} = \sum_{n_2=-\infty}^{+\infty} x\left(\frac{n_2T_1}{I}\right)e^{-j\Omega T_1 n_2/I} \quad (4-2)$$

由于

$$n_2/I = n_1 \quad (4-3)$$

所以

$$V(e^{j\omega_2}) = \sum_{n_1=-\infty}^{+\infty} x(n_1T_1)e^{-j\Omega T_1 n_1} = X(e^{j\omega_1}) \quad (4-4)$$

从而可知 $V(e^{j\omega_2})$ 和 $X(e^{j\omega_1})$ 频谱是相同的。只是 $X(e^{j\omega_1})$ 以 $\Omega_1 = 2\pi/T$ 为周期，而 $V(e^{j\omega_2})$ 以 $\Omega_2 = 2\pi/T_2$ 为周期。

现考虑提高整数 L 倍的过程，内插原理图如图 4-2 所示，设 L=3。

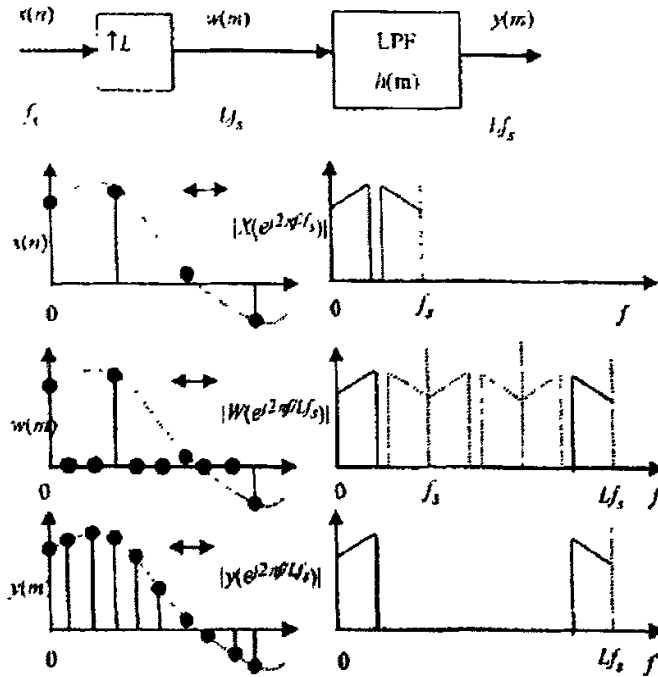


图 4-2 内插整数 L 倍的框图和波形

图 4-2 表示了信号插值变化的过程，在已知的相邻抽样点之间插入 $L-1$ 个零值的点，其频谱相当于采样率为 Lf_s ，频谱保持不变。经过低通滤波后，就得到了采样率为 Lf_s 的信号频谱。

4.2 抽取与插值的滤波器实现

图 4-2 中只是基本采样率变换的概念性框图，由于其中的滤波器运算均在系统采样率最高处进行，所以，从运算量角度来说它们是低效的。实际中，总是采用采样率变换的高效网络结构，它主要有高效的直接式结构和高效的多相式结构等，其共同点是通过各种网络的等效变换，将滤波器中的乘法运算安排在最低采样率下；这样，可以降低每秒乘法次数。由于对线性相位特性及稳定性的要求和容易实现高效结构的原因，采样率变换系统中的滤波器通常都是 FIR (Finite Impulse Response) 滤波器。若 FIR 滤波器是对称的，则在高效的直接式结构中可使乘法次数再降低约一倍。

令 $h(n)$ 是一个 FIR 滤波器的单位抽样响应，长度为 N ，对十插值滤波器，可将 $h(n)$ 按一定规则进行分解，最后得出它的多相分解形式如下：

$$H(e^{j\omega}) = \sum_{k=0}^{D-1} e^{-j\omega(D-1-k)} H_k(e^{j\omega D}) \tag{4-5}$$

这种分解形式适用于内插系统。可表示成图 4-3，它能将滤波时的卷积运算放到低抽样率的一侧，从而大大降低计算的工作量。

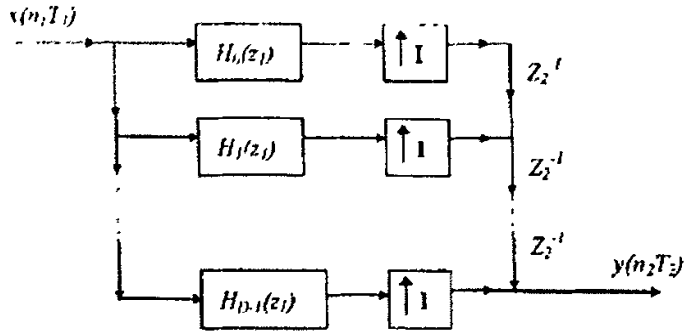


图 4-3 滤波器多相分解结构

4.3 两类高效的数字滤波器

在实际的可编程硬件采样率变换系统中，用得更多的FIR滤波器则是两类高效的数字滤波器：半带滤波器（Half-Band Filter, HBF）和级联积分梳状滤波器（Cascaded Integrator-Comb Filter, CICF）。由于各自滤波器系数的特殊性，它们在节省运算量和存储量方面显得特别有效。设某一HBF的阶数为 N ，则除 h_0 以外的所有偶序号的滤波器系数均为 0。所以，应用HBF可以使系统的运算量和存储量同时再降低约一半。由于其频响特性的特殊性，HBF只能用于变换因子为 2 的抽取或内插过程。CICF则更简单，所有的滤波器系数均为 1，因而CICF又称为简单整系数滤波器。在滤波器的实现时，CICF将只有加法而没有乘法，更无需专门的存储器用于存储滤波器的系数。滤波器的结构也相当规整，我们可以容易地写出一个 N 阶CICF的系统函数

$$H(z) = \sum_{n=0}^N z^{-n} = \frac{1}{1-z^{-1}}(1-z^{-N}) \quad (4-6)$$

可见，一个CICF可以看作由一个积分器与一个梳状滤波器的级联，这就是CICF名字的由来。根据式我们可以算出CICF的第一旁瓣峰值相对于主瓣峰值仅衰减约 13.46dB。为了加大阻带衰减，我们通常将几级CICF级联起来。

然而，由于我们的滤波器要完成的不仅仅是去镜像功能，还要滤除频带之外的干扰，这样，如果采用了半带滤波器，另外还要加一个普通的 FIR 滤波器，我们将这两个滤波器合二为一，就是一个普通的滤波器，不过乘法器以及存储空间比半带滤波器要多，然而这对于我们选用的芯片来说足以应付。

第五章 线性化的方法

如前所述,要设计一个线性化发射机系统,就需要对非线性射频功放进行线性化处理,也就是需要附加电路来消除功放所产生的非线性影响。然而本文所研究的线性化技术完全避开了射频功率放大器本身的非线性特性,本文把这些技术统称为线性化技术。在这些线性化技术中,射频功放的输入信号是包络变化的,通过非线性功放后会产生失真分量,但可以利用某种技术来消除所产生的失真信号。比如前馈技术是先分离出失真信号,然后再从输出端减去该失真信号的一种线性化技术。另外如预失真技术或负反馈技术,是通过改变输入信号的特性来达到消除失真分量的目的。下面对除这些常用线性化技术作综述性介绍。

5.1 功率回退法

这是较常用的一种方法,即指功率放大器采用功率输出能力较大的管子,但限制其输出功率用作小功率工作,实质上就是牺牲功率效率来提高功放的线性度。如图 5-1 所示,

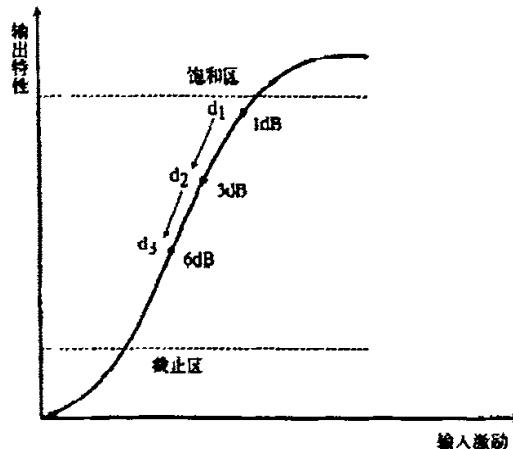


图 5-1 功率回退法

功率回退法就是把功率放大器的输入功率从 1dB 压缩点 d_1 向后回退 3dB 至 d_2 点。若互调指标仍不满足要求,可继续回退至远小于 1dB 压缩点的电平上,使功率放大器离开饱和区,进入最佳线性工作区,从而改善功率放大器的高阶互调失真。这种方法简单易行,不需要增加任何附加设备,是改善放大器线性度常用而有效的方法。其缺点是,功率放大器的线性功率利用率大为降低;另外,当功率回退到一定程度后,继续回退时,功率放大器的能量转换效率急剧下降。这种方法对于工作点稳定的要求非常高,如果工作环境改变,工作点稍有变动,功放的特性就改变较多,要重新稳定工作需要重新调整工作点,这带来了实际应用的困难。因此,对于短波传输而言,完全靠功率回退是不够的,而必须将功率回退与其它线性化措施结合在一起使用。

5.2 反馈线性化方法

反馈线性化方法非常实用。由于引入了反馈,所以线性化的精度大大提高了,人们在这方面已做了大量的工作,许多模拟电路的线性化问题都使用了这种方法,它也是数字电路线性化的重要手段之一。反馈方法又可分为直接反馈和间接反馈控制法。由于直接反馈法在反馈端输入输出信号是直接相减的,因此在信号频率较高时,输出信号相对于输入信号会产生数个射频周期的延迟,使结果变得不准确。此外,直接反馈线性化方法的稳定性条件比较苛刻,所以在大部分情况下,采用的

是间接反馈法。在间接反馈线性化方法中输入输出信号的比较不是直接比较的，而是通过间接手段进行的，Cartesian 环法就是一种比较成熟的间接反馈控制法。

5.2.1 Cartesian 环法

Cartesian 环方法的原理如下所述。如果要调制的信号处于基带，那么根据数字通信的有关原理，我们可以把输入信号分为两个正交分量 I,Q,即 I 与 Q 相互正交，相位相差 90 度。环的基本原理就是对 I,Q 两路信号分别加以控制，以获得更为精确的线性，其结构如图 5-2 所示。

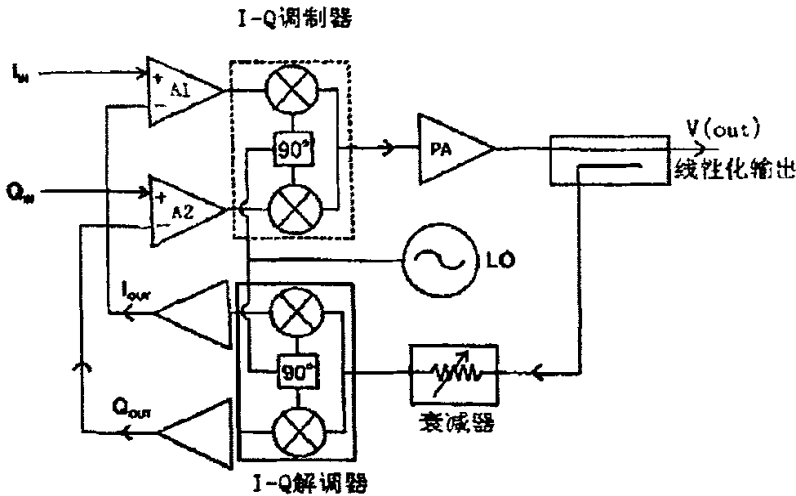


图 5-2 Cartesian 结构原理图

其中，I,Q 输入端的放大器为差分放大器，当 I,Q 分别进入调制器后，经调制器产生了射频信号 $S(t)$, $S(t) = I(t)\cos(\omega t) + Q(t)\sin(\omega t)$, 其中 ω 为载波频率。 $S(t)$ 进入高频放大器 PA 后，由于非线性产生畸变，通过耦合器 C 把输出的一部分，经解调后，返回至输入端的差分放大器。这样就会使环精确地跟踪 I,Q 的变化。Cartesian 环的优点之一在于它把增益和带宽在两个正交的信道中加以平衡，这样就避免引入了相位推移。另外，因为 I,Q 信号本身特性特别像由数字手段人为生成的，所以人们可以使用 DSP 及 ADC 等数字信号处理器件去模拟 I,Q 信号。Cartesian 环的另一个显著优点是工作在基带，这在某些情况下是十分重要的。但值得注意的是，Cartesian 环的增益及带宽取决于差分放大器的带宽及解调器的线性程度，所以在带宽很宽的情况下，Cartesian 环线性化方法就不太适用了。

5.2.2 Polar 环法

Polar 环的基本原理是对信号的幅值和相位都进行校验，然后分别加以调整，这样就能获得较好的精度。图 5-3 是一个简单的 SSB 单边带发射器线性化结构图。

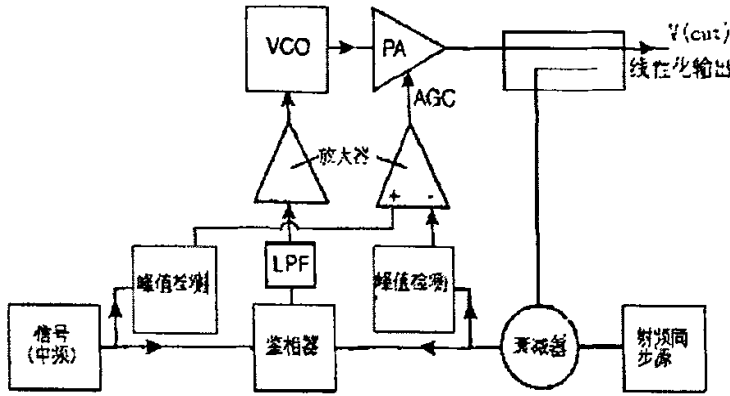


图 5-3 Polar 法结构图

输出的一部分经耦合器引出后，经过衰减，分别在幅值和相位上与原信号进行比较，幅值的比较结果经由差分放大器来调节高频功放，相位由鉴相器鉴出之后经锁相环去控制功率放大器。这样就可以对相位及幅值分别进行调节，从而提高了调节的准确度。但是在频率很高的时候，尤其是对于微小信号，检测相位差是非常困难的。另外，Polar 环的工作带宽受相位及幅值放大器的带宽限制，所以更适用于窄带通信系统。

5.3 前向网络方法

以上讨论的是闭环方法，但是无论是直接反馈法还是间接反馈法，其反馈信号都会对系统的稳定性带来一定的影响。因为反馈之路在时间上总是存在着延迟，因此在频率很高的情况下相移会很大，导致系统不稳定。于是很多人把目光转向了前向网络线性化方法。

前向网络线性化方法的思想非常简单，先把放大器的输出衰减至输入的水平，然后把它们相减，这样就只剩下畸变部分，这个畸变信号是由于放大器的非线性产生的，接着把畸变部分经由一个单独的放大器加以放大，并与原放大器输出信号相减，这样就剩下了线性放大部分。前向网络法结构如图 5-4 所示。

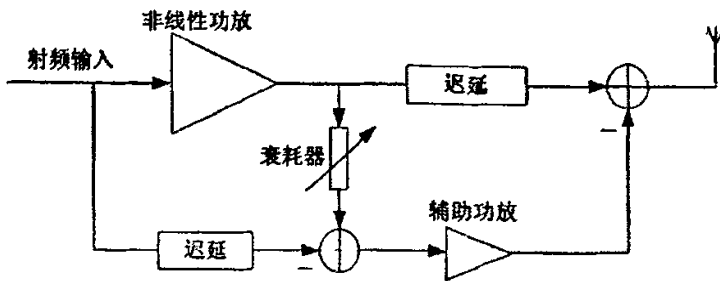


图 5-4 前向网络方法结构图

它包括两个环：信号相减环和误差消减环。信号相减环的目的在于把参考信号从主放大器输出中减去，这样就剩下畸变部分。参考支路的延迟线是为了补偿主支路的群延迟。误差消减环的作用在于把畸变部分从输出信号中减掉，从而只剩下线性部分。为了能把畸变的部分减掉，误差放大器就要把畸变部分信号放大至相应的大小，以便刚好可以与输出信号中的畸变部分相抵消。此环路中的延迟线的功能与信号消减环的是相同的。为了提高线性化的精度，可对前向网络进行嵌套，进行多重前向畸变消减。显而易见，前向网络的应用带宽要比闭环网络宽的多，同时也不存在稳定性的问题，如果嵌套足够多的话，前向网络的校正精度与闭环网络相比是不相上下的。另外，无论对于恒包络信号还是非恒包络信号它都

适用，比较适用于多载波线性调制信号。但是误差消减环路中的误差放大器常常会带来非线性问题，它对增益及相位的跟踪也不十分理想，此外，放大器的效率也比较低。总的来说，前向网络线性化技术是一种很实用的线性化技术，它还有线性化带宽不太受前馈环路的限制这一优点，特别适合于宽带应用和多载波应用，也是目前最成熟、应用最广泛的技术，同时为了达到更高线性度的改善目的，它也易于扩展成多级结构，但此时其成本和系统复杂度就要比预失真线性化系统高很多。

5.4 预失真方法

预失真技术是目前最有前景的一种线性化方法，其基本原理如图 5-5 所示，这种方法是在非线性功率放大器前端放置一个非线性单元(特征函数为 $F(|s_i|)$ 特性曲线如图中 a)，这样只要这个非线性器件的特性曲线 a 与功率放大器(特征函数为 $G(|s_i|)$)的特性曲线 b 互补，即 $F(|s_i|)G(|s_i|) = K$ (K 为常数)，就基本可以实现功放的线性化。其最初的基本思想来自于数学上的反函数思想，构造一个非线性器件，使该器件的传输特性刚好和非线性放大器的传输特性相反，信号预先经过这样一个人为的非线性失真处理后，再经非线性放大器进行放大，由于预先进行的人为失真是可以控制的，我们可以调节使之特性刚好与非线性放大器的特性相互补，最后达到线性化放大的最终目的。该方法的工作原理正如同该方法的名字一样，对信号预先进行人为的失真处理来达到线性化的目的。

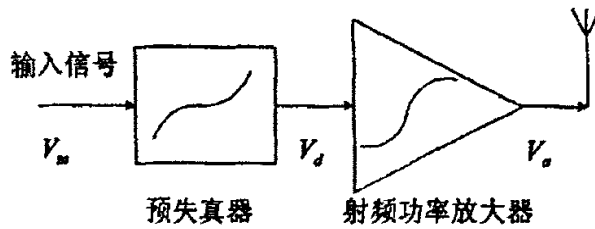


图 5-5 预失真技术系统框图

这种补偿原理如图 5-6 所示。

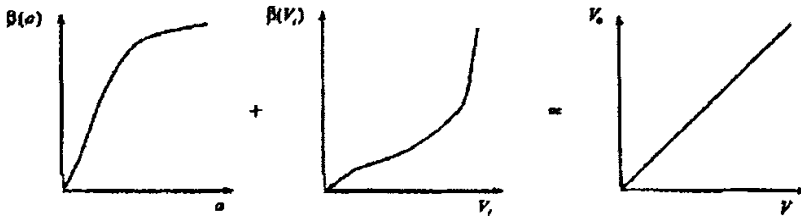


图 5-6 预失真线性补偿示意图

当然，预失真网络可以放在功率放大器的后面，但由于一些不可避免的缺点（比如：因为预失真网络部分放在了功率放大器的后面，所以预失真网络的输入功率就很高，其器件的实现相对比较困难）。因此被广泛采用的是把预失真部分放在放大器之前。这种技术又可分为三类：

第一种是射频预失真。它是对最终的射频信号进行纠正。

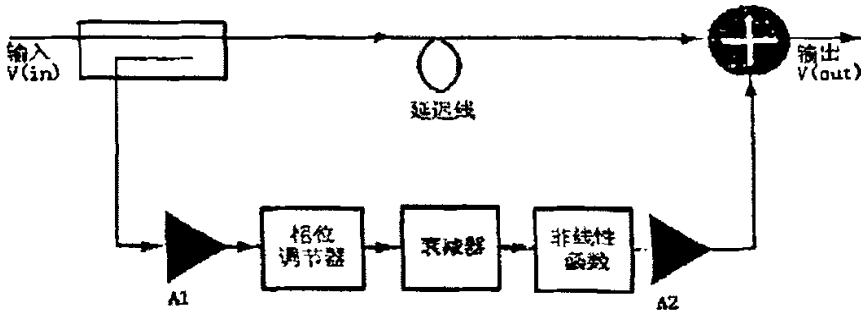
第二种是中频预失真。在这种方法中预失真（线性化）发生在中频上，这样可以把信号调制到不同频率的载波上去，效率较高，但精度没有第一种方法高。

第三种是基带预失真。人们对基带输入信号进行失真，这主要应用了 DSP 技术把预失真系数存于其中。为了避免系统参数的漂移，还引入反馈，构成了所谓的自适应失真方法。

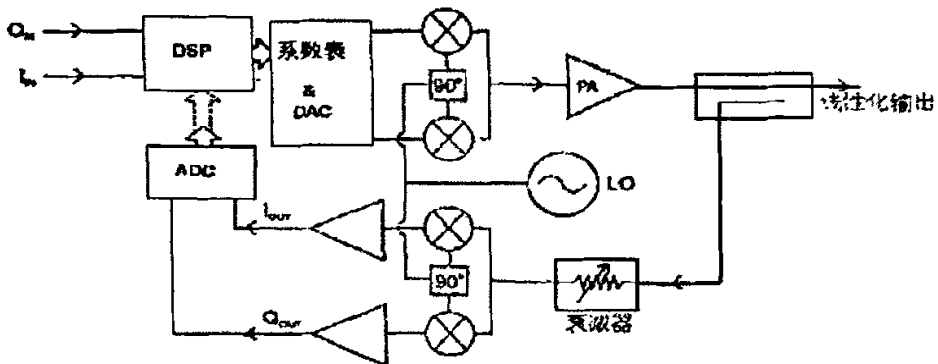
射频预失真方法具有电源效率高、成本低等优点,是目前较有发展前途的一种方法。不过,这种方法仍然需要使用射频非线性有源器件,它们的控制和调整是一个不易处理的过程。

基带预失真由于工作频率低,适合用数字电路实现,便于采用目前发展迅速的数字信号处理技术,适应性强,而且可以通过增加采样率和增大量化阶数的办法来抵消高阶互调失真。但放大器对信号幅度压缩和相位的偏移不仅仅是输入信号功率的即时函数,还一定程度上取决于上一个短暂的历史包络电平,所以存在着一定的记忆效应,这一点必须加以考虑。由于受 DSP 和 A/D 转换的限制,基带预失真工作带宽受到一定限制,另外 DSP 和 A/D 转换器件会消耗更多的功率,以及系统成本比较高等都是这种方法的不足之处。但是随着数字信号处理技术的发展,这些问题会得到解决,预失真仍然是一种很有发展前途的方法。采用基带信号预失真方法,适应性较强,而且可以通过增加采样率及增大量化阶数的办法来抵消高阶互调失真。

第一种,第二种方法在原理上非常类似,如图 5-7:



主通道包含一个时延,它主要是为了叠加时,能与次通道的信号同步。输入的高频(中频)信号的一小部分经由主通道的放大器放大后,通过一个非线性函数(通常为三次方函数),在此之前,信号经过幅值和相位调整。然后信号经过射频放大器放大与主通道的原信号相加,因为从通道上的放大器均为小信号器件,所以它们引入的失真可以忽略不计。在自适应预失真方法中引入了 DSP 器件,这主要是为了构成失真校正表(Look Up Table)。见图 5-8。根据射频输入信号的幅值对放大器的失真进行寻址;然后对事先已造好的失真校正表进行查表,从而对原信号的幅值和相位分别补偿;最后,经过预失真的信号进入放大器,在输出端我们就得到了线性的输出结果。基带预失真线性化方法的结构图见图 5-8,



它可以看成射频预失真方法与 Cartesian 环的混合方式。这主要是对基带信号进行预失真处理后,再把它们调制成射频信号,预失真方法对幅值和相位均可以进行调整,其应用带宽也比闭环系

统宽得多，同时它也存在不稳定性的问题。最主要的是预失真方法实现上比较简单，价格上也比较便宜，其精度也足够高；但由于 DSP 器件的使用，使得它的速度在某些场合下显得比较慢，许多功率也不得不消耗在 DSP 器件上。

表 1 各种线性化方法的互调失真改善效果

线性化方法	互调失真改善/dB
负反馈法	10—15
前馈法	25—40
预失真法	10—20

总结放大器线性化的几种主要方法，不难发现：闭环系统更适用于单一信道，窄带通信的情况；至于前向网络为了达到比较高的精度，要进行多重失真消减，网络比较庞大，效率较低，多用于基站发射接收系统；而数字预失真方法则能完全适应短波宽频通信的高精度，宽频带的要求，是放大器线性化的重要手段，由于我们的短波波段频率不是太高，而且随着数字器件，工艺水平的提高，使得使用数字化预失真方法线性化功率放大器成为现实，这就是本文所要研究的短波通信中功率放大器的线性化技术。

第六章 系统的仿真

为了观察数字预失真方法对放大器非线性的校正效果，我们利用 Mathworks 公司的 Matlab 软件仿真此系统。

6.1 宽频带信号仿真

方法一：直接产生需要的宽频带信号，测量其输出，并对数据进行处理。

首先产生宽频短波信号，并加入数字预失真校正网络，对输入信号进行幅度和相位上的预失真，预调整，以压缩和抑制输出信号因放大器的非线性特征而可能产生的在幅度和相位上的失真，并观察输出信号的频谱改善情况。

具体来说，宽频带信号带宽要足够宽，要覆盖多个短波波段，这样才具有代表性。我们选取的宽带信号为 4MHz，其频谱如图 6-1

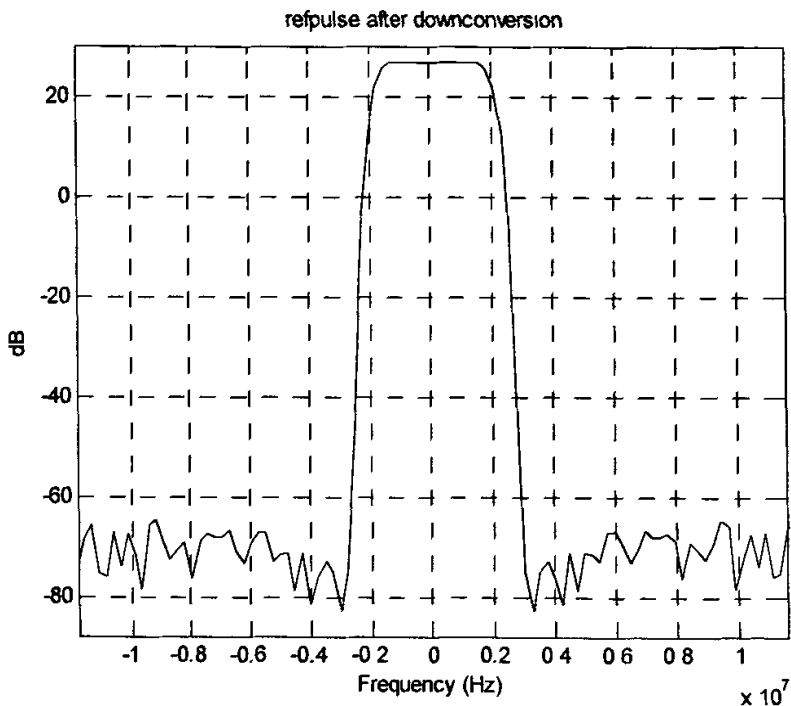


图 6-1 宽带信号频谱

另外，数据点数要足够多，这样才能取到足够多的样点，典型的去成频域低通信号，时域也就是 sinc 信号。我们取了 512 点，其时域波形如图 6-2

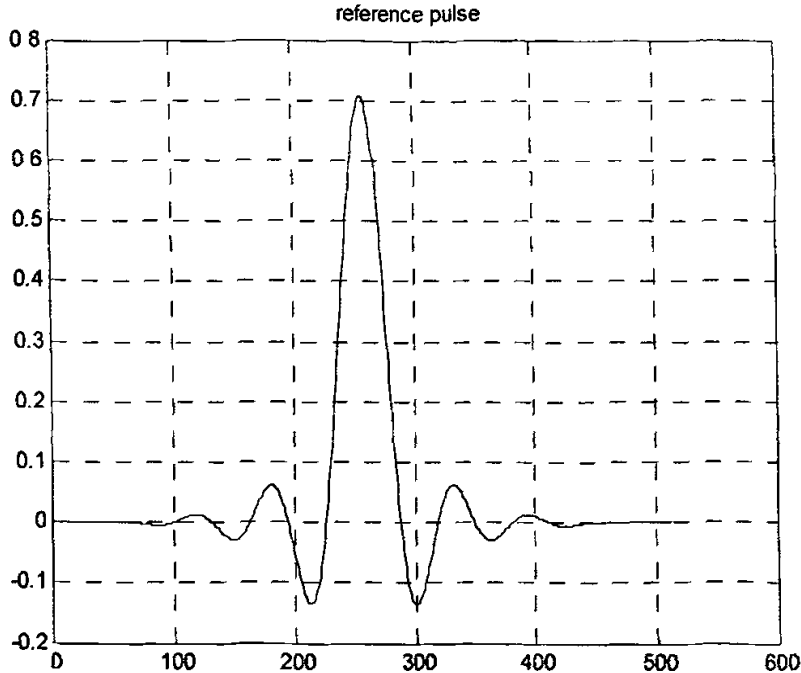


图 6-2 宽带信号时域波形

功率放大器模型选用序列展开非线性模型，当然这个模型在数据分析时是未知的。信号通过放大器后，输出信号将含有各阶互调分量，为了简单起见，可用滤波器滤除高阶互调分量，这些分量在实际中也小得可以忽略不计。通过滤波器后的信号含有放大器的信息，为了与原信号比较，要先将放大器的放大作用消去，这可通过将输出信号除以放大倍数实现（放大倍数可以用小信号的放大倍数取代）。另外，由于输出信号的延迟，在时间上，输出信号还要与输入信号对齐。经过处理后，原信号以及一一对应的输出信号均得到了，通过高阶的多项式拟合，实际上我们得到了功率放大器的传输特性，也就可以得到放大器对任意输入的输出响应。当然，由于存储空间有限，我们可以取足够的点数，以满足精度的要求。求出了功率放大器的传输特性表，我们只要构造一个与其成反函数关系的表（Look Up Table），并把这个表放在功率放大器之前，这样，LUT表和功率放大器共同作用的结果就是一个线性放大器，达到了我们的要求。通过比较原信号通过线性放大器，通过非线性放大器，以及采用预失真技术后输出的频谱，如图6-3，我们可以看出，采用预失真技术后，带外互调明显降低，但是，远离频带的底噪声也有不同程度的增强，这也是我们要努力降低的地方。

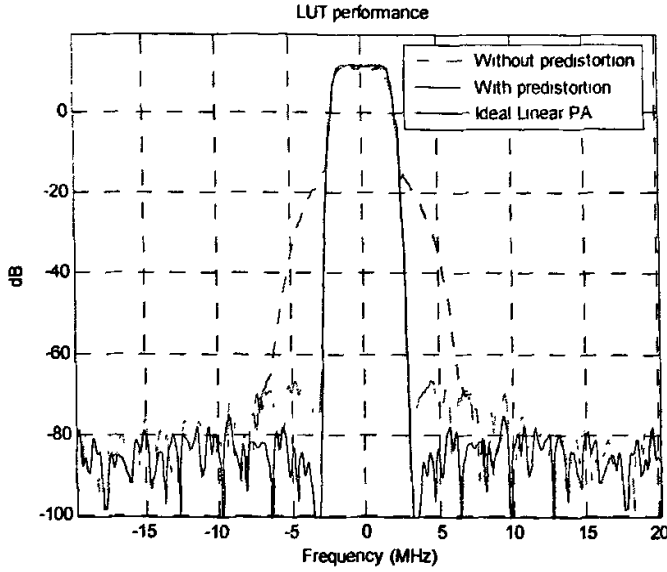


图 6-3 宽带信号通过理想放大器，非线性放大器以及采用预失真技术后的输出频谱

以上方法有一些实现上的困难，例如，当信号带宽比较大时，信号时域上比较陡峭，而为了使信号输入幅度具有代表性，信号采样点数必须足够多，这样，数据处理负担就非常大。再有，输出信号的幅度归一化，时间补偿均需要不小的计算量。特别严重的是，多项式的数据拟合对于数字信号处理器实现起来太复杂，所以这套算法在理论上非常完美，但在实现时困难重重。因此，我们重新考虑了一下，得出方案二。

6.2 窄带信号输入

由于我们要得到功率放大器对不同输入信号幅度的不同响应，我们不用一个 sinc 信号，改用多个正弦信号，即

$$x_i(t) = i\Delta a \cos(2\pi f_0 t) \tag{6-1}$$

不一样的只是它们的幅度不同，幅度相差固定常数 Δa ， i 为试验次数， f_0 为固定频率。通过功率放大器对不同振幅正弦波的非线性输出，我们可以测出放大器的特性。由于我们已经假设功率放大器在不同频率点上传输特性相同，理论上正弦波的频率在研究的范围内可以任意选取。这样， f_0 在一个频段范围内任意选取。当然，为了精度的考虑，我们可以减小正弦波的幅度差 Δa ，相应的增加了测试功放特性采用的时间和次数 i ，功率放大器预失真信号处理是基于对功放非线性失真特性的精确测定，若这种测定不够精确，就谈不上对之进行预失真处理。那么测定什么参数呢？事实上，我们只需测定功放输出信号的最大值。

对功率放大器非线性特性进行测定时，其输出信号为一具有非线性失真的正弦信号，其中心频率设为 f_0 。当然它不是一个单一频率的信号。设功放模型为

$$y(t) = x(t)(1 - ax^2(t)) \tag{6-2}$$

则当 $x(t) = \cos(2\pi f_0 t)$ 时

$$y(t) = (1-a)\cos(2\pi f_0 t) - \frac{a}{2}\cos(6\pi f_0 t) \quad (6-3)$$

即带有三次谐波，所以对功放输出信号不能进行窄带滤波，否则就测不到其非线性失真特性。

其次我们也不能采用模拟幅度检波的办法来测定其幅度，因为模拟检波器远远达不到理想。

对功放输出的信号我们只能直接进行 A/D 转换，来测定功放失真特性参数，即其输出信号最大值。

对功放失真特性的测量，我们注意到其两个特点：一是其中心频率可由我们选定，大概在 10—15MHz 之间即可；二我们只需测得其最大值。对第二个特点我们应认识到：最大值不能通过积累或滤波的方法得到，因为功放输出的是失真的正弦信号，对它进行信号处理都会引起“失真”，将不再是它本来的面目。功放输出的最大值测定必须是实实在在从 A/D 直接读到的。

设采样率足够高，我们通过计算机模拟，得到当 A/D 位数 $b=14$ 和 $b=16$ 时的两组曲线（如图 6-4，图 6-5），其它参数相同。

注：黑色代表功放输入信号频谱；

蓝色代表未加预失真处理功放输出频谱；

红色代表加上预失真处理后功放输出频谱。

可见 A/D 位数即测量精度对预失真处理效果十分明显， $b=16$ 时噪声电平较 $b=14$ 时小 6dB。

目前受器件限制，当 A/D 位数较高时，其采样率不易做高。能否用较低采样率较高位数的 A/D 呢？

下面为叙述方便，不妨设功放输出为 $y(t) = \cos(2\pi f_0 t)$ 。

对 $y(t)$ 的最大值测定时，由于采样率的原因，最大可能的误差为

$$\begin{aligned} \text{error} &= 1 - \cos\left(2\pi f_0 \times \frac{1}{2} T_s\right) \\ &= 1 - \cos(\pi f_0 / f_s) \end{aligned} \quad (6-4)$$

为充分发挥 A/D 的精度，要求

$$\text{error} < \frac{1}{2^{b-1}} \quad (6-5)$$

即

$$1 - \cos(\pi f_0 / f_s) < \frac{1}{2^{b-1}} \quad (6-6)$$

当 $b=16$ 位， $f_0=11\text{MHz}$ 时

其相位偏差 = $\pi f_0 / f < 0.0078$ 弧度（即 0.45° ）

$$f_s > 4423\text{MHz} \quad (6-7)$$

这说明如果对一个正弦信号的一个周期进行采样，来得到其最大值，那么采样率要高于 4423MHz，才能保证采到最大值。这显然不现实。实际上我们可以通过对多个周期的较低速率的连续采样，来达到同样的效果。

我们取采样率为 $f_s=75\text{MHz}$ ，则

$$y(n) = \cos\left(2\pi \frac{f_0}{75\text{MHz}} n\right) \quad (6-8)$$

每采样 75 个点，相位前进 0.5°

则

$$2\pi \frac{f_0}{75\text{MHz}} \times 75 = 2\pi m + \frac{\pi}{360} \quad (m \text{ 为整数}) \quad (6-9)$$

$$f_0 = (\text{某一整数} + 0.00139)\text{MHz} \quad (6-10)$$

实际取 $f_0 = 11.00139\text{MHz}$ 即可

$$\text{这时 } y(n) = \cos\left(2\pi \frac{11.00139}{75} n\right)$$

为保证采到最大值，所需时间为 $\frac{1}{75\text{MHz}} \times 75 \times 360 \times 2 = 720\mu\text{s}$

注意在 $720\mu\text{s}$ 期间内，我们可以得到一个正的最大值和一个负的最大值，应根据实际情况选其中之一或从两者取一折衷。

用对多个周期进行较低速率进行采样，可达到对一个周期用很高速率采样一样的效果。这种方法解决了 A/D 器件的选型问题。

测出功率放大器的特性后，我们要做的就是构造一个离散的 LUT 表，对于每一个输入，即时从表中查出预失真的值，再将其送入功率放大器，这样，经过失真的输入信号送入放大器后，得到的是与输入成线性关系的输出。这里，关键的是 LUT 表的宽度，查表的速度。表的宽度直接影响预失真的精度，仿真结果中我们将就这个进行探讨。另外，查表时索引的方法也非常重要，例如我们可以用对数索引法，这种方法输入量的变化范围大，但是不太精确。这里我们采用线性索引。查表的速度在实现时也很重要，我们结合目前的器件水平，选择了能达到 160M 的 stratix 二代。

6.3 仿真结果

我们取两个正弦波，频率分别为 11M，17M，它们的频谱如图 6-4 中黑线所示；

当它们通过非线性放大器以后，由于产生互调，频谱如图中蓝线所示；当加入线性化校正网络后，频谱如图中红线所示。由于校正的效果与 A/D 转换器件的宽度，LUT 表的数据长度(能够存储的数据个数)有关，我们可以使得 A/D 位宽 $b=14$ ，LUT 表的数据长度 2^{14} ，仿真结果如图 6-4 和图 6-5：

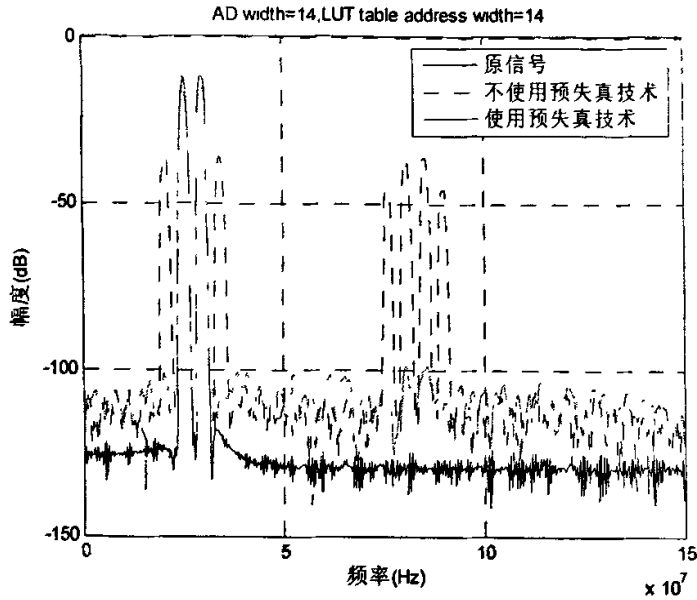


图 6-4 AD 位宽 14, LUT 表长度 2^{14} 时的仿真结果

A/D 位宽 $b=16$,LUT 表的数据长度 2^{14} , 仿真结果如图:

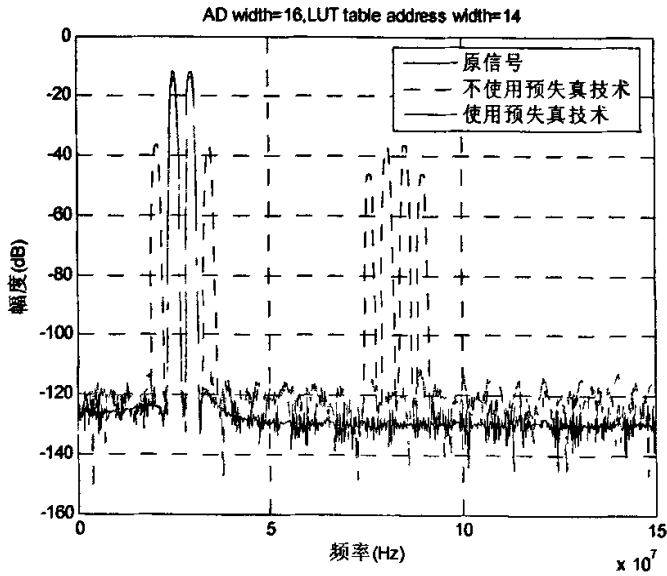
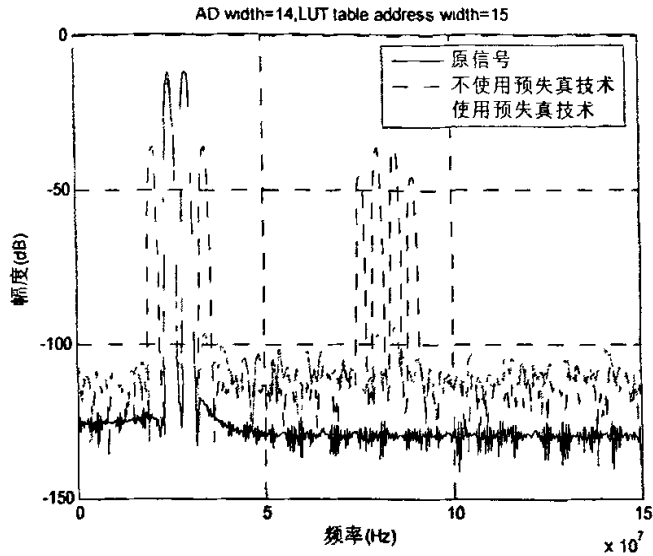


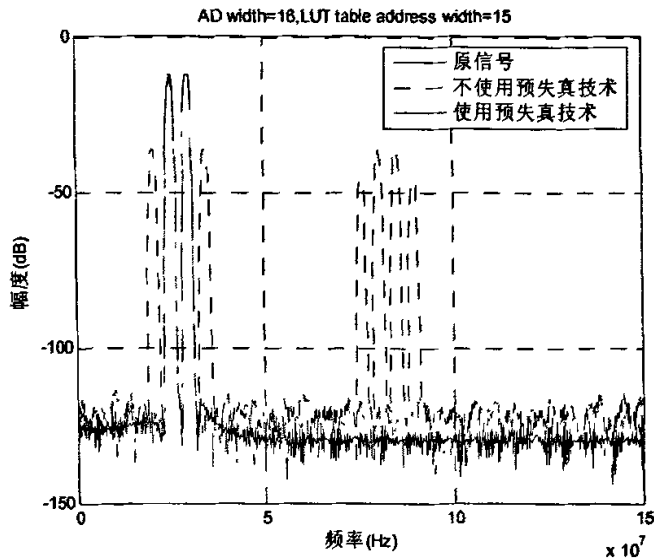
图 6-5 AD 位宽 16, LUT 表长度 2^{14} 时的仿真结果

由以上两张图可以看出,对于相同的 LUT 表长度,更多位数的 A/D 器件获得的性能在互调量上相差不大,但是在底噪声性能上有提高,大概有 10dB。

A/D 位宽 $b=14$,LUT 表的数据长度 2^{15} , 仿真结果如图 6-6:

图 6-6 AD 位宽 14, LUT 表长度 2^{15} 时的仿真结果

A/D 位宽 $b=16$, LUT 表的数据长度 2^{15} , 仿真结果如图 6-7:

图 6-7 AD 位宽 16, LUT 表长度 2^{15} 时的仿真结果

在分析以上 4 张图, 我们又可以看到, 当 LUT 表数据长度达到 2^{15} 时, 使用预失真技术已经接近理想性能, 当然, 这里没有考虑到噪声的影响。这样的存储空间需要大约 500k 比特, 这在选用器件时是一个关键指标。

第七章 系统的实现

7.1 芯片介绍

采用的主要芯片有 stratix II 系列中的 EP2S30F484C5, TMS320VC5410, ISL5217, 下面简单介绍一下它们的主要功能。

7.1.1 FPGA Stratix II 器件系列特性

Altera Stratix™ II FPGA 基于与 Stratix 器件相同的业界推崇的功能组，并有一些关键的改进。Stratix II 器件具有崭新的革新性逻辑结构，它和同等的 FPGA 相比，在更低的成本上提供更高的性能和更大的逻辑容量。Stratix II 器件具有多达 180K 个等效逻辑单元，是 Stratix 器件容量的两倍，比任何同类 FPGA 产品大得多。Stratix II 器件拥有强大的系统级功能，具有无与伦比的设计灵活性和高性能系统集成性，如表 2 所列：

表 2 stratix II 功能一览

功能	说明
结构性能和效率	
业内最大的 FPGA	Stratix II FPGA 采用前沿的 90nm 技术构建，能够提供无与伦比的密度和逻辑效率。Stratix II 器件比相竞争 FPGA 多出 5% 的逻辑、50% 的存储器，DSP 资源多出 4 倍，而用户 I/O 多出 21%。Stratix II 适用于迫切需要在 ASIC 下单之前对设计进行验证的 ASIC 原型应用。
最快的 FPGA 性能	数字信号处理 (DSP) 模块和 TriMatrix™ 存储器等新的逻辑结构、创新特性以及鲁棒的软件工具使 Altera 能够提供有史以来业内最快的 FPGA。
新的创新逻辑结构	Stratix II FPGA 是创新逻辑体系结构的产物，与前一代产品系列相比，其性能平均快出 50%，而逻辑占用降低 25%。
Stratix II 及 Stratix 器件的差别	Stratix II 架构是业界最快的 FPGA 架构，在极其成功的 Stratix 架构之上提供了先进的功能，而且还具有其它功能如新的逻辑结构、带动态相位调整 (DPA) 电路的源同步信号和采用配置比特流加密技术的设计安全技术。
源同步信号、高 I/O 带宽和高速接口	
Stratix II 器件中的源同步信号 I/O 标准	Stratix II 器件具有 152 个接收机和 156 个发送机通道，支持高达 1Gbps 数据传输速率的源同步信号。
Stratix II DPA	Stratix II 器件具有嵌入 DPA 电路，消除了使用源同步信号技术长距离传送信号时由偏移引发的相位对齐问题从而简化了印刷电路板 (PCB) 布局。
差分 I/O 支持	Stratix II FPGA 支持高达 1Gbps 的高速差分 I/O 信号，满足新兴接口包括 LVDS、LVPECL 和 HyperTransport™ 标准的高性能需求。
Stratix II 器件中的单端 I/O 标准	Stratix II 器件支持现今对系统需求很严格的大带宽、单端 I/O 接口标准 (SSTL、HSTL、PCI 和 PCI-X) 的需求。
源同步协议	Stratix II 器件支持多种高速接口标准 (SPI-4.2、SFI-4、10G 以太网 XSBI、HyperTransport、RapidIO™、NPS1 以及 UTOPIA IV)，具有高度的灵活性和快速的面市时间。

设计安全	
Stratix II 器件中的设计安全性	Stratix II 器件采用 128 位高级加密标准 (AES) 算法对配置比特流进行加密, 支持设计安全性。
大存储带宽和高速外部存储器接口	
Stratix II 器件中的 TriMatrix 存储器	Stratix II FPGA 中的 TriMatrix 存储器具有多达 9Mbit 的 RAM。这种先进的存储结构包括三种大小的嵌入存储器块——M512、M4K 和 M-RAM 块, 可配置支持多种特性。
Stratix II 器件中的外部存储接口	Stratix II 器件提供先进的外部存储接口, 允许设计者将外部大容量 SRAM 和 DRAM 器件集成到复杂系统设计中, 而不会降低数据存取的性能。
高性能数字信号处理	
Stratix II DSP 块	Stratix II 器件包括高性能的嵌入 DSP 块, 它能够运行在 370MHz, 并为 DSP 应用进行优化。DSP 块消除了大计算量应用中的性能瓶颈, 提供可预测和可靠的性能, 这样既节省资源又不会损失性能。
Stratix II 器件中的 DSP 性能	Stratix II 器件具有比 DSP 处理器更大的数据处理能力, 实现最大的系统性能。
Stratix II 器件中的软核乘法器	Stratix II 器件提供了灵活实现的软核处理器, 它可以配置成不同的数据宽度和延迟。软核乘法器除了提供 DSP 块外还具有非常高的 DSP 吞吐量。
系统时钟管理	
Stratix II 时钟管理电路	每个 Stratix II 器件具有多达 16 个高性能的低偏移全局时钟, 它可以用于高性能功能或全局控制信号。另外, 每个区域八个本地 (区域) 时钟将任何区域的时钟总数增加至 24 个。这种高速时钟网和充裕的 PLL 紧密配合, 确保最复杂的设计能够运行在优化性能和最小偏移的时钟下。
Stratix II 时钟管理特性	Stratix II 器件具有多达 12 个可编程 PLL, 具有健全的时钟管理和频率合成能力, 实现最大的系统性能。PLL 具有高端功能, 包括时钟切换、PLL 重配置、扩频时钟、频率综合、可编程相位偏移、可编程延迟偏移、外部反馈和可编程带宽。这些功能运行设计者管理 Stratix II 器件内外的系统时序。

EP2S30F484C5 的资源有:

1 33880 个 LE;

2 202 个 M512 模块, 每个大小为 512 比特, 144 个 M4K 模块, 每个大小为 4K 比特, 1 个 MRAM 模块, 每个大小为 512K 比特, 总的存储空间为 1369728 比特;

3 DSP 模块 16 个, 每个 DSP 模块包括 4 个 18 位的乘法器以及累加模块, 可以很方便地配置成 FIR 滤波器的形式, 也可以独立开来, 配置成 64 个 18 位的乘法器;

4 增强型的 PLL2 个, 可以输入输出, 快速型的 PLL4 个, 时钟模块可以配置成各种工作方式, 以满足不同的需要;

5 用户 I/O 口达到 334 个, 可以满足大部分的需要。

7.1.2 数字信号处理器 TMS320VC5410

数据总线 16 位, 地址总线 20 位, 定点单周期执行时间为 10ns(100MIPS), 可用的数据空间为 64K × 16bit, 可用的 I/O 空间为 64K × 16bit, 可用的程序空间最大为 1M × 16bit。

外部接口包括 3 个 McBSP 串口, 一个 HPI8, 一个内部锁相环, 一个定时器。

7.1.3 上变频器 ISL5217

ISL5217 可编程上变频器 (QPUC) 是一个适用于 QASK/FM/FDM 调制, 高质量应用的上变频器。它内部包括成形滤波器, 插值滤波器, 复调制, 以及载波 NCO。每个上变频器能产生 4 路 FDM 信号。ISL5217 支持矢量调制 (IS-136,EDGE,IS95,TDSCDMA,CDMA-2000-1X-3X,WCDMA,UMTS) 和 FM 调制(AMPS,NMT,GSM)。在矢量调制模式下, QPUC 输入 16 位的 I,Q 数据, 输出各种 AM 和 PM 调制数据。QPUC 还有两种 FM 调制模式。在 FM 的脉冲成形模式下, 16 位数据首先成形滤波, 再进行 FM 调制。这种模式适用于 GMSK 调制方式。在 FM 带限模式下, 16 位数据直接进行 FM 调制, 输出前经过带限滤波。这种模式适用于模拟 FM 和 FSK 调制方式。

QPUC 还有 NCO 驱动插值滤波器, 它可以完成整数倍插值。这使得镜像频率很容易处理。

QPUC 在最大输出频率 104M 上提供超过 100dB 的频谱抑制能力, 输入频率最大可达 6.5M。

QPUC 包含一个主机接口, 可以方便地配置以及输入基带信号。输出数据位宽达 20 位, 32 位可编程 NCO, 48 位符号同步 NCO。

7.1.4 DA 转换芯片 AD9777

AD9777 是一个 16 位高性能, 含可编程 2/4/8 倍的插值滤波的 DA 芯片。它可以通过一个 SPI 口进行配置, 以完成不同的功能。其中包括可选 2/4/8 倍的插值, 数字调制且能抑制镜像; 可编程的增益和 I/Q 失调控制; 可编程的内部时钟分频; 二进制原码或补码输出; 单端口或者双端口模式。

可编程 2/4/8 倍插值可以降低重建滤波器的要求, 同时, 增强 DA 的通带噪声/失真性能。独立的通道增益和失调设置可以补偿模拟调制的边带抑制误差。6dB 的增益调整可以控制 DAC 的输出功率。

AD9777 可以完成数字调制和镜像抑制。在这种模式下, AD9777 输入 I 和 Q 路复信号, 产生一个正交 IF 信号和他的正交分量, 将这个重建的正交中频载波与模拟正交调制组合, 就可以完成镜像抑制的上变频。在另一种直接 IF 模式下, 可以把原始的基带信号直接搬移到某个中频, 镜像频谱同时存在。

AD9777 具有灵活的差分或单端时钟接口, 最高 400M 输出带宽。内部有一个锁相环可以产生所需的高频时钟。如果外部时钟源质量高它也可以关闭。双端差分输出电流可编程: 从 2mA 到 20mA。整个器件功率在 1.2W 以内。

7.1.5 AD 转换芯片 AD9244

AD9244 是一个单端 5V 供电, 14 位, 65M 的 AD 芯片, 由于内部采用了流水线技术, 它能保证在整个温度范围内性能的稳定性, 它在 65M 时功率只有 590mW, 时钟采用差分时钟, 差分非线性误差在 $\pm 0.6LSB$ 。

7.2 系统实现框图

整个系统框图大致如图 7-1:

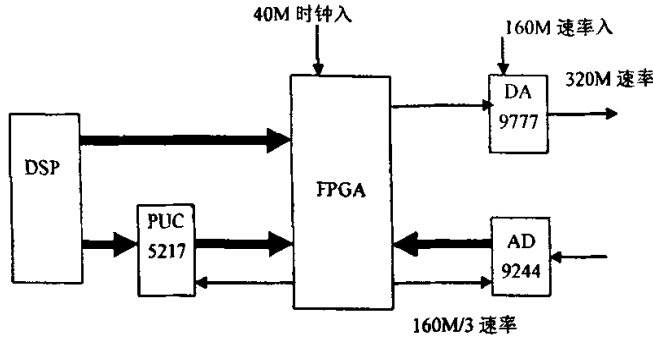


图 7-1 预失真系统框图

平台的构成:

DSP5410, 完成 4 路短波 SSB 信号的调制功能, 以后可以用 TI 的 6000 系列 DSP 取代, 完成多路短波 SSB 信号的调制。DSP 的调制信号输出给上变频器 ISL5217, 它完成将 DSP 输出的数字信号变频到更高频率 80M。FPGA 收到 80M 的数字信号后, 先滤除带外噪声, 低通滤波器的通带频率为 30M, 阻带频率为 80M, 设计阶数为 32 阶, 可以达到 80dB 的衰减, 在滤波的同时可以完成 2 倍插值, 这样, 在进入查找表前, 信号采样率达到 160M。160M 的 16 比特信号就实时地从 LUT 中查出预失真值, 并输出。在输入功率放大器以前, 还需将数字信号转换成模拟信号, 这由 AD9777 完成。

在反馈回路中, AD9244 以 160M/3 采样反馈信号, 并送入 FPGA 作比较, 求出正弦波的最大最小值, DSP 再通过与 FPGA 的接口读入 14 比特的反馈数据, 通过对发射正弦波的幅度与接收正弦波幅度的比较, 我们可以得到功率放大器的非线性工作曲线, 通过分析, DSP 得出预失真值, 并将它们写入 FPGA 中的 LUT 表, 这样, 测试阶段结束了, 此后, 系统进入正常工作状态。

系统中各种时钟的产生:

高速系统中时钟设计非常重要, 因此我们主要利用 FPGA 内部的锁相环产生, 首先把 40M 外部时钟倍频到 160M, 再利用锁相环产生各种时钟 (不同频率, 不同相位), 有输出给 ISL5217 的 80M 时钟, 有输出给 AD9777 的 160M 时钟, 还有输出给 AD9244 的 160M/3 时钟等等。

整个系统的时钟关系如图 7-2:

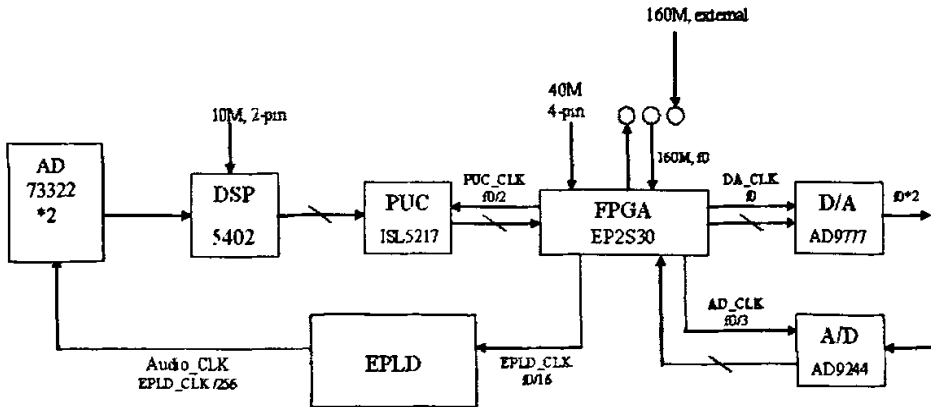


图 7-2 系统硬件框图

7.2.1 插值滤波器

我们采用 FPGA Stratix II 这款芯片的目的主要有两个：

一个是做一个插值滤波器，使得采样率达到我们需要的 160M，这可以通过一个 2 倍插值来实现，

在设计滤波器是又有两种方法：

1 插值滤波器的多相结构：

考虑一个 16 阶的 4 倍插值低通滤波器，输出可以表示为：

$$y(n) = \sum_{i=0}^{15} h(n-iI)x(i)$$

由于是零值内插，仅有 $x(0), x(4), x(8)$ 和 $x(12)$ 非零。第一个滤波输出 $y(0)$ 仅取决于 $h(0), h(4), h(8)$ 和 $h(12)$ 。表 3 显示了得到输出需要的滤波器系数：

表 3 输出采样点与滤波器系数的关系

输出采样点	需要的滤波器系数	多相滤波器的脉冲响应
$y(0), y(4) \dots$	$h(0), h(4), h(8), h(12)$	$h_0(n)$
$y(1), y(5) \dots$	$h(1), h(5), h(9), h(13)$	$h_1(n)$
$y(2), y(6) \dots$	$h(2), h(6), h(10), h(14)$	$h_2(n)$
$y(3), y(7) \dots$	$h(3), h(7), h(11), h(15)$	$h_3(n)$

图 7-3 显示了多相滤波器的一种结构，四个四阶的多相滤波器共用同一个硬件，一个 DSP 模块可以完成 4 阶，位宽 18 的 FIR 滤波。多路复用器可以在每个 4 倍时钟周期（可以通过内部的锁相环产生）更新系数值，第一个 4 倍时钟周期载入 $h_0(n)$ ，第二个 4 倍时钟周期载入 $h_1(n)$ 等等。表 3 可以看到系数载入的过程，输出 $y(n)$ 的时钟周期为 4 倍输入时钟。

表 4 各个时钟周期的输出

4 倍时钟周期	周期输出	操作
0	$y_0 = x(n)h(0) + x(n-4)h(4) + x(n-8)h(8) + x(n-12)h(12)$	输出 y_0
1	$y_1 = x(n-1)h(1) + x(n-5)h(5) + x(n-9)h(9) + x(n-13)h(13)$	输出 y_1
2	$y_2 = x(n-2)h(2) + x(n-6)h(6) + x(n-10)h(10) + x(n-14)h(14)$	输出 y_2
3	$y_3 = x(n-3)h(3) + x(n-7)h(7) + x(n-11)h(11) + x(n-15)h(15)$	输出 y_3

表 5 各时钟周期需要的滤波器系数

4 倍时钟周期	载入的滤波器系数	相应的 RAM/ROM
1, 5...	$h(0), h(4), h(8), h(12)$	0,1,2,3
2, 6...	$h(1), h(5), h(9), h(13)$	0,1,2,3
3, 7...	$h(2), h(6), h(10), h(14)$	0,1,2,3
4, 8...	$h(3), h(7), h(11), h(15)$	0,1,2,3

由于 FPGA 内部有完整的 DSP 模块专用于 FIP 滤波，这可保证速度，精度上的要求，故我们把 FPGA 的内部乘法器配置成如图 7-3：

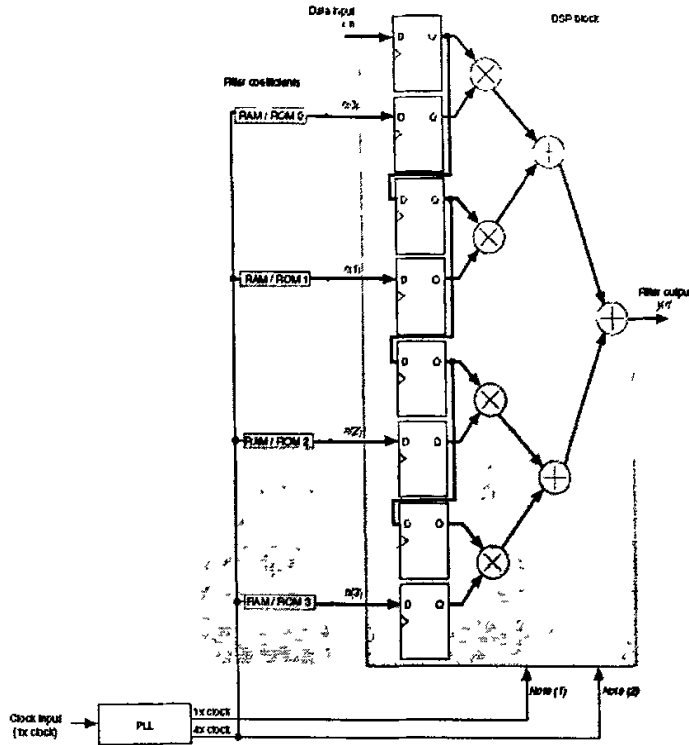


图 7-3 FPGA 内部的 DSP 模块配置图

在这种方案下，由于乘法器工作在高速率下，故对器件速度要求较高，对乘法器的数量要求降低，只有 1/4。

当我们选择 2 倍插值滤波时，其结构如图 7-4：

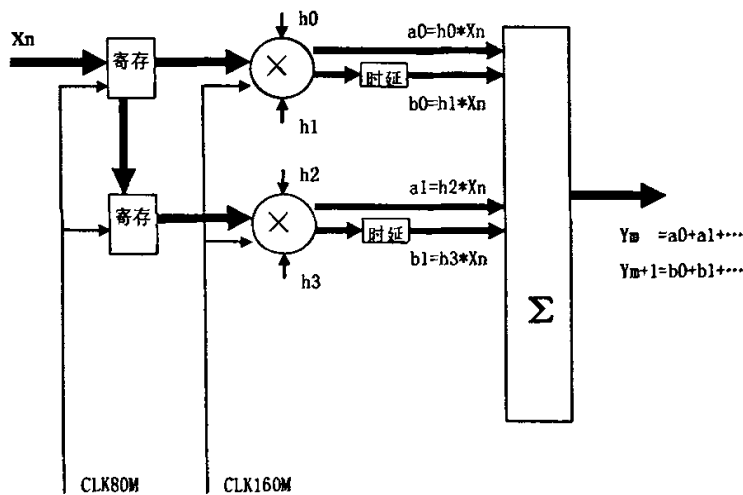


图 7-4 2 倍插值 FPGA 的内部配置图

下面考虑另一种方案，就是用乘法器的数量换取速度上的降低，如图 7-5

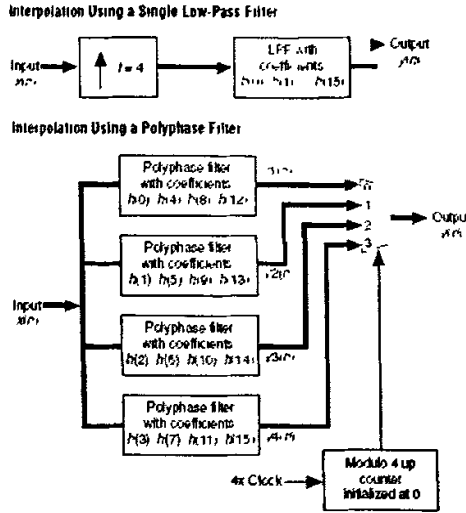


图 7-5 插值滤波器多相结构图

在这种方案中，乘法器运行在低速率，只需在输出端加一个多路选择器即可。这种结构缺点是增加了乘法器的个数，我们所用的器件完全能够满足。

7.2.2 LUT 表

另外利用大容量的存储空间作 LUT 表，完成实时的查表输出功能。如图 7-6

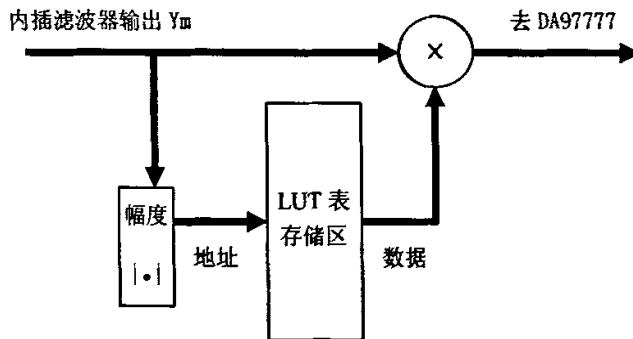


图 7-6 FPGA 内部 LUT 表结构图

对于 LUT 表，由于要用 DSP 对其进行读写，故在 FPGA 中，必须有一个模块控制 LUT，使得在 DSP 对其读写时交由 DSP 控制，而当 FPGA 查表输出时由 FPGA 控制。

7.2.3 跨时钟域问题的处理

由于我们要用 DSP 的地址线数据线扩展出控制线，故了解一下 DSP 的 I/O 口也是必要的。如图 7-7 和图 7-8:

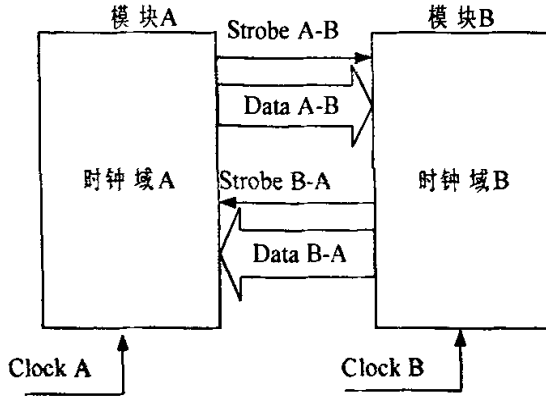


图 7-9 跨时钟域问题

图 7-9 中有两个模块，A 和 B。A 模块时钟为 Clock A，B 模块时钟为 Clock B，并且假设 Clock A，Clock B 频率没有任何关系，完全独立。模块 A 需要发一个选通信号(Strobe A-B)以及数据(Data A-B)给 B。作为应答，B 返回 Strobe B-A 以及 Data B-A。A,B 两个模块之间的信息传输必须完全可靠。要达到这个目的，就必须解决跨时钟域的几个问题。

跨时钟域问题类似于异步输入问题。既然不同时钟没有任何关系，从模块 A 输出给模块 B 的输入就是个异步输入，传统的异步输入同步的方法如图 7-10:

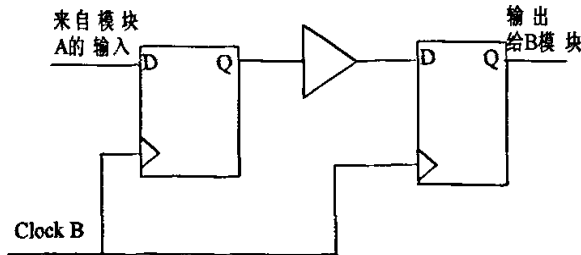


图 7-10 对异步输入同步

图 7-10 中用了 2 个 D 触发器，两步完成同步一般来说已经足够。这种交换信息的方法有一个缺点。如果 Strobe 信号是一个脉冲，并且脉冲宽度小于后面的模块时钟周期，后面的模块可能会看不到。但是如果两个模块间的 Strobe 信号是电平而不是脉冲，就不存在这样的问题。然而，这种方法对于双向握手需要 4 电平才能完成。翻转方法是解决这一问题的有效方法，如图 7-11:

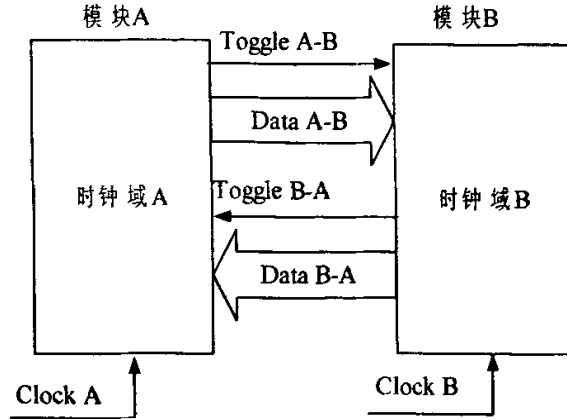


图 7-11 用翻转信号解决跨时钟域问题

在这种情况下，信号 Toggle A-B 的翻转表明数据 (Data A-B) 有效，这种翻转可以从低变为高，或者从高变为低，意义完全一样：数据有效，如图 7-12：

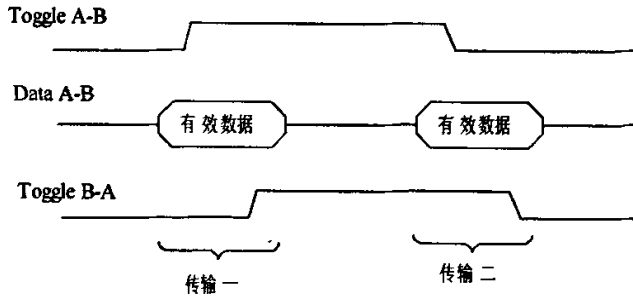


图 7-12 翻转信号时序

从图 7-12 中可以看到一次完整传输包含两个事件：Strobe 信号翻转；在接受端 Strobe 信号必须同步，以保证数据总线上的数据在跨越任意时钟域时可靠地接收。

方法二：沿读写

如图 7-7，我们可以，用 Strobe 信号上升沿写入数据；同样在 Strobe 信号的下降沿读入数据，这种方法相当于将 Strobe 信号作 LUT 表的读写时钟，如果 FPGA 期间能同时在上升沿下降沿工作则完全没有问题，如果不能则用方法一。

方法三：电平读写

不管两个时钟域如何异步，我将 DSP 的 Strobe 信号延时（具体的延时时间要根据 DSP 的 CPU 速率，以及接口时序计算确定），用一个高速时钟同步这两个时钟域，并且也后面 LUT 表的读写时钟就用这个高速时钟，读写使能同步过的 DSP 的读写使能信号，这种方法在读写 LUT 时可能在一个读写周期内对 LUT 进行多次读写，但是不会破坏数据完整性与可靠性。

考虑到后面 LUT 表是同步内存，且工作速率比较高，我们采用了方法三，经过校验，数据读写完全可靠。

采用这种方法设计的 DSP 与 FPGA 的通信协议如下。

为了增加 FPGA 的灵活性，我们可以用 DSP 控制 FPGA，使其完成不同的功能。

设计目的：

- 1 DSP 要能控制 FPGA 的内部差值滤波器的使能;
- 2 DSP 要能控制 LUT 表的控制权转换;
- 3 DSP 要能控制读写 A/D 模块处理后的数据 (最大最小值);
- 4 方便以后的扩展使用。

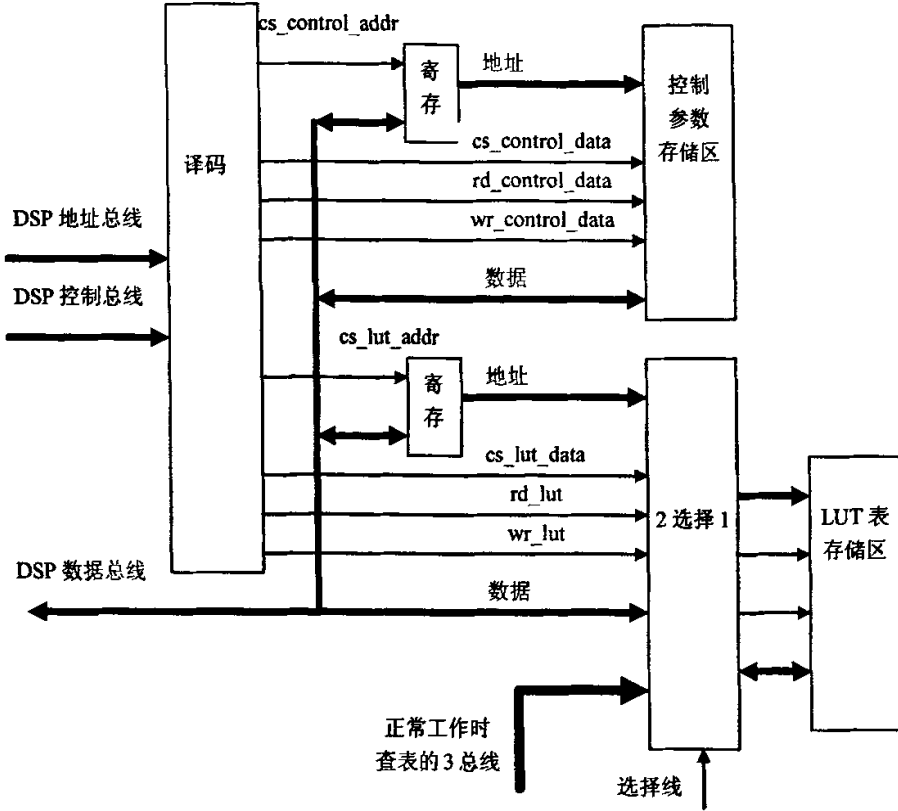


图 7-13 DSP 与 FPGA 通信模块示意图

整体的方案如图 7-13，即在 FPGA 中，FPGA 的插值滤波器模块，LUT 模块与 DSP 之间增加一个译码模块，该模块完成以上设定的功能。接口协议如下：

与 DSP 接口：

表 6 DSP 与 FPGA 的地址映射

DSP 地址两根地址线	D15..D0 数据
00	控制寄存器地址
01	读写控制寄存器数据
10	LUT 地址
11	读写 LUT 数据

控制寄存器定义

表 7 FPGA 控制寄存器定义

地址	D2	D1	D0	复位值
0000H 复位		1: 插值滤波器复位	1: 全局软复位,控制寄存器恢复默认值	
0001H 插值滤波器使能			0: 不插值; 1: 插值 (2 倍)	0000H
0002H LUT 受控选择			0: 正常工作 1: 由 DSP 控制	0000H
0003H 预失真系数选择			0: 用给定系数 1: 从 LUT 读出	0000H
0004H 功放输出数据		清最大值 1 有效	1: 搜索最大值 0: 停止搜索	0000H
0005H 功放输出正最大值	16 位数据寄存器			
0006H 功放输出负最大值	16 位数据寄存器			
0007H 预失真系数	16 位数据寄存器(无符号数 FFFFH 对应 1)			FFFFH

DSP 要配置 FPGA 的控制寄存器, 首先往 I/O 口 1000h 写控制寄存器的地址选择如上的 8 个控制寄存器 (可以扩展), 再将控制寄存器的值写入 I/O 口 2000h; 读出控制寄存器的值过程同上。这里有几个寄存器不太一样, 那就是三个数据寄存器 0005H, 0006H, 0007H, 他们的读写也被当作控制寄存器来做。

DSP 要向 LUT 表写数据方式也类似, 首先往 I/O 口 5000h 写要写入的 LUT 表的地址, 再将要写入地址的数据写入 I/O 口 6000h。DSP 要从 LUT 表读数据类似。

串口扩展:

由于应用的需要, 我们需要两个串口, 这可以由 CPLD 很方便地完成。这占用了 DSP 的两个 I/O 空间: 3000h, 4000h。

7.2.4 反馈回路

为了获得功率放大器的非线性特性, 必须有一个反馈回路, 它将功率放大器的射频输出通过接收天线耦合回来, 这个信号应当是一个失真的正弦信号, 将这个失真的正弦模拟信号转换成数字信号, 求出数字信号的最大最小值, 我们就得到了失真信号的幅度。反馈回路中的 FPGA 功能如图 7-14

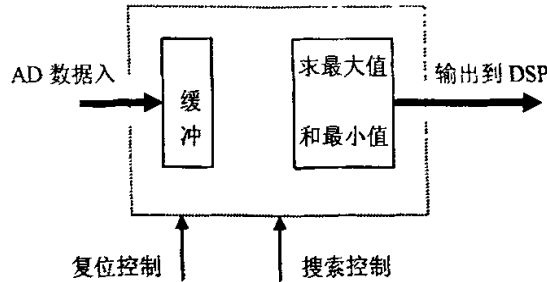


图 7-14 FPGA 中处理 AD 数据模块功能图

AD9244 是一个小于 60M 的 14 比特 AD 转换器件, 我们的时钟频率在 160M/3, 在 FPGA 内部, 有两个数据寄存器, 分别保存从 AD 器件输出数据的最大最小值, 当 FPGA 内部的控制寄存器控制复位时, 这两个寄存器复位, 其中, 最大值寄存器复位值 8001H, 最小值寄存器复位值 7FFFH, 在退出复位状态, 进入搜索状态后, 每一个 AD 转换的时钟周期内, 比较模块比较当前输入与两个寄存器的值的大小, 如果当前输入大于最大值寄存器, 则将当前输入写入最大值寄存器; 同样, 如果当前输入小于最小值寄存器, 则将当前输入写入最小值寄存器。在搜索控制停止搜索后, 比较模块停止比较, 两个数据寄存器值不再更新, 等待 DSP 读取。

7.2.6 FPGA 的配置

stratix II 系列器件的配置方法有 5 种, 分别是: FPP,AS,PS,PPA,JTAG,所有配置器件可以是外部控制器 (MAX II 器件或者微控制器) 或者专用配置器件。针对我们的系统, 涉及到的配置方法有 PS,JTAG。

在调试时, 由于我们都是用的 Altera 公司的产品, CPLD 和 FPGA 可以公用一个 JTAG 口, 只要 CPLD 和 FPGA 连成如图 7-15 所示即可。

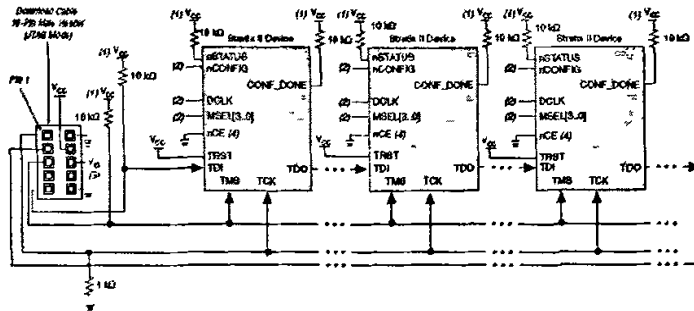


图 7-15 下载电缆多器件 JTAG 配置方式

说明: 1 上拉电阻的电源应与下载电缆上的电源相连;

2 引脚 nCONFIG,MSEL[3..0]的配置要支持一种非 JTAG 配置, 这样才能采用非 JTAG 在正常工作时配置 stratix II;

3 引脚 6 在这里不连;

4 nCE 引脚必须接地或者置低, JTAG 配置才能成功;

5 对于我们的应用, 只需将另一个 stratix II 器件换成 CPLD 即可。

在实际工作中, FPGA 的配置通常通过外部器件完成, 如图 7-16 所示:

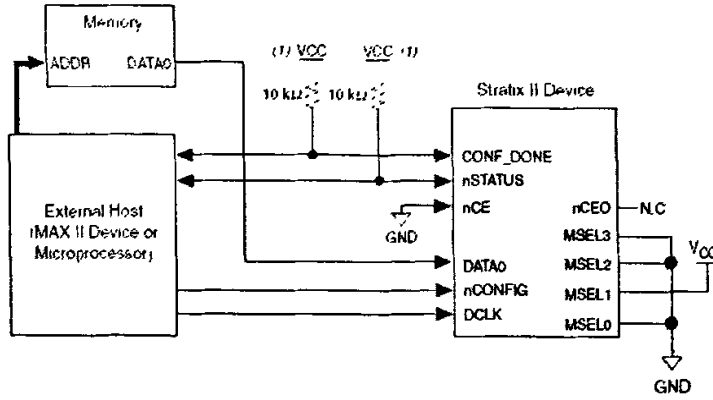


图 7-16 外部主机单个器件的 PS 配置方式

对于各种配置方法，采用可选的配置方法的硬件详细连接如图 7-17：

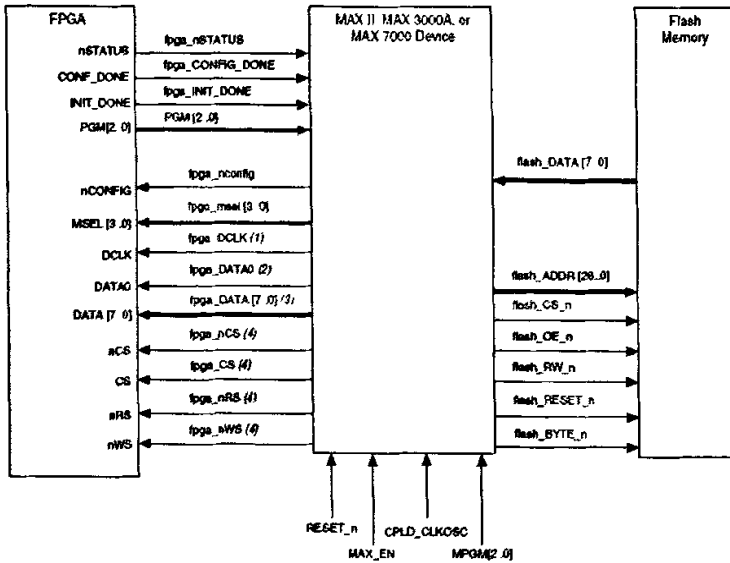


图 7-17 用 MAX 配置 FPGA 的详细连接图

考虑到如果用 MAX II 器件做控制器又会增加成本，而本实验中又会用到 DSP，故可将控制部分由 DSP 完成，由于 FPGA 的配置文件比较大，所以可以考虑将与 DSP 的文件一起存放。

DSP 在 PS 方式下配置要产生的时序如图 7-18：

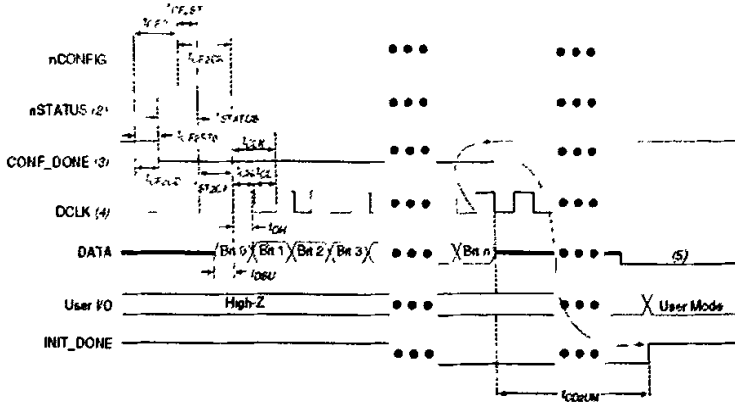


图 7-18 FPGA 在 PS 方式下的配置时序图

配置前 FPGA 处于 RESET 状态, 此时 nCONFIG,nSTATUS 为低, DSP 在 PS 方式下配置步骤如下:

1 产生配置初始化信号, 将 nCONFIG 拉高;

2 一旦 FPGA 检测到 nCONFIG 被拉高, FPGA stratix II 脱离 RESET 状态, 并释放 nSTATUS, 此时, nSTATUS 将被上拉电阻拉高。此后 FPGA stratix II 将可以在任意时刻接受配置数据;

3 从 FLASH 里读入存放好的配置数据(格式可以 RBF,HEX,TTF),每次读入 16bit 的数据, 并且按从高到低一 bit 一 bit 传输。

4 由于 FPGA stratix II 在 DCLK 的上升沿锁住数据, 故 DSP 要在传送数据的同时用一根数据线传输时钟信号, 我们的做法是用 CPLD 扩展 DSP 的数据口, 分别用两根数据线作为 DCLK 线,DATA 线。如图 7-19 所示:

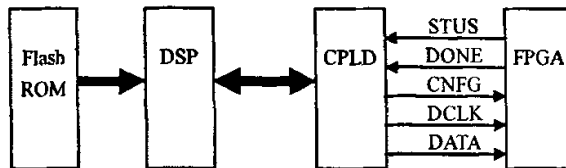


图 7-19 DSP 通过 CPLD 给 FPGA 配置框图

这样, 配置数据首先通过 DSP 的程序空间从 Flash 中读出来, 再通过 DSP 的 I/O 口 7000h 就被源源不断送入 FPGA stratix II, 直到 CONF_DONE 变为高。当 FPGA stratix II 成功收到配置数据后, 它将释放 CONF_DONE, CONF_DONE 被上拉电阻拉高, 此后 FPGA stratix II 将进入初始化状态;

初始化状态用户不必关心, 只是在初始化完成以后, FPGA stratix II 将 INIT_DONE 拉高, FPGA stratix II 最后进入用户模式状态, 配置过程就结束了。

以上讨论的是配置数据已经存放在 FLASH 中的情况, 那么我们怎么把多达 500Mbit 的数据写入 FLASH 呢?

如果数据文件不是很大, 通常的做法是在 DSP 程序里定义一组数据, 这样 DSP 运行后, 把数据读入内存, 再一个个写入 FLASH。对于 5410 来说, 内存只有 8k, 不可能放得下这么大的数据。我们的办法是用 DSP 扩展的串口接收主机的数据, 并把它写入 FLASH, 写完了再接收第二个数据, 由于数据并不保存在 DSP 内存中, 就不存在内存容量不够的问题了。结构如图 7-20 所示:

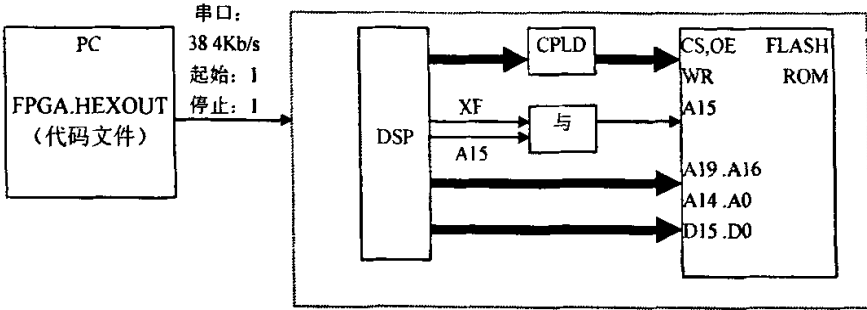


图 7-20 PC 通过 DSP 将 FPGA 的配置文件写入 FLASH 框图

通过如图 7-20 的连接，并控制 XF 线的高低变化，我们将 DSP 的程序空间扩展到全部 448K 字大小，这样大约 500K 比特的 FPGA 配置数据将可以完全放得下。

说明：

PC 在发送时按先低字节后高字节顺序发送，DSP 接收到两个字节后拼接成 16 为字写入 FLASHROM。起始地址为：18000H，直到 FFFFFH。最大 448K 字空间。

由于 DSP 只能访问高 32K 空间，因此用 DSP 的 XF 线来控制 Flash 的地址线 A15。当 XF=0 时访问低 32K 空间，XF=1 时访问高 32K 空间。

第八章 结语

8.1 本文完成的主要工作

本文分析了短波通信的特点，单边带调制技术，以及宽带短波通信中非线性功率放大器在新的条件下的困境。结合新的预失真技术，提出了一种解决办法。在建立了功率放大器的模型后，通过仿真，得到了一系列的性能曲线。接着为了实现这样的功能，又搭建了一个系统，并对实现此系统的技术作了相关的介绍。

8.2 尚待进一步研究的内容

模型的适用性：这样的功率放大器模型是否具有代表性，对于宽带情况，是否与实际情况相符，一般来说，功率放大器还有记忆性，有记忆模型是否能近似成无记忆模型。

致 谢

在论文完成之际，衷心感谢导师郭学雷副教授在我攻读硕士学位期间给予的学习上的悉心指导和生活中的关怀照顾。导师治学严谨，学识渊博，品德高尚，平易近人，在我学习期间不仅传授了做学问的道理，还传授了做人的准则。恩师的教诲使我受益终身。

论文工作期间，高俊老师给予了多方面的理论指导和实践帮助，并提出了许多有益的建议，在此，谨向他们致以诚挚的谢意。

感谢同一实验室熊松，张明敏，李相军，张立国，王靓，汤文文，舒淑丽等同学的关心与帮助。

最后，衷心感谢父母在我整个求学期间给予的生活上的关心与爱护，以及学习上的支持与鼓励，感谢他们的养育之恩。

王建兵
2006-03 于东南大学

参考文献

- [1] J. Kenney and A. Leke, "Power amplifier spectral regrowth for digital cellular and PCS applications", *Microwave Journal*, Oct. 1995, pp. 74-92
- [2] Y. Akaiwa, Y. Nagata, "Highly Efficient Digital Mobile Communications with a Linear Modulation Method", *Selected Areas in Communications*, IEEE Journal on, Vol. 5, Issue: 5, Jun 1987, pp. 890-895
- [3] A. A. Saleh and J. Salz, "Adaptive Linearization of Power Amplification in Digital Radio Systems", *Bell System Technical Journal*, vol. 62, no. 4, April 1983
- [4] M. Honkanen and Sven-Gustav Haggman, "New Aspects on Nonlinear Power Amplifier Modeling in Radio Communication System Simulations", *Proc. IEEE, Int. Symp. On Personal Indoor, and Mobile Comm., PIMRC '97, Helsinki, Finland, Sep. 1-4, 1997*, pp. 844-848
- [5] F. Raab and D. Rupp, "High-efficiency single-side band HF/VHF transmitter based up on envelope elimination and restoration", *Proc Sixth Int Conf HF Radio Systems and Techniques, York, U K, July 1994*, pp. 21-25
- [6] V. Petrovic, "Reduction of spurious emission from radio transmitters by means of modulation feedback", *In IEEE Conference on Radio Spectrum Conservation techniques, September 1983*, pages 4-49
- [7] S. M. Whittle, "A practical Cartesian loop transmitter for narrowband linear modulation PMR systems", *In IEEE Colloquium on Linear RF Amplifiers and Transmitters, (Digest No: 1994/089)*, pages 2/1-5, April 1994
- [8] R. G. Meyer, R. Eschenbach and W. M. Edgerley, Jr, "A wide-band feed forward amplifier", *IEEE Journal on Solid-State Circuits*, vol. 9, no. 6, December 1974, pages 422-428
- [9] G. Karam and H. Sari, "A Data Predistortion Technique with Memory for QAM Radio Systems", *IEEE Trans. Commun.*, vol. 39, no. 2, pp. 336-343, Feb 1991
- [10] A. S. Wright and W. G. Durtler, "Experimental Performance of an Adaptive Digital Linearized Power Amplifier", *IEEE Transactions Vehicular Technology*, vol. 41, no. 4, November 1992
- [11] S. P. Stapleton and F. C. Costescu, "An adaptive predistorter for a power amplifier based on adjacent channel emission", *IEEE Transactions on Vehicular Technology*, vol. 41, no. 1, February 1992, pages 49-56
- [12] S. P. Stapleton, G. S. Kandola and J. K. Cavers, "Simulation and analysis of an adaptive predistorter utilizing a complex spectral convolution", *IEEE Transactions on Vehicular Technology*, vol. 41, no. 4, November 1992, pages 387-394
- [13] K. J. Muhonen and M. Kavehrad, "Look-up Table Techniques for Adaptive Digital Predistortion: A Development and Comparison", *IEEE 2000*
- [14] L. Sundström, M. Faulkner, M. Johansson, "Quantization analysis and design of a digital predistortion linearizer for RF power amplifiers", *Vehicular Technology, IEEE Transactions on, Volume: 45 Issue: 4, November 1996*, pages 707-719
- [15] J. Y. Hassani; M. Kamareei, "Quantization Error Improvement in a Digital Predistorter for RF PA linearization", *Vehicular Technology Conference, 2001 VTC 2001 Fall. IEEE VTS 54th Volume: 2, 7-11 Oct. 2001*, pages 1201-1204
- [16] G. Baudoin, P. Jardin, "Adaptive polynomial pre-distortion for linearization of power amplifiers in wireless communications and WLAN", *UROCON 2001 Trends in Communications, International Conference on. Volume: 1, 4-7 July 2001*, pages 157-160 vol. 1
- [17] H. Besbes, Le-Ngoc, T. Lin, H., "A fast adaptive polynomial predistorter for power amplifiers", *Global Telecommunications Conference, 2001. GLOBECOM '01. IEEE, Volume: 1, 25-29 Nov. 2001*, pages 659-663 vol. 1
- [18] S. P. Stapleton and F. Costescu, "An adaptive Predistorter for a Power Amplifier Based on Adjacent Channel Emissions", *IEEE Trans. on Vehi. Tech.*, Vol. 41, No. 1, February 1992
- [19] M. Faulkner and M. Johanson, "Adaptive Linearization Using Predistortion- Experimental Results", *IEEE Trans. on Vehi. Tech.*, Vol. 43, No. 2, May 1994
- [20] Y. Nagata, "Linear Amplification Technique for Digital Mobile Communications", in *Proc. 29th. IEEE Veh. Tech. Conf San Francisco, CA, 1989*, pp. 159-164
- [21] Intersil Application Note, Adaptive Predistortion Using the ISL5239, AN1028, September 2002

- [22] K.J. Muhonen, M. Kavehrad and R. Krishnamoorthy, "Look-up Table Techniques for Adaptive Digital Predistortion: A Development and Comparison," IEEE Transactions on Vehicular Technology, vol. 49, no. 5, September 2000, pp. 1995-2002
- [23] J. Cavers, "Amplifier linearization using a digital predistorter with fast adaptation and low memory requirements," IEEE Trans. Veh. Technol., vol. 39, pp. 374-382, Nov. 1990
- [24] Y. Yang, J. Yi, J. Nam, B. Kim, and M. Park, "Measurement of two-transfer characteristics of high-power amplifiers," IEEE Trans. Microwave Theory Tech., vol. 49, pp. 568-571, Mar. 2001
- [25] A. Saleh and J. Salz, "Adaptive linearisation of power amplification in digital radio systems".BSTJ, Vol.62, no.4, April 1983
- [26] C.E. Weitzel, "RF Power Devices for Wireless Communications," IEEE RFIC Digest, 2002, pp. 369-372
- [27] A. Bateman and D. Haines, "Direct conversion transceiver design for compact low-cost portable mobile radio terminals," in IEEE 99th Vehicular Technology Conference. (San Francisco, California), pp. 1/57-1/62. May 1989
- [28] M. Johansson and T. Mattsson, "transmitter linearization using cartesian feedback for linear TDMA modulation," in IEEE 11st vehicular Technology Conference. (St. Louis, Missouri), pp. 439-444, May 1991
- [29] P. Kenington, R. Wilkinson and J. Marvill, "Broadband linear amplifier design for a PCN basestation," in IEEE 11st vehicular Technology Conference. (St. Louis, Missouri, USA), pp. 155-160, May 1991
- [30] C.C. Watterson, J.R. Juroshek, W.D. Bensema, "Experimental Confirmation of an HF Channel Model", IEEE Trans. On Comm. Tech., Vol. COM-18, No. 6, Dec. 1970
- [31] ITU, "HF Ionospheric Channel Simulators", CCIR report 549-3, Recommendations and Reports of the CCIR, Annex to Vol. 3, pp. 47-58, Geneva, 1990
- [32] H. Besbes and T. Le-Ngoc, "A fast adaptive predistorter for nonlinearly amplified M-QAM signal", Proceeding of the IEEE Global communications conference, vol. 1, pp. 108.112, Nov.-Dec. 2000
- [33] S. Pupolin and L.J. Greenstein, "Performance analysis of digital radio links with nonlinear transmit amplifier", IEEE Journal on Selected Areas in Communications, vol. 5, pp. 534-536, Apr. 1987
- [34] G. Karam and H. Sari, "Analysis of predistortion, equalization, and ISI cancellation techniques in digital radio systems with nonlinear transmit amplifier", IEEE Transactions on Communications, vol. 37, pp. 1245-1253, Dec. 1989
- [35] G. Lazzarin, S. Pupolin and A. Sarti, "Nonlinearity compensation in digital radio systems", IEEE Transactions on Communications, vol. 42, pp. 988-999, Feb. 1994
- [36] 郭梯云、杨家玮、李建东. 数字移动通信. 北京: 人民邮电出版社, 2001
- [37] 李建东、杨家玮, 个人通信. 北京: 人民邮电出版社, 1998
- [38] 丘玲、朱近康、孙葆根等. 第三代移动通信技术. 北京: 人民邮电出版社. 2001
- [39] 张煦. 无线通信网设计的新要求. 移动通信. 2003, 1
- [40] 张煦. 宽带无线通信的发展趋势. 电信快报. 2002, 10