

西安电子科技大学

---

硕士学位论文

---

一种降压式PWM DC-DC电源管理芯片设计

---

姓名：孙煜

---

申请学位级别：硕士

---

专业：微电子学与固体电子学

---

指导教师：柴常春

---

20090101

## 摘要

近年来随着便携式电子产品市场的急剧扩大，对电源管理芯片需求也日益增加。便携技术要求电源管理芯片具有低功耗、小尺寸等特点，而脉宽调制作作为一种电压变换方式，由于具有转换效率高，易于实现等特点而被广泛采用。本文主要研究电流型脉宽调制直流变直流控制器芯片的设计问题。

本文分析了电流型降压式脉宽调制控制芯片的工作原理和电路结构，分块设计了芯片内部主要功能块，其中包括基准、运放、振荡器、比较器、逻辑驱动和保护电路等。分别给出了晶体管级电路图，各功能块都经过了 Hspice 软件的仿真验证并给出了模拟的结果，从而完成了整体电路的设计。仿真结果表明，在不同工作条件下，该芯片均达到设计的要求，整体电路结构简单、输出电压精度高、功耗低、面积小。最后，论文还给出了版图设计方案。

**关键词：**直流变直流 脉宽调制 电流模式 降压型

## **Abstract**

In recent years, with the rapid expansion of portable electronics market, the demand for power management chips is also increasing. Portable technique requires power management chip with low power consumption, small size and other characteristics. Pulse width modulation as a way of voltage transformation is widely used because of its high conversion efficiency, ease of implementation and other characteristics. This paper mainly studies the designing problem of current-mode PWM DC-DC controller chip.

This paper has analyzed the peak current-mode PWM buck controller working principle and circuit structure, designed the chip inside the main function blocks that include bandgap reference, operational amplifier, oscillator, comparators, logical driver and protection circuit and presented the transistor-level circuits respectively. The function blocks has been simulated with the simulation Hspice software and the simulation results were given, thus the overall circuit design was completed. The simulation results show that the chip meets the design requirements which are simple structure of overall circuit, high output voltage accuracy, low power consumption, and small size with different working conditions. At the end of the paper, the designing program of the layout is presented as well.

**Keywords:** DC-DC PWM peak current-mode buck

## 创新性声明

本人声明所呈交的论文是我个人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢中所罗列的内容以外，论文中不包含其他人已经发表或撰写过的研究成果；也不包含为获得西安电子科技大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中做了明确的说明并表示了谢意。

本人签名： 孙煜

日期 2009年3月7日

## 关于论文使用授权的说明

本人完全了解西安电子科技大学有关保留和使用学位论文的规定，即：研究生在校攻读学位期间论文工作的知识产权单位属西安电子科技大学。本人保证毕业后，发表论文或使用论文工作成果时署名单位仍然为西安电子科技大学。学校有权保留送交论文的复印件，允许查阅和借阅论文；学校可以公布论文的全部或部分内容，可以允许采用影印、缩印或其它复制手段保存论文。（保密的论文在解密后遵守此规定）

本人签名： 孙煜

日期 2009年3月7日

导师签名： 孙煜

日期 2009.3.8

# 第一章 绪 论

## 1.1 研究背景

随着各种家电设备和便携式手持电子设备的广泛使用,电源管理芯片已进入了几乎每一种电子产品。目前我国每年正在生产超过千万台的空调、洗衣机、冰箱、微波炉、平板电视,上亿只手机、个人计算机、数码照相机、DV、MP3 音乐播放器等等,这些都需要有电源管理芯片去驱动和管理。由于电源管理芯片与整个半导体配套,所以其需求量是巨大的。这促使电源管理 IC 的地位变得越来越重要,并成为半导体厂商争相竞逐的主战场。此外,便携产品一直都是电源管理 IC 的主要应用领域之一,随着半导体终端产品的应用日益广泛,消费者对功能、性能、体积和成本等方面的要求不断升级,电力需求和电池寿命长成为必备要素,这些使得电源管理市场充满活力,同时也对电源管理技术提出了更加复杂且严格的要求<sup>[1-3]</sup>,从而加快了电源管理 IC 结构升级进程。另外,随着汽车“电子化”趋势的日益明显,汽车电子产品得到了越来越多的关注,这无疑为电源管理 IC 市场未来的发展提供了契机。

当然,不仅是需求量的驱使,集成电路产业按照摩尔定律不断发展使半导体制造工艺变得更为精细,功率问题处理不当就会成为 IC 发展的瓶颈。因此实际上电源的发展正在逐步把压力转嫁到电源管理 IC 设计上了。开关电源高频化,低功耗是其发展的方向,高频化使开关电源小型化,并使开关电源进入更广泛的应用领域,特别是在高新技术领域的应用,推动了高新技术产品的小型化、轻便化。另外开关电源的发展与应用在节约能源、节约资源及保护环境方面都具有重要的意义。

开关电源技术的发展主要体现在两个方面:一是相关电力电子器件的设计和工艺实现,一是开关频率的提高。两者相互促进推动着开关电源每年以超过两位数字的增长率向着轻、小、薄、低噪声、高可靠、抗干扰的方向发展。开关电源可分为 AC-DC 和 DC-DC 两大类。其中,DC-DC 变换器现已实现模块化,且设计技术及生产工艺在国内外均已成熟和标准化,适用于电池供电的便携式系统。

根据近年来的全球半导体市场的演变,我们可以发现亚洲市场的上升十分迅速,现在已居世界第一位。一般来说,大陆和台湾的市场至少占亚洲市场的2/3。所以这几年,国外的半导体业的巨头纷纷在中国大陆投资建厂、建立IC研发中心,还和企业合作、与一些著名大学成立联合实验室,这一切都将迅速推动中国的半导体工业的发展,所以海峡两岸的半导体市场很快会在全球领先。而电源管理半导体也是一样,它不仅在整个半导体的市场中的份额还在逐步提高,在世界市场

中的份额更是在进一步提高。因此中国的电源管理IC，正面临着更大的机遇和更重的担子。

## 1.2 研究意义

电源是各种电子设备不可或缺的组成部分，其性能优劣直接关系到电子设备的技术指标和可靠性指标。近年来，随着工业领域自控程度的不断提高及民用电器产品的日益高档化，对稳压电源的结构和性能提出了越来越高的要求。高效、精确、集成、轻便已成为发展的趋势和方向。传统线性稳压电源虽具稳定度高，输出纹波电压小等优点，但很难克服其功耗大、体积笨重、转换效率低的不足。而开关电源则以其损耗低、效率高、电路简洁等显著优点受到人们的青睐，被誉为高效节能电源。开关电源的最大优势在于采用几十甚至几百kHz的高频电路，这种高频模式可以做到快速的动态响应和输出反馈调节。开关电源由主电路与控制电路两大部分组成。主电路的能量传递给负载电路，控制电路则按照输入、输出条件控制主电路工作状态，将控制电路集成化即成为开关电源管理(控制)IC。

开关电源已有几十年的发展历史。集成电路设计与制造技术的进步以及供开关电源使用的新型元器件和材料的出现，为开关电源的蓬勃发展提供了必要条件。进入21世纪以来，开关式电能变换技术无论是技术理论还是产业进程，都以爆炸式的速度飞速发展，新技术、新产品不断涌现。集成开关电源沿两个方向不断发展：第一个方向是对开关电源的核心单元——控制电路实现集成化；第二个方向则是对中、小功率开关电源实现单片集成化。单片开关电源集成电路具有集成度高、性价比高、外围电路简单、性能指标优良等优点，是开发中小功率开关电源、精密开关电源及开关电源模块的首选集成电路。由它构成的开关电源，在成本上与同等功率的线性稳压电源相当，而电源效率显著提高，体积和重量则大为减小。这就为新型开关电源的推广与普及，创造了良好的条件。

随着各种电池供电便携式电子产品的快速增长，对电源管理芯片，特别是DC/DC变换器的需求将进一步扩大。而电流控制模式由于其具有更好的电压调整率和负载调整率，系统的稳定性和动态特性得以明显改善，特别是其内在的限流能力和并联均流能力可以使控制电路简单可靠，该技术在上世纪80年代初公开以后就受到广泛的重视。目前，小功率DC/DC变换器正从电压控制模式向电流控制模式方向转化<sup>[1-4]</sup>。与电压型相比，电流型控制技术可以在逐个开关脉冲上响应负载电压的和电流的变化，从而改善电路的动态特性。

论文在介绍电流型BUCK降压式PWM控制芯片的工作原理和电路结构的基础上，重点对电路的系统特性做了研究，并对影响这些系统特性的主要模块做了详细的设计分析，给出了各模块的参数和系统主要性能之间的关系。掌握这些关

系后，我们就可以通过设计各模块结构以及器件参数来满足应用端对电路性能提出的要求。

### 1.3 国内外研究现状

目前关于电源管理IC研究主要集中在如何运用电源管理技术来降低电路和系统的功耗，而这可以从软件实现和硬件实现两方面考虑。

首先在软件实现方面采取的机制和策略有：在嵌入式操作系统中使用电源管理模块、考虑终端系统工作的功耗模式等应用设计技术等，使采用该技术的终端能够在相同的电池容量情况下运行更长的时间。其中最常用的是一种“动态电源的管理技术”，即：动态的分配系统资源，以最少的元器件或元器件最小工作量的低耗能状态，来完成系统任务的一种降低功耗的设计方法。对于电源管理实施时间的判断，要用到多种预测方法，根据历史的工作量来预测将来的工作量，决定是否转换工作状态和何时转换。这就是动态电源管理技术的核心所在一动态电源管理方法。

使用动态电源管理技术的基本前提是，在工作时间内系统元件有着不相同的工作量。大多数系统都具有此种情况。另外必须可以在一定程度上确信能够预知系统、元件的工作量的波动性。这样才有转换耗能状态的可能，而且在对工作量的观察和预知的时间内，系统不可以消耗过多的能量。

这种技术常常使用在嵌入式系统中。系统可用软件进行电源管理的基础是设备具有可编程的特性。其相应的硬件设备可提供了多种功耗模式，如：常规模式、空闲模式、休眠模式和睡眠模式。在不同的功耗模式下，系统的功耗也不一样。根据系统当前的活动状况，确定出合适的工作功耗模式，从而使系统功耗降低<sup>[1]</sup>。

从硬件设计的角度来说，目前主要通过使用好的电路结构，更大规模的USI组件集成技术来降低电容，提供多种时钟频率，降低工作电压等措施来更好的实现电源管理。

目前在技术上处于世界领先的著名半导体大公司纷纷加大对高性能的电源管理集成电路设计的投入并推出新型产品。由于目前的产品尺寸越来越小，功能却越来越复杂，很多问题的解决需要其他技术的辅助。就拿目前最活跃的手机电源管理IC设计来讲，它的电源部分比较琐碎，包括功率音频放大器和充电器，这部分主要有一系列低功率线性稳压器和放大器构成，其复杂性来自这些功能的管理需要额外的数字区块集成，如用于串行通信的SM Bus、用于正确功率序列的状态机，以及可靠的板载数据转换装置，以使系统不会受到串扰噪声的干扰。这类新型电源管理IC的开发需要技术、IP和CAD工具，这超出了传统电源开发小组的范畴，近而涉及逻辑、微控制器和数据转换的队伍。对电源管理功能的额外需求

可能成为进入传统构件式电源公司的阻碍，同时成本竞争力也会成为新兴的 Fabless IC设计公司必须解决的一个问题。

因此，很多大公司寻求技术合作以解决该问题，美国国家半导体公司(National Semiconductor)与嵌入式微处理器技术供应商ARM公司在2003年达成一项策略性合作协议，共同开发可大幅度延长便携式设备电池寿命的高效率电源管理系统。NSC在电源管理技术市场上居于领先地位，它的Power Wise技术是一个涵盖范围广泛，包括嵌入式自适应电源控制器、低功率高速接口及高效率模拟集成电路等。而ARM是嵌入式处理器领域的巨擎，其低功率的RISC处理器技术在便携式设备领域已得到广泛使用。它的智能能源管理程序(Intelligent Energy Manager)用先进的算法使处理器可以利用最少的能源执行最多的工作，且又确保系统能够作出最快的反应。NSC与ARM采用各自的优点，顾及整个系统的动态供电，以智能型电源管理芯片<sup>[6]</sup>管理嵌入式系统的性能及功耗，其首期产品可将能源使用效率提高25%-75%。NSC及ARM还将会与第三厂商合作，将系统芯片与外部电源管理芯片之间的高速、低功率Power Wise接口加以标准化，建立业内开放式标准。

近年来世界半导体的销售额呈明显上升态势，电源管理IC更是其中的主力。市场的扩大刺激了技术的进一步竞争和创新。

(1) 随着便携式电子产品的功能日益增多，高度集成化，但是由于供电单元的局限性，如何提高电池使用效率成为业界关注的焦点。尤其在手机、手提电脑、数码相机等行业。

(2) 由于电源越来越呈分布式发展的趋势，这就需要提供各种不同的电压，以满足接近全负载的电压要求。有一些应用场合甚至要求芯片工作在几十伏或上百伏的高压下。另外，更加精确的电压控制也将有助于电池的有效利用。

(3) 随着制造工艺的不断进步，电源管理控制芯片也向着超低电压，超低功耗，超小面积方向发展，以满足特殊用途，如医学上的窥镜机器人、心脏起搏器等。

(4) 在研究低电压的同时，人们也正在努力在硅片上实现耐高压的电源管理IC。比如目前美国国家半导体(NSC)已经运用其先进的ABCD150-HV工艺推出业内首款100V降压偏置稳压器，功率转换效率高达90%。还有LM5000系列芯片，将所有必要的逻辑电路、稳压功能、高精度模拟电路、驱动器以及开关电源集成在同一个管芯里，并采用散热能力较高的表面贴装LLP封装。

(5) 从电源市场的发展来看，较高的功率密度、集成度、以及更好的降低噪声是下一代电源的趋势，而这一趋势也使得电源管理技术将面临更多的挑战：怎样从锂离子电池输入获得更多个电压轨；怎样处理小电路板面积的散热，并具有更长的电池使用寿命；怎样在紧凑型设计中实现噪声和输入纹波的最小化，以及怎样使产品可利用多种电源来实现其运作和电池充电，这些都是电源厂商和电源管理IC设计者们必须面对的问题！

(6) 将硬件的集成电源管理IC芯片与软件,尤其是与嵌入式系统的结合来对整个系统进行动态的电源管理实现系统的低功耗,也是一个发展趋势。微控制器及DSP进入DC/DC也是技术发展的必由之路<sup>[1-4]</sup>。

## 1.4 本文主要工作与结构安排

本文分析了电流型BUCK降压式PWM控制芯片的工作原理和电路结构,重点对电路的系统特性做了研究,对影响这些系统特性的主要模块做了详细的设计分析,给出了各模块的参数和系统主要性能之间的关系。论文设计了芯片内部主要功能模块,其中包括基准、运放、振荡器、比较器、逻辑驱动和保护电路等。分别给出了晶体管级电路图,各功能块都经过了Hspice软件的仿真,仿真结果也一并给出。并且在模块设计完成的基础上,经过整合构成完整的电路系统。最后对电路的各项功能及性能做了系统的仿真。仿真结果表明,在不同工作条件下,该芯片均达到设计的要求,整体电路结构简单、输出电压精度高、功耗低、面积小。

论文第二章首先介绍了电感式降压变换器的基本结构、线路组成、工作原理及主要关系式,从而建立起了开关电源的基本概念和模型。并着重介绍了电流模式的基本原理及特点。为本文的后续工作提供了理论基础。

论本文第三章详细讨论了电流环和电压环设计对系统特性的影响。首先介绍了电流环斜坡补偿对电路稳定性的作用及斜坡补偿理论。接着介绍了电压环设计:电流环闭合,系统的传输函数近似为一阶传递函数,针对该一阶函数进行补偿,给出了系统环路增益、穿越频率、系统带宽、相位裕量等重要指标的影响因素。最后还介绍了外部元件的选择和系统主要指标。为电路主要模块提出了设计要求。

论文第四章分别介绍了启动、内部供电、过热保护、误差放大器、电流检测、斜坡补偿、PWM比较器、振荡器及逻辑驱动模块的基本结构、线路组成、工作原理。推导了模块主要参数的关系式,并通过设计仿真给出各模块的仿真结果。从而完成了整体电路的设计。

论文第五章通过Hspice软件对整体电路进行了仿真分析。给出了不同情况下(恒定负载、不同负载、负载瞬间变化及输入电压变化)电路的仿真结果。并对电路的使能和保护功能进行了仿真。仿真结果表明整体电路满足设计要求。本章最后还给出了器件布局完成后的版图。

论文的最后对本文提出的电路结构与原理进行了全面总结,指出本文工作的不足之处并对下一步研究工作做出展望。

## 第二章 开关电源的拓扑结构

电感式开关电源是利用电感作为主要的储能元件，为负载提供持续不断的电流。通过不同的拓扑结构，这种电源可以完成降压、升压和电压反转的功能。电感式开关电源具有非常高的转换效率。本章主要介绍电感式降压变换器的基本结构、线路组成、工作原理及主要关系式，从而建立起了开关电源的基本概念和模型。随后介绍了控制开关管导通和关断的环路基本结构和原理。为本文的后续工作提供了理论基础。

### 2.1 电感式 Buck 变换器基本结构

#### 2.1.1 线路组成

图 2.1(a)所示为由单刀双掷开关  $S$ 、电感原件  $L$  和电容  $C$  组成的 Buck 变换器电路图。图 2.1(b)所示为由以占空比  $D$  工作的晶体管  $T_r$ 、二极管  $D_1$ 、电感  $L$ 、电容  $C$  组成的 Buck 变换器电路图。电路完成把直流电压  $V_S$  转换成直流电压  $V_0$  的功能。

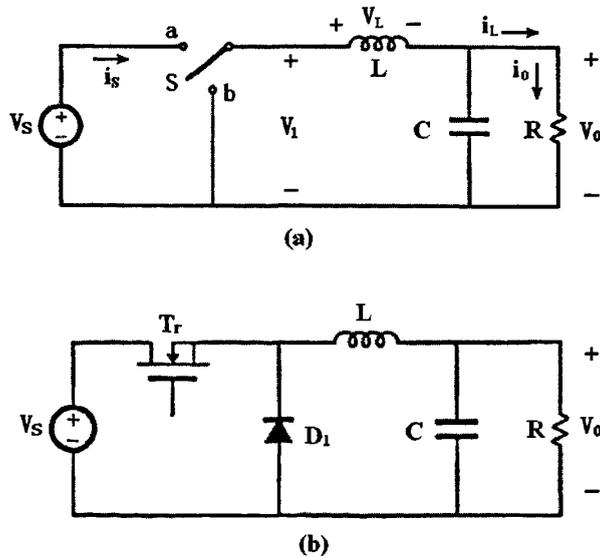


图 2.1 Buck 变换器电路

### 2.1.2 工作原理

#### (1) 假定

为分析稳态特性，简化推导公式的过程，特作如下几点假定：

- 开关晶体管、二极管均是理想原件，也就是可以快速的“导通”和“截至”，而且导通时压降为零，截至时漏电流为零。
- 电感、电容是理想元件。电感工作在线性区而未饱和，寄生电阻为零，电容的等效串联电阻为零。
- 输出电压中的纹波电压与输出电压的比值小到允许忽略。

#### (2) 工作过程

当开关 S 在位置 a 时，有如图 2.2(a)所示的电流  $i_s=i_L$  流过电感线圈 L，电流线性增加，在负载 R 上流过电流  $I_0$ ，两端输出电压  $V_0$ ，极性上正下负。当  $i_s>I_0$  时，电容在充电状态。这时二极管  $D_1$  承受反向电压；经过  $D_1T_S$  后( $D_1=t_{on}/T_S$ ， $t_{on}$  为 S 在 a 位时间， $T_S$  是周期)，当开关 S 在 b 位时，如图 2.2(b)所示，由于线圈 L 中的磁场将改变线圈 L 两端的电压极性，以保持其电流  $i_L$  不变。负载 R 两端电压仍是上正下负。在  $i_L<I_0$  时，电容处在放电状态，有利于维持  $I_0$ 、 $V_0$  不变。这时二极管  $D_1$  承受正向偏压为电流  $i_L$  构成通路，故称  $D_1$  为续流二极管。由于变换器输出电压  $V_0$  小于电源电压  $V_S$ ，故称它为降压变换器。工作中输入电流  $i_s$ ，在开关闭合时， $i_s>0$ ，开关打开时， $i_s=0$ ，故是脉动的，但输出电流  $I_0$ ，在 L、D、C 作用下却是连续的平稳的。

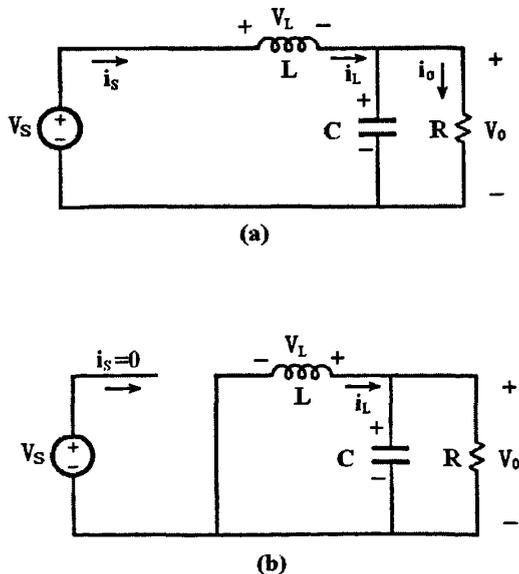


图 2.2 Buck 变换器电路工作过程

## 2.1.3 电路各点的波形

按电感电流  $i_L$  在周期开始时是否从零开始, 可分为电感电流连续工作模式和电感电流不连续模式两种, 波形分别如图 2.3(a)、(b)所示。

## 2.1.4 主要概念与关系式

## (1) 电感电流连续

下面分析一下开关闭合和关断的情况与输出电压的关系。在图 2.3 中, 设开关 S 闭合时间为  $t_{on}=t_1=D_1T_s$ , 开关 S 关断时间  $T_{off}=t_2-t_1=D_2T_s$ ;  $D_1=(t_{on}/T_s)<1$ , 称  $D_1$  为接通时间占空比, 体现了开关接通时间占周期的百分比,  $D_2<1$ , 称为关断时间的占空比, 体现了开关管段时间占周期的百分比。根据假定(1)很明显,  $D_1+D_2=1$ 。

在输入输出不变的前提下, 当开关 S 在 a 位时, 波形如图 2.3(a)  $0\sim t_1$  所示, 电感电流平均值  $I_L=I_0=V_0/R$ , 电感电流线性上升增量为

$$\Delta i_{L1} = \int_0^{t_1} \frac{V_s - V_0}{L} dt = \frac{V_s - V_0}{L} t_1 = \frac{V_s - V_0}{L} D_1 T_s \quad (2-1)$$

式中  $\Delta i_{L1}$ ——电流增量(A)

$V_s$ ——输入电源电压(V)

$V_0$ ——输出电压(V)

$L$ ——电感(H)

$T_s$ ——开关周期(s)

$D_1$ ——开关接通时间占空比

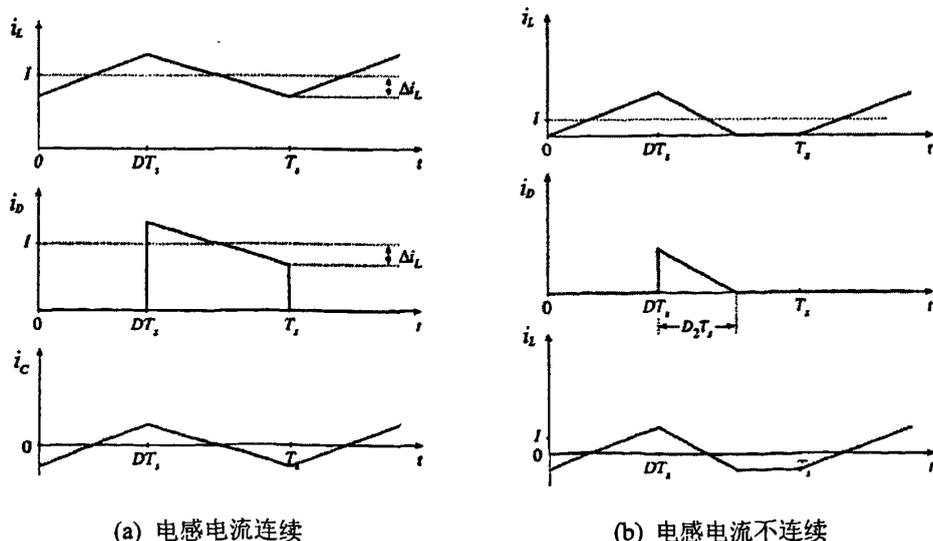


图 2.3 Buck 变换器工作波形图

当开关 S 在 b 位时, 如图 2.3(a)  $t_1 \sim t_2$  时间段所示,  $i_L$  电流增量为

$$\Delta i_{L2} = -\int_{t_1}^{t_2} \frac{V_0}{L} dt = -\frac{V_0}{L}(t_2 - t_1) = -\frac{V_0}{L}(T_s - D_1 T_s) = -\frac{V_0}{L} D_2 T_s \quad (2-2)$$

由于稳态时这两个电流变化量相等, 即  $\Delta i_{L1} = |\Delta i_{L2}|$ , 所以

$$\frac{V_s - V_0}{L} D_1 T = \frac{V_0}{L} D_2 T_s = \frac{V_0}{L} (1 - D_1) T_s \quad (2-3)$$

又因为  $D_1 + D_2 = 1$  整理得

$$V_0 = V_s D_1 \quad (2-4)$$

式(2-4)表明, 输出电压  $V_0$  随占空比  $D_1$  而变化, 由于  $D_1 < 1$ , 故  $V_0 < V_s$ ,  $V_0/V_s$  是电压增益, 表示为  $M$ , 本线路中  $M = V_0/V_s = D_1$  电压增益  $M$  由开关接通时占空比  $D_1$  决定, 即变换器有很好的控制特性。

## (2) 电感电流不连续

当电感  $L$  较小, 负载电阻较大, 或  $T_s$  较大时, 将出现电感电流以下降到 0, 新的周期却尚未开始的情况; 在新的周期, 电感电流从 0 开始线性增加。这种工作方式称为电感电流不连续的模式, 波形图如图 2.3(b)所示。此时, 当开关 S 在位置 a 时, 占空比为  $D_1$ 。

$$\Delta i_{L1} = \frac{V_s - V_0}{L} D_1 T_s \quad (2-5)$$

当开关 S 在位置 b 时

$$\Delta i_{L2} = -\frac{V_0}{L} D_2 T_s \quad (2-6)$$

由于  $\Delta i_{L1} = |\Delta i_{L2}|$ , 所以

$$\frac{V_s - V_0}{L} D_1 T = \frac{V_0}{L} D_2 T_s \quad (2-7)$$

整理得

$$V_0 = \frac{D_1}{D_1 + D_2} V_s \quad (2-8)$$

式中  $D_2$  为晶体管断开(二极管导通)时间占空比。如图 2.3(b)所示, 此时  $D_1 + D_2 \neq 1$  [5]。

## 2.2 电流模式基本原理

对于电压单环控制, 当输入电压变化时, 由于功率级输出滤波的延迟作用, 输出电压将延迟变化, 在经误差放大器补偿网络延时滞后, PWM 调节器产生的占空比变化也将滞后, 这导致了暂态响应缓慢。

一般来说,一个  $n$  阶的系统采用  $n$  个反馈量来控制效果最好,开关电源是一个采用电感、电容的二阶系统,因此用双环控制比单环控制效果好。电流型控制把电感电流反馈环加入到电压反馈中。一个电流型控制变换器用电感电流和输出误差信号作为 PWM 调节器的输入信号。图 2.4 所示的是一个峰值电流型控制,跟随输出电压控制峰值电感电流。通过某种方法感应出的电感电流与由输出电压误差得来控制电压  $V_c$  比较<sup>[7]</sup>。

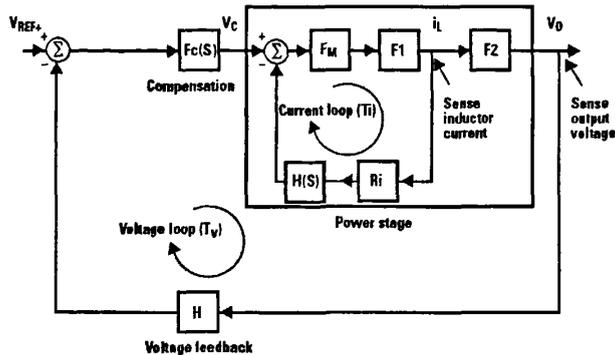


图 2.4 降压型电流模式 PWM 开关电源环路控制原理框图

### 2.2.1 电流型控制

PWM 比较器会输出高(开关管打开),直到感应出的电感电流等于控制电压。一旦这条件成立, PWM 比较器输出就为低,把开关管关闭。通过一个固定频率的时钟信号设置一个 RS 触发器来初始下一个周期的开始。通过这种方式,电感的峰值电流被控制电压精确控制。直观地,电流环使电感“扮演了”一个电流源,这样的结构有很多电流型控制的特性。

占空比是由电感电流和输出电压所决定的,很难理解这样的结构对变换器有什么作用。要对电流型控制重要特性有一个直观的理解最好是从小信号个性分析入手。

一个峰值电流型控制的小信号框图如图 2.5 所示。图中有两个反馈环:外反馈环( $V_T$ )反馈电压信息,同时内部反馈环( $T_I$ )反馈电流信息。电压环作为电压型控制(从输出电压误差产生一个补偿控制电压)。

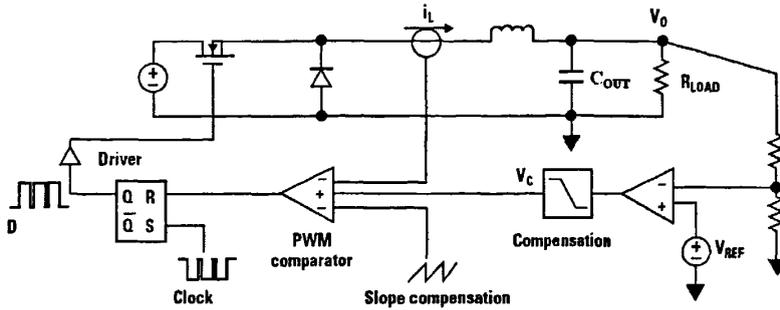


图 2.5 降压型电流模式 PWM 开关电源原理框图

电流环— $T_i$ —是电流型控制结构的有区别的成分。电流环的输入是控制电压， $V_C$ ，它与感应出的电感电流比较，设置占空比。占空比转入供电状态(开关元件，电感，输出电容)，产生相应的电感电流和输出电压。电感电流通过  $R_i$  感应出并反馈回去与  $V_C$  比较。

当电流环关闭时一个看似荒谬的情况出现了：有两个电抗性的元件(L 和  $C_{OUT}$ )的二阶系统变为一个一阶系统。反馈理论对此提供了解释。实际上，反馈环控制电感电流很像一个反馈输出电感量和负载值的电流源。因此，当频率低于电流环带宽时，电流型的供电状态只有由  $C_{OUT}/R_{LOAD}$  阻抗控制的一阶。

然而，电流环对于供电状态的影响不只是低频。对在电流环内小信号电流扰动的分析显示它很像一个分离时间采样系统。这样一个采样和维持系统在多采样(开关)频率下有复杂的极点对。在可以高到开关频率一半时，对采样和维持的二阶近似可以得到精确的结果。这就是对一个电源带宽的理论上的限制。电流环采样的效率可以在后面的文章中被验证<sup>[7]</sup>。

## 2.2.2 电流模式特点

在峰值电流控制中几个性能参数得到提升。关键的好处是极好的线性调整，简单的补偿设计，对大的负载变化的快速响应，固有的“cycle-by-cycle”电流限制。

### (1) 电流模式的优点

**线性调整率：**线性调整是指由输入电压变化引起的输出电压的变化，而且它受到输出控制转换功能增益的影响。电流模式控制有一个固有输入电压前馈特性，这就意味着本结构具有优良的开环直流和动态线性调整特性。这就减小了外部电压控制环所需要的闭环增益。内部电流控制环在  $V_{IN}$  变化时还能保持稳定的电感峰值电流，这样就保证了良好的线性调整率。相对来说，对于电压型，输出控制转换功能的表达式是依赖于  $V_{IN}$  的。这就是说增益直接和  $V_{IN}$  成比例，所以线性调整率就差。

简单的补偿设计：在电流型结构中的补偿网络可以做的非常简单。原因是输出控制转换结构只包含一个低频极点。而电压型结构中的两个极点(见图 2.6)。这导致了在电流型结构中产生  $90^\circ$  的附加相移。对这点不同的一个简单的解释就是电感电流通过电流环被监测和控制。降压型情况中，供电状态可以被近似为一个电流源，这个电流源反馈并联的输出电容和电感。产生一个单一的低频极点。而在电压型结构中，电感电流不被控制，供电系统对于 LC 滤波器也有两个极点。对于只有一个低频极点的情况，补偿只需直流增益，对于相位一个单极点变为一个单零点(类型 I，或滞后补偿)。用一个误差放大器和一个电容和电阻就可以简单地执行这样的补偿。对于一个简单的补偿方案，我们就可以设置零点来消除系统的极点， $T_v$  的开环响应可以完成对系统  $-20\text{dB/Dec}$  的调整。

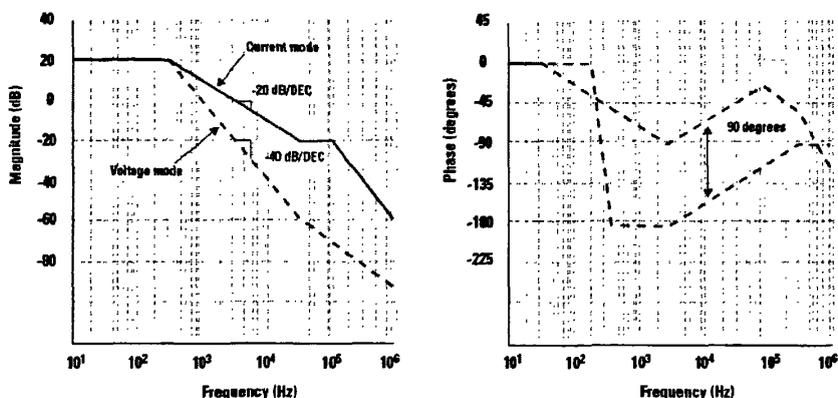


图2.6 电压模式和电流模式变换器控制到输出波特图

负载调整率：虽然电压模式的动态负载调整性能很差，但却固有着优良的开环直流负载调整率。在电流控制模式下，当外部电压控制环开路时，负载调整率很差。这是因为内部电流控制环使电路成为了一个电流源。任何电流源都有差的负载调整率。但是这个问题可以通过获得高的闭环增益带宽轻松解决。

并联输出：对于电流模式控制，很容易并联多个电源作为冗余或者模块化电源系统。如果所有的并联的电源具有确定的电流感应电阻和确定的电流控制环，一个对于所有电源共同的单一控制电压可以是它们传输确定的电流。它们输出可以并联驱动一个共同的负载，而且它们会均分这个共同的负载电流。一个单一的电压基准和误差放大器被用于设定所有并联电源的电流。

采样环——电感极点和二阶特性被消除。

最优的大信号特性。

固有的cycle-by-cycle限流结构

结构简单

## (2) 电流模式的缺点及存在问题

- 电流误差及不稳定性——需要斜坡补偿
- 较浅的斜坡——抗噪声能力差
- 直流开环负载调整率差
- 在多路输出降压线路中环路不规律

## 2.3 本章小结

本章首先介绍了电感式降压变换器的基本结构、线路组成、工作原理及主要关系式，从而建立起了开关电源的基本概念和模型。并着重介绍了电流模式的基本原理及特点。为本文的后续工作提供了理论基础。

## 第三章 电路系统设计

对于电压单环控制，当输入电压变化时，由于功率级输出滤波的延迟作用，输出电压将延迟变化，在经误差放大器补偿网络延时滞后后，PWM调节器产生的占空比变化也将滞后，这导致了暂态响应缓慢。一般来说，一个n阶的系统采用n个反馈量来控制效果最好，开关电源是一个采用电感、电容的二阶系统，因此用双环控制比单环控制效果好。电流模式是电流内环和电压外环组成的一种双环控制。

### 3.1 电路工作原理

图 3.1 所示为系统原理图，与电压模式相比，电流模式增加了电流内环的电感电流采样环节、补偿斜坡、RS 触发器等模块。如图所示，COMP 脚的电压正比于电感峰值电流。在一个周期的开始：开关管 M1 是关闭的；M2 是打开的；COMP 脚电压高于电流感应放大器输出；而且电流比较器输出是低。振荡器时钟信号的上升沿对 RS 触发器置位。它的输出关断 M2，并且打开 M1，从而使 SW 脚和电感连接到输入电源。不断上升的电感电流被 RS 感应并通过电流感应放大器放大。斜坡补偿与电流感应放大器输出相加后通过电流比较器与误差放大器输出进行比较。当电流感应放大器输出与斜坡补偿的信号之和超过 COMP 脚电压时，RS 触发器被重置，并且回到 M1 关断，M2 打开的初始状态。如果电流感应放大器输出与斜坡补偿的信号之和未超过 COMP 脚电压，那么时钟 CLK 的下降沿重置触发器。

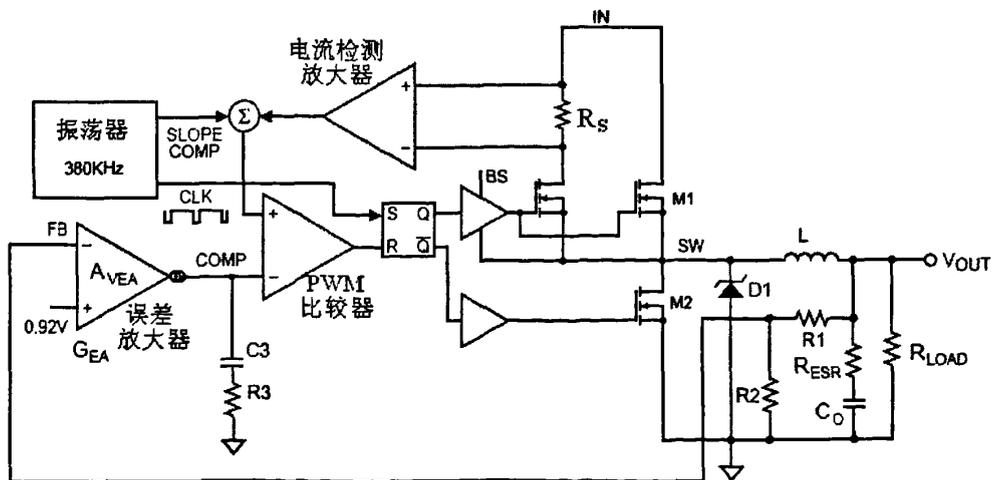


图 3.1 系统原理图

误差放大器的输出反映了反馈电压与带隙基准电压 0.9V 之间的差值。其极性：

FB 脚电压低于 0.9V，则 COMP 脚电压增加。由于 COMP 脚的电压正比于电感峰值电流，所以 COMP 脚的电压的增加使传递到输出的电流也随之增加。外部肖特基二极管 D1 在 M1 关断时为电感续流。

## 3.2 控制环路设计

设计任何控制系统首先必须清楚地定义出目标。通常，这个目标是建立一个简单的波特图以达到最好的系统动态响应，最小的线性负载调节率和最好的稳定性。理想的闭环波特图应该包含三个特性：足够的相位裕量，宽的带宽，和高增益。高的相位裕量能阻尼振荡并缩短瞬态调节时间。宽的带宽允许电源系统快速响应线性和负载的突变。高的增益保证良好的线性和负载调节率。而往往这些参数互相牵制，所以必须综合考虑，根据应用要求，在这几个方面之间做出折中，以使系统达到最优。本系统是电流型 PWM 变换器，所以包括两个反馈环：外反馈环反馈电压信息，同时内部反馈环反馈电流信息。

### 3.2.1 电流环设计(斜坡补偿)

固定频率、峰值电流检测控制方案的几个缺点包括占空比大于 50% 时不稳定、次谐波振荡的倾向、响应不够理想、对噪声敏感。对于任何电流模式变换器，如果对电流波形的采样附加固定量的斜坡补偿，可以减轻或消除上述所有问题，同时从而使变换器的性能得到提升。

不管电压反馈环的状态，对任何固定频率电流模式，当占空比超过 50% 时，在内环电流环存在固有的不稳定性。输入受到严重的限制。通过在内环引入少量的斜坡补偿，可以在所有的占空比范围实现稳定性。下面简单地介绍一下这项技术。

从  $t=nT_{SW}$  到  $t=(n+1)T_{SW}$  的一个周期内 ( $T_{SW}$  为周期)，电感电流上升到  $I_{ref}$ ，然后开始下降，设  $t=nT_{SW}$  时的电感电流为  $i_{n+1}$ ，输出电压为  $V_{out}$ ，D 是占空比。

可得如下关系：

$$\frac{I_{ref} - i_n}{DT_{SW}} = \frac{V_{in} - V_{out}}{L} \quad (3-1)$$

$$\frac{I_{ref} - i_{n+1}}{(1-D)T_{SW}} = \frac{V_{out}}{L} \quad (3-2)$$

从两式中消去  $I_{ref}$  后得到了一个周期内开始与结束两个时刻的电流关系：

$$i_{n+1} - i_n = \frac{V_{in} - V_{out}}{L} DT_{SW} - \frac{V_{out}}{L} (1-D)T_{SW} \quad (3-3)$$

因为:  $DT_{SW} = \frac{L(I_{ref} - I_n)}{V_{in} - V_{out}}$  所以:

$$i_{n+1} = \left(-\frac{V_{out}}{V_{in} - V_{out}}\right)i_n + \frac{I_{ref}V_{in}}{V_{in} - V_{out}} - \frac{V_{out}T_{SW}}{L} \quad (3-4)$$

由于  $V_{out}=DV_{in}$ , 若稳态情况下  $i_n$  存在的扰动, 忽略上式中后面两项高阶量, 得到:

$$\delta i_{n+1} = \left(-\frac{D}{1-D}\right)\delta i_n = \lambda \delta i_n \quad (3-5)$$

要保证系统稳定, 电流的扰动必须收敛, 所以  $-1 < \lambda < 1$ , 即  $D$  必须小于 0.5。

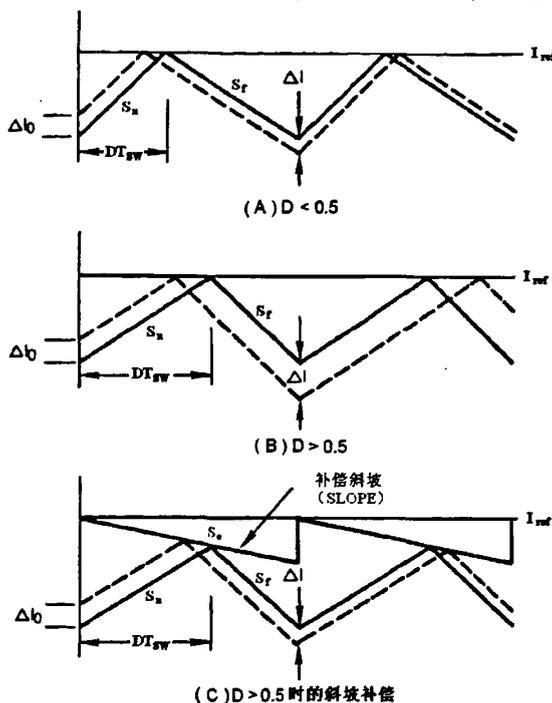


图 3.2 斜坡补偿

电流型变换器开环不稳定性: 加入补偿斜坡后的电感电流如图 3.2(C)所示。  $S_e$  为外加补偿斜坡斜率,  $S_n$  为电感电流上升斜率,  $S_f$  为电感电流下降斜率。加入斜坡补偿后:

$$\frac{I_{ref} - S_e DT_{SW} - i_n}{DT_{SW}} = \frac{V_{in} - V_{out}}{L} \quad (3-6)$$

$$\frac{I_{ref} - S_e DT_{SW} - i_{n+1}}{(1-D)T_{SW}} = \frac{V_{out}}{L} \quad (3-7)$$

由上式可推出:

$$i_{n+1} = \frac{LS_e - DV_{in}}{LS_e + (1-D)V_{in}} i_n + \frac{I_{ref}V_{in}}{V_{in} - V_{out} + LS_e} - \frac{V_{out}T_{SW}}{L} \quad (3-8)$$

要使系统稳定，需满足：

$$-1 < \frac{LS_e - DV_{in}}{LS_e + (1-D)V_{in}} < 1 \quad (3-9)$$

解得：

$$D < \frac{1}{2} + \frac{LS_e}{V_{in}} \quad (3-10)$$

可见，对于足够大的  $S_e$ ，使第二项大于 0.5，则等式恒成立。但并非外加斜坡补偿越大越好，斜率过大会使系通过阻尼，引起暂态相应滞后。所以在设计电路时应加入适当的斜坡补偿，使得电路在各种情况下系统保持稳定<sup>[7]</sup>。

### 3.2.2 电压环设计

电流环闭合后，系统的传输函数近似为一阶传递函数，电压环路设计就是针对该一阶函数进行补偿。决定电压环的补偿网络时，考虑到环路增益不仅要保持系统稳定、消弱高次谐波，还要提供较好的闭环相应和大的相位裕度。

#### (1) 直流增益

高的系统增益对于保证好的线性和负载调节率提供重要贡献。它能够使 PWM 比较器在响应输入输出电压的变化时精确地改变电源开关的占空比，通常，需要在决定高增益和低相位裕量之间做出权衡。

电压反馈环的直流增益通过下式给出：

$$A_{VDC} = R_{LOAD} \times G_{CS} \times A_{VEA} \times \frac{V_{FB}}{V_{OUT}} \quad (3-11)$$

$G_{CS}$  为电流感应跨导，是从输出电流对于 COMP 脚电压的跨导。

#### (2) 频域特性

补偿网络：电流型控制补偿简单而且瞬态响应迅速。在电流型结构中的补偿网络可以做的非常简单。前面提到：有两个电抗性的元件(L 和  $C_O$ )的二阶系统变为一个一阶系统。实际上，反馈环控制电感电流很像一个反馈输出电感量和负载值的电流源。因此，当频率低于电流环带宽时，电流型的供电状态只有由  $C_O/R_{LOAD}$  阻抗控制的一阶。

系统稳定性和瞬态响应是通过 COMP 脚来控制的。COMP 脚是内部跨导误差放大器的跨导输出端。一对串联的电容电阻设置零点和极点来控制控制系统的特性。本系统有两个重要的极点。一个由补偿电容(C3)和误差放大器的输出电阻决定。另外一个则是由输出电容和负载电阻决定。这些极点由下面的式子得到：

$$f_{P1} = \frac{G_{EA}}{2\pi \times C3 \times A_{VEA}} \quad (3-12)$$

$$f_{p2} = \frac{1}{2\pi \times C_o \times R_{LOAD}} \quad (3-13)$$

系统有一个零点，它是由补偿电容(C3)和补偿电阻(R3)决定：

$$f_{z1} = \frac{1}{2\pi \times C3 \times R3} \quad (3-14)$$

系统还有可能有另外一个零点，如果输出电容有一个大的电容或者有一个高的ESR值，那么这个零点有输出电容的ESR和电容值决定：

$$f_{z2} = \frac{1}{2\pi \times C_o \times R_{ESR}} \quad (3-15)$$

在这种情况下，通过补偿电容(C6)和补偿电阻(R3)来设定第三个极点，以补偿系统上ESR零点的影响：

$$f_{p3} = \frac{1}{2\pi \times C6 \times R3} \quad (3-16)$$

系统穿越频率(增益带宽)：增益带宽是指单位增益时的频率，增益带宽就是穿越频率  $f_c$ 。最大穿越频率的主要限制因素是电源的开关频率。在开关电源中，开关频率可以从输出纹波中看得出来，它是错误的信息，并且必须不被控制环路所传递。

根据采样定理，如果采样频率小于2倍信号频率(更严谨一点的说法是应该小于2倍最大信号频率)，则被采样的信息就不能被完全读取。系统的穿越频率必须小于开关频率的一半，否则，开关噪声和纹波会扭曲输出电压中想要得到的信息，并导致系统不稳定。设计补偿的目的是确定变换器的传输函数来得到预期的环路增益。系统的穿越频率是很重要的。

过低的穿越频率导致缓慢的线性和负载的瞬态响应，而过高的穿越频率(接近或超过转换器开关频率)则对开关噪声的抑制能力会下降，可能导致系统变得不稳定。一个好的经验的规则是把穿越频率设置在低于开关频率的十分之一的地方。因为本电路的振荡频率为 380 kHz，所以穿越频率设置在 38kHz。

补偿后系统的环路增益：

$$\begin{aligned} T_i &= A_{VDC} \times \frac{1 + s \cdot C3 \cdot R3}{(1 + s \cdot C3 \cdot \frac{A_{VEA}}{G_{EA}}) \times (1 + s \cdot C_o \cdot R_{LOAD})} \\ &= R_{LOAD} \times G_{CS} \times A_{VEA} \times \frac{V_{FB}}{V_{OUT}} \times \frac{1 + s \cdot C3 \cdot R3}{(1 + s \cdot C3 \cdot \frac{A_{VEA}}{G_{EA}}) \times (1 + s \cdot C_o \cdot R_{LOAD})} \end{aligned} \quad (3-17)$$

当 $|T_i|=1$ 时的频率即为穿越频率，有：

$$\begin{aligned}
|T_i| &= A_{VDC} \times \left| \frac{1 + s \cdot C3 \cdot R3}{(1 + s \cdot C3 \cdot \frac{A_{VEA}}{G_{EA}}) \times (1 + s \cdot C_O \cdot R_{LOAD})} \right| \\
&= A_{VDC} \times \frac{\sqrt{1 + (2\pi \cdot f_c \cdot R3 \cdot C3)^2}}{\sqrt{1 + (2\pi \cdot f_c \cdot \frac{A_{VEA}}{G_{EA}} \cdot C3)^2} \times \sqrt{1 + (2\pi \cdot f_c \cdot C_O \cdot R_{LOAD})^2}} \\
&\approx R_{LOAD} \times G_{CS} \times A_{VEA} \times \frac{V_{FB}}{V_{OUT}} \times \frac{2\pi \cdot f_c \cdot R3 \cdot C3}{2\pi \cdot f_c \cdot \frac{A_{VEA}}{G_{EA}} \cdot C3 \times 2\pi \cdot f_c \cdot C_O \cdot R_{LOAD}} = 1
\end{aligned} \tag{3-18}$$

由式(3-18)可以得到:

$$f_c = \frac{G_{CS} \times G_{EA} \times R3}{2\pi \times C_O} \times \frac{V_{FB}}{V_{OUT}} \tag{3-19}$$

由式(3-19)可推断: 穿越频率与误差放大器增益  $A_{VEA}$  无关。误差放大器的增益对电压环频率特性影响很小, 而误差放大器的跨导则是一个影响穿越频率的重要参数。

相位裕量  $\Phi_m$ : 相位裕量是在穿越频率处相位高于 0 度的数量。这不同于大多数控制系统教科书里提出的从 -180 度开始测量相位裕量。其中包括 DC 负反馈所提供的 180 度初始相移。在实际测量中, 这 180 度相移在 DC 处被补偿并允许相位裕量从 0 度开始测量。

根据奈奎斯特稳定性判据, 当系统的相位裕量大于 0 度时, 此系统是稳定的。然而, 有一个边界稳定区域存在, 此处(指边界稳定区), 系统由于瞬态响应引起振荡到经过一个长的调节时间最终稳定下来。如果相位裕量小于 45 度, 则系统在边界稳定。当相位裕量超过 45 度时, 能提供最好的动态响应, 短的调节时间和最少过冲。本结构电压环路的相位裕量<sup>[9-11]</sup>:

$$\phi_m = -180^\circ - [\arctan(2\pi \cdot f_c \cdot R3 \cdot C3) - \arctan(2\pi \cdot f_c \cdot \frac{A_{VEA}}{G_{EA}} \cdot C3) - \arctan(2\pi \cdot f_c \cdot C_O \cdot R_{LOAD})] \tag{3-20}$$

由上式可看出, 误差放大器增益  $A_{VEA}$  对相位裕度影响很小。 $A_{VEA}$  从 400 变化到 3000 相位裕度只变化 0.12 度。说明误差放大器的直流增益对系统的相位裕量影响很小。

### 3.3 外部器件及系统指标

#### 3.3.1 开关频率

开关电源的体积和重量主要由储能元件(磁性元件和电容)决定,因此,开关电源的小型化实质上就是尽可能地减小储能元件的体积。在一定范围内,开关频率的提高,不仅能有效地减小电容、电感以及变压器的尺寸,而且还可以抑制干扰,改善电源系统的动态特性。以下是外部元件参数、电路参数、振荡频率之间的关系:

电感 $L$ 与开关频率的关系:

$$L = \frac{V_{OUT}}{f_s \times \Delta I_L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (3-21)$$

输入电容 $C_{IN}$ 与开关频率的关系:

$$C_{IN} = \frac{I_{LOAD}}{f_s \times \Delta V_{IN}} \times \frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (3-22)$$

输出电容 $C_0$ 、纹波电压 $\Delta V_{OUT}$ 与开关频率的关系:

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_s \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times \left(R_{ESR} + \frac{1}{8 \times f_s \times C_0}\right) \quad (3-23)$$

从以上的关系可以看出,开关频率的提高有利于外部元件的小型化和电路参数的提升。但电路工艺和线路结构等因素同时也制约着频率的进一步提高。为了同时满足外部原件小型化、工艺、线路结构、功耗等的要求,本电路内部振荡频率定为380kHz。

#### 3.3.2 外部元件的选择

##### (1) 电感的选择

电感是开关电源中常用的元件,由于它的电流、电压电位不同,因此理论损耗为零。电感常为储能元件,也常与电容共同用在输入滤波器上,用于平滑电流,也称它为扼流圈。其特点是流过其上的电流有“很大的惯性”。换句话说,由于“磁通连续”性,电感上的电流必须是连续的,否则将会产生很大的电压尖峰波。

电感为磁性元件,自然有磁饱和的问题。应用中有允许其饱和的,有允许其从一定电流值起开始进入饱和的,也有不允许期出现饱和的,在具体线路中要注意区分。在多数情况下,电感工作在“线性区”,此时电感值为一常数,不随端电压与流过电流而变化。但是,在开关电源中有一个不可忽视的问题,就是电感的绕线引起的两个分布参数(或称寄生参数)的现象。其一是绕线电阻,这时不可避免的;

其二是分布杂散电容，随绕制工艺、材料而定。杂散电容在低频是影响不大，随着频率的提高而渐显出来，到某一频率以上时，电感也许变成电容的特性了。

在被开关输入电压驱动时，电感为输出负载提供恒定电流。电感量大的电感可以得到小的电流纹波，继而产生小的输出纹波电压。然而大电感量的电感却有大的物理尺寸、大的串联阻抗和小的饱和电流。一个选择电感的好的原则是：电感上允许的电流峰峰值大概是最大开关电流限制值的 30%。而且保证电感峰值电流低于最大开关电流限制值。电感量可由式(3-24)得到。式中  $f_s$  是振荡频率， $\Delta I_L$  是电感电流纹波的峰峰值。

$$L = \frac{V_{OUT}}{f_s \times \Delta I_L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (3-24)$$

同时必须保证在最大电感峰值电流下，所选电感不饱和。电感峰值电流见式(3-25)。

$$I_{LP} = I_{LOAD} + \frac{V_{OUT}}{2 \times f_s \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (3-25)$$

## (2) 电容器的选择

电容是开关电源中常用的元件，它与电感一样也是储存电能和传递电能的元件，但对于频率的特性却刚好相反。应用上，主要是“吸收”纹波，具有平滑电压波形的作用。实际的电容并不是理想元件。电容由于有介质、接点与引出线，形成一个等效串联内阻ESR。这种等效串联内阻在开关电源中小信号反馈控制上，以及输出纹波抑制的设计上，起着不可忽略的作用。另外电容等效电路上有一个串联的电感，它在分析电容器滤波效果时非常重要。有时加大电容并不能使电压波形平直，就是因为这个串联寄生电感起着副作用。

输入电容 $C_{IN}$ 的选择：降压型变换器的输入电流是不连续的，所以在保持直流输入电压的同时，需要一个电容来提供交流电流给变换器。选用低ESR的电容来减小有电容ESR引起的纹波。最好选用陶瓷电容。

由于输入电容吸收输入开关电流，所以它需要一个合适的纹波电压范围。输入电容的RMS电流可以从式(3-26)得到。

$$I_{CIN} = I_{LOAD} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)} \quad (3-26)$$

最差情况发生在 $V_{IN}=2V_{OUT}$ 时，这时

$$I_{CIN} = \frac{I_{LOAD}}{2} \quad (3-27)$$

为了简单，选择的输入电容的RMS电流范围要大于最大负载电流的一半。而且要保证足够的容量，从而提供足够的电荷来抑制输入端过大的纹波电压 $\Delta V_{IN}$ 。

$$\Delta V_{IN} = \frac{I_{LOAD}}{f_s \times C_{IN}} \times \frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (3-28)$$

输出电容 $C_0$ 的选择：输出电容 $C_0$ 被用来保持输出直流电压。由式(3-29)可以看出，低ESR的电容是最好的选择，这样可以减小输出纹波电压 $\Delta V_{OUT}$ 。

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_s \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times \left(R_{ESR} + \frac{1}{8 \times f_s \times C_0}\right) \quad (3-29)$$

### (3) 二极管的选择

所使用的外接二极管需满足以下的条件：

- 正向电压较低。(  $V_F < 0.3V$  )
- 开关切换速度快。(500ns最大值)
- 反向耐压在  $V_{out} + V_F$  以上。
- 电流额定值在  $I_{PK}$  以上。

一般来说，二极管的耐压越高电流越大，恢复时间就越长，导通压降就越高。所以使用快速恢复二极管，超快速恢复二极管，肖特基二极管<sup>[2]</sup>。

### 3.3.3 系统主要指标

- 振荡频率 $f_s$ ：380kHz
- 输入电压范围：4.75V~23V
- 输出电压可调范围：0.92V~16V
- 反馈电压 $V_{FB}$ ：0.90V
- 电流感应跨导 $G_{CS}$ ：2A/V
- 误差放大器跨导 $G_{EA}$ ：850 $\mu$ A/V
- 误差放大器增益  $A_{VEA}$ ：400
- 最大占空比  $D_{MAX}$ ：90%

## 3.4 本章小结

本章详细讨论了电流环和电压环设计对系统特性的影响。首先介绍了电流环斜坡补偿对电路稳定性的作用及斜坡补偿理论。接着介绍了电压环设计：电流环闭合，系统的传输函数近似为一阶传递函数，针对该一阶函数进行补偿，给出了系统环路增益、穿越频率、系统带宽、相位裕量等重要指标的影响因素。本章还介绍了外部元件的选择和系统主要指标。为电路主要模块提出了设计要求。

## 第四章 电路主要模块设计

系统的指标要求提出后，要通过模块参数设计来满足。本系统主要包括十个模块。本章将重点分析影响系统性能的主要模块的原理、特性及其与系统之间的关系。

### 4.1 系统框图

图 4.1 是芯片内部电路原理图，与电压模式相比，电流模式增加了电流内环的电感电流采样环节、补偿斜坡、RS 触发器等模块。工作原理：COMP 脚的电压正比于电感峰值电流。在一个周期的开始：开关管 M1 是关闭的；M2 是打开的；COMP 脚电压高于电流感应放大器输出；而且电流比较器输出是低。振荡器时钟信号的上升沿对 RS 触发器置位。它的输出关断 M2，并且打开 M1，从而使 SW 脚和电感连接到输入电源。不断上升的电感电流被 RS 感应并通过电流感应放大器放大。斜坡补偿与电流感应放大器输出相加后通过电流比较器与误差放大器输出进行比较。当电流感应放大器输出与斜坡补偿的信号之和超过 COMP 脚电压时，RS 触发器被重置，并且回到 M1 关断，M2 打开的初始状态。如果电流感应放大器输出与斜坡补偿的信号之和未超过 COMP 脚电压，那么时钟 CLK 的下降沿重置触发器。误差放大器的输出反映了反馈电压与带隙基准电压 0.9V 之间的差值。其极性：FB 脚电压低于 0.9V，则 COMP 脚电压增加。由于 COMP 脚的电压正比于电感峰值电流，所以 COMP 脚的电压的增加使传递到输出的电流也随之增加。外部肖特基二极管在 M1 关断时为电感续流。各模块的功能描述见表 4.1。

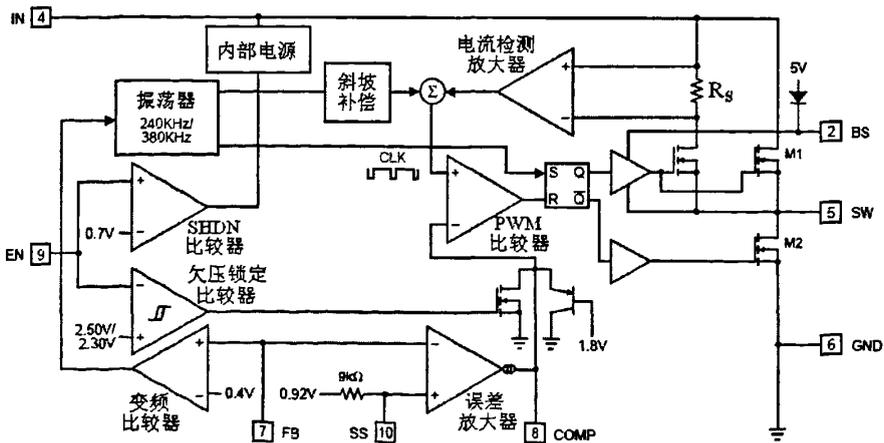


图 4.1 电路原理框图

表 4.1 内部模块功能描述

序号	模块名称	模块功能描述	其它
1	欠压锁定 (UVLO)	监测电源电压, 当电压低于 2.5V 时, 该模块发出信号使开关管断开。当电压上升高于 2.1V 时, 电路恢复正常工作状态。	
2	EN Shutdown	当 EN 脚电压高于 1V 时, 电路正常工作。小于 0.4V 时电路转入待机状态。	待机电流小于 30uA
3	内部电源	通过两个带隙基准电路将不稳定的 VIN 分别转换为稳定的 3.5V 和 1.235V 的电压为其它模块所用, 同时提供参考电流。	
4	误差放大	将反馈电压 FB 与基准电压之差进行放大产生误差信号。	跨导放大器, $G_M=830\mu A/V$
5	振荡器	利用对内部振荡电容充电和放电, 使电容两端电压线性上升和下降的特性, 形成锯齿波并产生时钟信号 CLK。	
6	斜坡补偿	考虑到电流模式中峰值检测时, 占空超过 50%, 系统不稳定, 所以引入斜坡补偿电路, 实质上就是将振荡器波形和 $R_S$ 电阻上的开关信号相加。	占空比大于 50% 时电路稳定
7	电流检测放大器	将检测到的电感电流信号放大。	电流串联负反馈
8	PWM 比较器	比较误差电压信号和电感电流的检测信号, 当电感电流达到峰值(等于误差信号), 比较器输出翻转。	
9	变频控制	电路正常工作频率为 380kHz。当反馈电压 FB 小于 0.4V 时, 频率降至 240kHz。	
10	逻辑驱动电路	包括 RS 触发器、电平位移、逻辑控制、驱动。	

## 4.2 启动模块

启动模块的作用是给带隙基准 I 建立起始工作点。由于输入电压范围要求在 4.75V 到 23V 之间。为了减小功耗, 节省面积, 需要使用低压器件。因而需要把很宽范围的供电电压转换成一个 5V 左右的电压为启动模块供电。本结构采用了一个 JFET 来完成这个功能。图 4.2 是启动模块线路图。

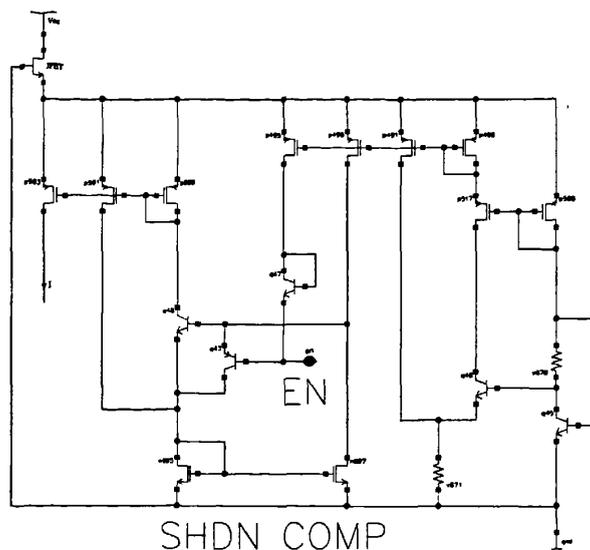


图4.2 启动模块线路图

#### 4.2.1 启动过程

当刚加上  $V_{IN}$  时，因 JFET 源极所接 PMOS 管均未导通，所以  $I_{DS}=0$ ， $V_{DS}=0$ ，所以 JFET 源极电压等于  $V_{IN}$ ，随着 JFET 源极电压的升高，P508 栅漏电位升高，Q45 导通，P508 的栅漏电位被拉低使之也导通，随之，启动模块中除了 Q43 的其它管子全部导通，带隙基准启动。

启动后，可以得到如下电流和电压关系。

$$V_{GS(JFET)} = V_{GS(P508)} + V_{BE(Q45)} \quad (4-1)$$

$$K_{P(P508)}(V_{GS(P508)} - V_{TH})^2 = I_S \exp \frac{V_{BE(Q45)}}{V_T} = I_{C(Q45)} \quad (4-2)$$

由以上方程组可以得到  $I_{C(Q45)}$  与  $V_{GS(JFET)}$  的关系：

$$V_T \ln \frac{2I_{C(Q45)}}{I_{C(Q46)}} = I_{C(Q45)} \times r_{(X670)} + 5 \times I_{C(Q46)} \times r_{(X671)} \quad (4-3)$$

$$I_{D(JFET)} \approx 50I_{C(Q46)} + I_{C(Q45)} \quad (4-4)$$

$$I_{D(JFET)} = I_{DSS} \left(1 - \frac{V_{GS(JFET)}}{V_P}\right)^2 \quad (4-5)$$

联立方程得到不随电源电压变化的电流  $I_{D(JFET)}$  和电压  $V_{GS(JFET)}$ 。

### 4.2.2 JFET

JFET 的夹断电压  $V_P$  等于栅源电压  $V_{GS}$  为零时, 用来夹断沟道端的漏源间最小电压  $V_{DS}$ 。理论上, 理想 JFET 的夹断电压为

$$V_P \cong 1.9 \times 10^{-16} N_C t^2 \quad (4-6)$$

其中  $N_C$  等于沟道参杂浓度, 单位为原子个数/cm<sup>3</sup>,  $t$  为沟道厚度, 单位为微米。实际上掺杂浓度常常随深度变化, 夹断电压必须按经验确定。在高的漏源电压下, 漏极电流  $I_D$  近似保持常数。随着  $V_{DS}$  的减小, 最终会出现一个漏极电流开始降低的点。夹断电压就等于在这一点上的漏源极电压。当  $V_{GS}=0$  且  $V_{DS}=V_P$  时, JFET 的漏极电流称作饱和电流。假定沟道均匀参杂, 电阻率为  $\rho$ , 沟道宽度为  $W$ , 长为  $L$ , 厚度为  $t$ , 则饱和电流等于

$$I_{DSS} = \frac{V_P t}{3\rho} \left( \frac{W}{L} \right) \quad (4-7)$$

电路稳定后, 要保证  $I_{DSS}$  远远大于  $I_{D(JFET)}$ , 这样就能得到:

$$\left( 1 - \frac{V_{GS(JFET)}}{V_P} \right)^2 = \frac{I_{D(JFET)}}{I_{DSS}} \rightarrow 0 \quad (4-8)$$

$$\text{即 } V_{GS(JFET)} \approx V_P \quad (4-9)$$

这样 JFET 的栅源电压就等于夹断电压  $V_P$ , JFET 的栅电压就是启动模块的供电电压,  $V_P$  需要控制在 5V 左右,  $I_{DSS}$  需要远远大于  $I_{D(JFET)}$ 。由于  $I_{DSS}$  与 JFET 的宽长比成正比, 所以版图中的 JFET 采用了如下图所示结构来增加宽长比, 从而增加  $I_{DSS}$ 。

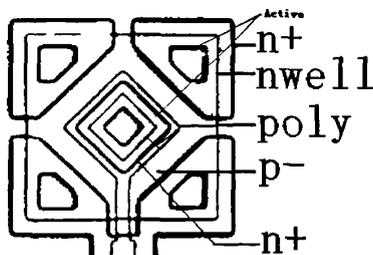


图 4.3 JFET 版图结构

### 4.2.3 使能端 EN

启动后 Q48 的基极(Q43 发射极)电压被钳位在 1.6V。当 EN(Q43 的基极)电压大于 800mV(若 EN 脚悬空, Q43 的基极为 6V 左右)时, Q43 截至, 电路正常工作。当 EN(Q43 的基极)电压小于 800mV 时, Q43 导通, Q48 的基极被拉低, N695(并 N696)关断, 从而关断带隙基准。

#### 4.2.4 SHDN 电流

当使能端 EN 小于 800mV, 关断带隙基准, 电路处于待机状态。在这种状态下, 电路消耗的电流为 SHDN 电流。SHDN 电流越小表示待机状态消耗的电能越小, 也就越省电。在 SHDN 情况下, 根据图 4.2 中结构可以得到以下等式:

$$V_{GS(JFET)} = V_{GS(P508)} + V_{BE(Q45)} \quad (4-10)$$

$$K_{P(P508)} (V_{GS(P508)} - V_{TH})^2 = I_S \exp \frac{V_{BE(Q45)}}{V_T} = I_{C(Q45)} \quad (4-11)$$

由以上方程组可以得到  $I_{C(Q45)}$  与  $V_{GS(JFET)}$  的关系。

$$V_T \ln \frac{2I_{C(Q45)}}{I_{C(Q46)}} = I_{C(Q45)} \times r_{(X670)} + 5 \times I_{C(Q46)} \times r_{(X671)} \quad (4-12)$$

$$I_{SHDN} = 10I_{C(Q46)} + I_{C(Q45)} \quad (4-13)$$

$$I_{SHDN} = I_{DSS} \left(1 - \frac{V_{GS(JFET)}}{V_P}\right)^2 \quad (4-14)$$

由以上的方程可得到  $I_{SHDN}$ , 但由于部分 MOS 管的沟道长度调制效应, 实际值比计算值大一些。

### 4.3 内部供电模块

#### 4.3.1 带隙基准

基准电压源广泛应用于模拟电路和数字电路中, 始终是集成电路中一个重要的单元模块。它为系统的其它模块提供一个不随温度和电源电压波动变化的稳定基准电压(或电流)。它的精度和稳定性直接决定了整个系统的精度和性能。它的温度特性和抗噪声能力直接影响电路精度和性能。在高精度集成电路系统中, 低温度系数、高电源抑制比、低工作电压带隙基准的设计十分重要。

带隙基准的基本原理: 利用两个不同发射极面积(即不同电流密度  $A_E I_S$ ) 的双极型晶体管的  $V_{BE}$  之差与一个双极型晶体管的  $V_{BE}$  在某一个温度进行温度补偿, 得到一个在一定温度范围内变化较小的电压基准。由于两个电压的温度特性是两个非相关量, 所以只能实现在某一温度上达到零温度相关性。

如果将两个具有相反温度系数的量以适当的权重相加, 那么结果就会显示很小的温度系数, 甚至零温度系数。带隙基准就是将一个负温度系数的电压和一个正温度系数的电压加权相加来抵消温度对输出电压的影响。

负温度系数电压的产生: 双极晶体管的基极-发射极电压( $V_{BE}$ )或更一般的说,

pn结二极管的正向电压,具有负温度系数。根据其物理特性,结电压 $V_{BE}$ 与温度的关系为:

$$V_{BE}(T) = V_{BG} - (V_{BG} - V_{BE0}) \frac{T}{T_0} - (\eta - \alpha) V_T \ln \frac{T}{T_0} \quad (4-15)$$

式中 $\eta$ 跟三极管的结构有关,它的值大约为4。 $\alpha$ 是跟流过三极管的电流特性有关的一个量,当其电流为PTAT电流时 $\alpha$ 为1;当其电流为与温度无关的电流时 $\alpha$ 为0。 $T_0$ 为参考温度, $V_{BG}$ 为硅的带隙外推电压(跟材料本身性质有关)。从式中可看出 $V_{BE}$ 是一个具有负温度系数的电压。

正温度系数电压的产生:两个双极晶体管工作在不同的电流密度下,则其结电压( $V_{BE}$ )的差值( $\Delta V_{BE}$ )跟热电压呈现线性关系。假设两个尺寸一样的晶体管( $I_{S1}=I_{S2}$ )其集电极电流分别为 $NI_0$ 和 $I_0$ 则

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln \frac{NI_0}{I_{S1}} - V_T \ln \frac{I_0}{I_{S2}} = V_T \ln N \quad (4-16)$$

所以 $V_{BE}$ 即 $V_T \ln N$ 是一个正温度系数的电压,其正温度系数为常数( $k/q$ ) $\ln N$ <sup>[8-10]</sup>。

### 4.3.2 本系统中的带隙基准

本系统中包含了多个模拟及逻辑模块。这些模块正常工作都需要一个稳定的偏置电压或者偏置电流。如果这些偏置电压和偏置电流都源于同一个带隙基准会造成以下的影响:①逻辑模块电流的瞬间剧烈变化会影响偏置电压稳定性。②对于连接到同一根地线上的大量电路,电流源和电流基准之间的系统失配可能很大。③对带隙基准带载能力的要求提高了,增加了设计难度。④增加了布线难度。这些因素都可能使偏置偏离设计值,造成模块工作不正常。综合以上考虑,本系统中采用两个带隙基准。

#### (1) 带隙基准 I

带隙基准 I 是为系统中的带隙基准 II、振荡器充电电流偏置电路、频率反馈比较器、误差放大器、斜坡产生电路等模块(子电路)提供 3.5V 的供电电压。这些模块(子电路)基本上都属于模拟部分,对基准电压的稳定性要求较高。而且自身工作电流(带隙基准负载电流)变化又很小,所以对基准电压的稳定性影响较小。由于此基准不被用于产生参考电压,只是为这些模块提供偏置,系统对它的温度特性要求并不是非常高,所以采用一阶温度补偿带隙基准就能满足系统要求。

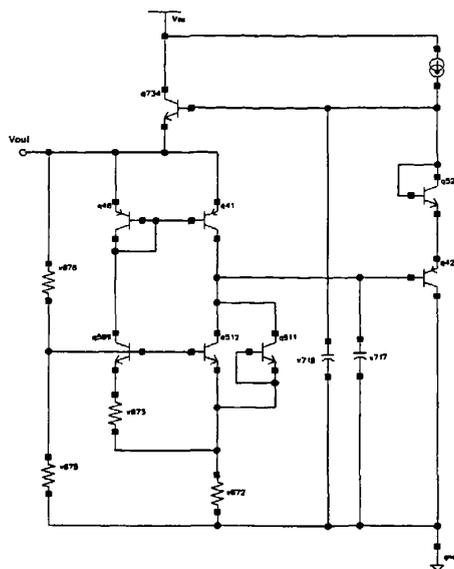


图 4.4 带隙基准 I 线路图

带隙基准 I 电路结构如图 4.4 所示。图中 Q509 和 Q512 是两个面积比为 8 的 NPN 三极管，通过它们 BE 结压降之差产生 PTAT 电流。Q509 和 Q512 BE 结压降之差为  $\Delta V_{BE}$ 。

根据电路结构可以得到以下关系式：

$$\Delta V_{BE} = V_T \ln 8 \quad (4-17)$$

$$I_{C(Q509)} = V_T \ln 8 / r_{(X673)}$$

$$V_{Q509\_B} = V_{BE(Q512)} + 2\Delta V_{BE} \times (r_{(X672)} / r_{(X673)}) \quad (4-18)$$

$$\frac{\partial V_{Q509\_B}}{\partial T} = \frac{\partial V_{BE}}{\partial T} + 2 \ln 8 \times (r_{(X672)} / r_{(X673)}) \frac{\partial V_T}{\partial T} \quad (4-19)$$

已知  $\frac{\partial V_{BE}}{\partial T} = -2.2$ ，令  $\frac{\partial V_{Q509\_B}}{\partial T} = 0$ ，由式(4-19)可求出  $(r_{(X672)} / r_{(X673)})$  的值；将其

代入式(4-18)可得到  $V_{Q509\_B}$  的值。所以  $V_{OUT} = V_{Q509\_B} \times (r_{(X676)} + r_{(X675)}) / r_{(X675)}$

从上面的推到可以看出这个带隙基准的主要原理是把两个温度系数相反的电压  $V_{BE(Q512)}$  和  $V_T \ln 8 \times (r_{(X672)} / r_{(X673)})$  相加得到一个不随温度变化的电压  $V_{Q509\_B}$ 。

仿真结果如下图 4.5 和图 4.6 所示：

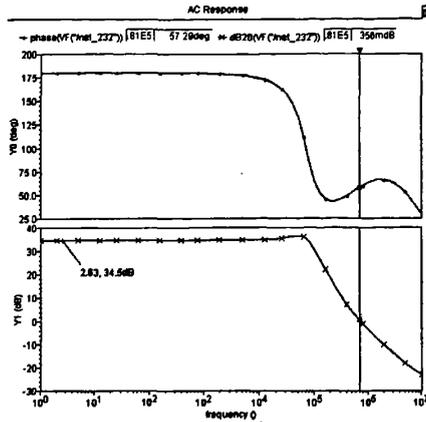


图 4.5 开环增益与相位裕度

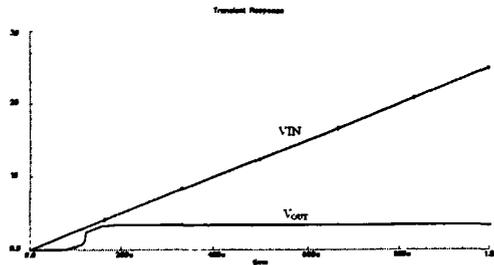


图 4.6 基准电压随电源电压的变化

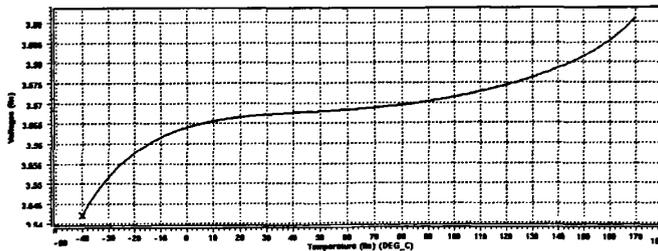


图 4.7 基准电压随温度的变化

## (2) 带隙基准 II

带隙基准II被用来产生系统所需的0.9V参考电压，此电压要求精度高、温度特性好、不受内部模块工作状态变化的影响。本带隙基准的误差放大部分采用三级放大结构，提高了开环增益，保证了精度；采用二阶温度补偿的带隙基准来保证温度特性；为系统中的部分模块(子电路)提供1.235V的偏置电压，与之连接的基本上都是三极管基极或者MOS管的栅极，所以负载电流很小，这样就保证了基准不受内部模块工作状态变化的影响。带隙基准II电路结构如图4.8所示。图中Q509和Q512是两个面积比为8的NPN三极管，通过它们BE结压降之差产生PTAT电流。根据电路结构可以得到以下关系式：

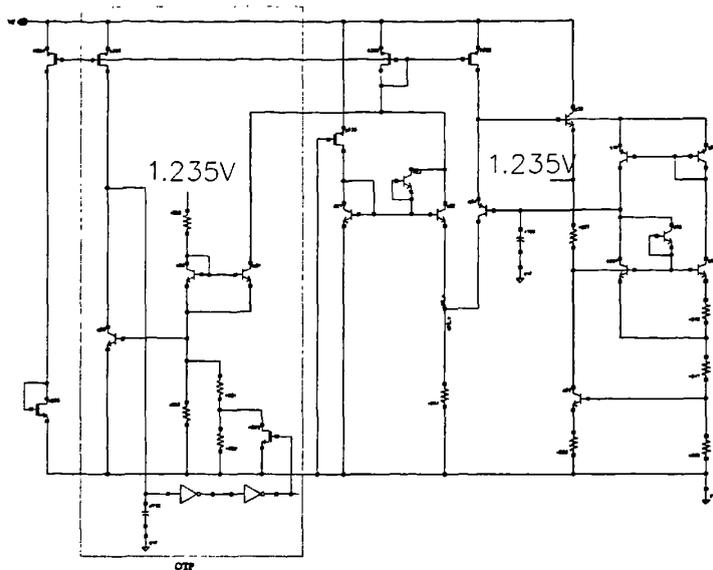


图 4.8 带隙基准 II 线路图

● 基准电压

Q307 和 Q66 的 BE 结压降之差为  $\Delta V_{BE}$

$$\Delta V_{BE} = V_T \ln 8 \quad (4-20)$$

$$I_{C(Q66')} = V_T \ln 8 / r_{(X646)} \quad (4-21)$$

$$V_{Q29\_C} = V_{BE(Q307)} + 2\Delta V_{BE} \times (r_{(X647)} / r_{(X646)}) \quad (4-22)$$

低温时 Q29 基极电压小于导通电压  $U_{ON}$ , Q29 关断, 电阻 X657 上的电流约等于零, 压降很小, 所以  $V_{Q33\_E} \approx V_{Q29\_C}$ 。

$$\frac{\partial V_{Q33\_E}}{\partial T} = \frac{\partial V_{Q29\_C}}{\partial T} = \frac{\partial V_{BE}}{\partial T} + 2 \ln 8 \times \frac{r_{(X647)}}{r_{(X646)}} \times \frac{\partial V_T}{\partial T} \quad (4-23)$$

调整式(4-23)中参数使  $V_{Q33\_E}$  在 40°C 左右达到零温度系数, 即  $\frac{\partial V_{Q33\_E}}{\partial T} = 0$ 。

● 系统基准电流  $I_0$

$$I_0 = I_{C(Q22)} + I_{C(Q31)} \quad (4-24)$$

$$I_{C(Q31)} = \frac{V_{Q33\_E} - V_{BE}}{r_{(X656)} + 2(r_{(X653)} // r_{(X651)})} \quad (4-25)$$

$$\begin{aligned}
 V_T \ln \frac{I_{C(Q21)}}{I_{C(Q22)}} &= (I_{C(Q22)} + I_{C(Q54)}) \times r_{(X641)} \\
 \Rightarrow I_{C(Q22)} &= I_{C(Q21)} \exp\left(-\frac{(I_{C(Q22)} + I_{C(Q54)}) \times r_{(X641)}}{V_T}\right) \\
 \Rightarrow I_{C(Q21)} &= I_{C(Q22)} \exp\left(\frac{(I_{C(Q22)} + I_{C(Q54)}) \times r_{(X641)}}{V_T}\right)
 \end{aligned} \quad (4-26)$$

$I_{C(Q31)}$ 有正的温度系数,  $I_{C(Q22)}$ 有负的温度系数,  $I_{C(Q21)}$ 和  $I_{C(Q22)}$ 的关系如上式所示。所以根据仿真结果调整  $r_{(X641)}$ , 使  $I_{C(Q21)}$ 和  $I_{C(Q31)}$ 的温度系数绝对值基本相等, 以保证  $I_0$ 具有最小的温度系数。

基准电流的调整: 调整 X641 可以调整基准电流, 增大 X641 可以减小基准电流。

### ● 曲率校正

传统的带隙基准电路几乎都是采用一级温度补偿, 而且采用的工作电压也比较高。这样产生的基准电压不能满足低温度系数和低工作电压带隙基准的要求。基于以上问题, 本系统根据低温度系数、低工作电压的要求。采用了温度曲率校正的方法, 最终实现了低温度系数、低工作电压的CMOS带隙基准源。

Q9 和 Q10 的集电极电流( $I_{C(Q66)} = V_T \ln 8 / r_{(X646)}$ )随温度升高而增大, 若基准电流不随温度变化, 则 Q54 的集电极电流随温度升高而减小, 影响到 Q54 基极电流。(理想情况下 Q54 基极电流等于 Q9 和 Q10 基极电流之和)。Q54 基极电流影响到 Q9 和 Q10 组成的电流源的失调。X646 和 X647'选用具有正温度系数的电阻对电流的变化具有抑制作用。

Q307 和 Q66 的基极电流也随温度变化, 它们流过电阻 X657, 影响基准电压。所以要进行曲率校正以保证带隙基准和基准电流都能满足要求。

$U_{ON}$ 随着温度的升高而降低, 温度升高到某一设定值时(图 4.9 中 B 点)Q29 基极电压大于导通电压  $U_{ON}$ , Q29 导通。对温度曲线作进一步的校正。

$$V_{Q33\_E} = V_{Q29\_C} + \frac{2I_{C(Q66)} \times r_{(X648)} - V_{ON}}{r_{(X650)}} \times r_{(X657)} \quad (4-27)$$

$$\begin{aligned}
 \frac{\partial V_{Q33\_E}}{\partial T} &= \frac{\partial V_{BE}}{\partial T} \left(1 - \frac{r_{(X657)}}{r_{(X650)}}\right) + 2 \ln 8 \times \left(\frac{r_{(X647')}}{r_{(X646)}} + \frac{r_{(X648)}}{r_{(X646)}} \times \frac{r_{(X657)}}{r_{(X650)}}\right) \frac{\partial V_T}{\partial T} \\
 &= \frac{\partial V_{BE}}{\partial T} \left(1 - \frac{r_{(X657)}}{r_{(X650)}}\right) + 2 \ln 8 \times \left[\frac{r_{(X648)}}{r_{(X646)}} \left(1 + \frac{r_{(X657)}}{r_{(X650)}}\right) + \frac{r_{(X647')}}{r_{(X646)}}\right] \frac{\partial V_T}{\partial T}
 \end{aligned} \quad (4-28)$$

注: 以上方程中  $r_{(X647')} = r_{(X647)} + r_{(X648)}$

调整电阻值使  $\frac{\partial V_{Q33\_E}}{\partial T}$  的值在全温度范围尽量接近于零(即  $V_{Q33\_E}$  随温度变化

量尽可能小)。

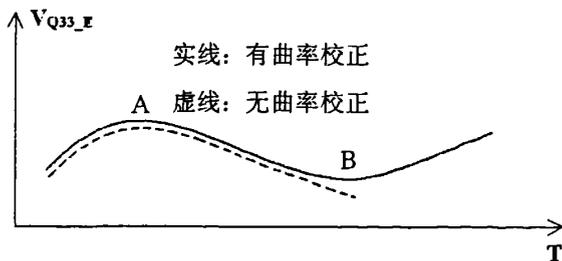


图 4.9  $V_{Q33\_E}$  随温度变化趋势

仿真结果如下图:

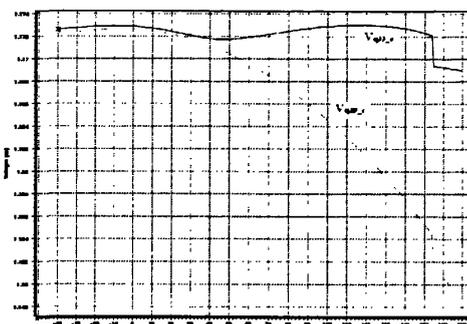


图 4.10 基准电压随温度的变化

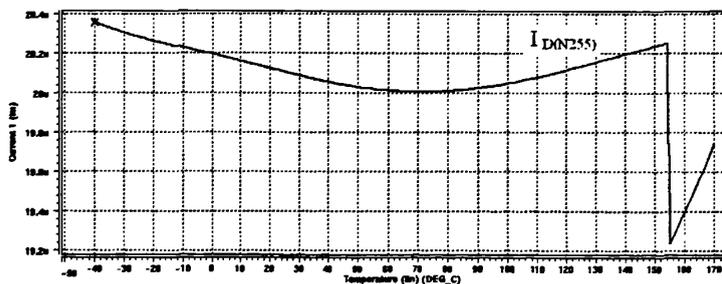


图 4.11 基准电流随温度的变化

#### 4.4 过热保护

功率集成电路在一块芯片里不但集成了低压数字或模拟电路，也集成了高压功率输出电路，它属于数/模混合电路。该功率集成电路的发热量比较大，因此，有必要对其进行过热保护，以免在工作过程中损坏芯片。

过温保护电路的关键是把温度信号转变为电压信号。热电偶、热电阻可用作温度传感器，但这在集成电路工艺中不易实现。由于二极管、三极管有良好的温度特性且易于集成，所以本文采用这种半导体器件作为传感器，进行温度鉴别。当温度超过设计的温度保护点，产生一个保护信号，这里设计关断温度为155°C，

该保护信号通过逻辑部分处理及时关断功率管。图4.8中，OTP为过热保护模块，它主要由偏置电路、PTAT，电流源、温度判别电路和反馈电路这几个部分组成。具体工作原理如下：

低温时，Q28 基极电压小于导通电压  $U_{ON}$ ，Q28 关断， $V_{Q28\_C}$  为高电位。 $U_{ON}$  随着温度的升高而降低，温度升高到某一设定值时 Q28 基极电压大于导通电压  $U_{ON}$ ，Q28 导通， $V_{Q28\_C}$  被拉低，通过后级逻辑电路，完成温度保护。这时 MOS 管 N629 被关断，导致 Q28 基极电压升高，产生滞回温度区间。

$V_{Q33\_E}$  为基准电压，不随温度变化。低温时，MOS 管 N629 导通，电阻 X652 被短路。Q28 基极电压为  $V_{Q28\_B}$

$$V_{Q28\_B} = \frac{V_{Q33\_E} - V_{BE}}{r_{(X656')} + 2(r_{(X653)} // r_{(X651)})} \times 2(r_{(X653)} // r_{(X651)}) \quad (4-29)$$

$$\frac{\partial V_{Q28\_B}}{\partial T} = -\frac{2(r_{(X653)} // r_{(X651)})}{r_{(X656')} + 2(r_{(X653)} // r_{(X651)})} \times \frac{\partial V_{BE}}{\partial T} \quad (4-30)$$

可见  $V_{Q28\_B}$  是随温度升高而升高的，注： $r_{(X656')} = r_{(X656)} + r_{(X654)} / r_{(X655)}$ ，而  $U_{ON}$  随温度升高而降低， $U_{ON}$  随温度变化向  $V_{Q28\_B}$  靠近的速度为：

$$-\left(1 + \frac{2(r_{(X653)} // r_{(X651)})}{r_{(X656')} + 2(r_{(X653)} // r_{(X651)})}\right) \times 2.2mV/^{\circ}C \quad (4-31)$$

当  $U_{ON} = V_{Q28\_B}$  时，达到温度保护点，MOS 管 N629 被关断。这时，

$$V_{Q28\_B} = \frac{V_{Q33\_E} - V_{BE}}{r_{(X656)} + 2[r_{(X653)} // (r_{(X651)} + r_{(X652)})]} \times 2[r_{(X653)} // (r_{(X651)} + r_{(X652)})] \quad (4-32)$$

主要调整 X656 的阻值来调整温度保护点的值。

$V_{Q28\_B}$  升高，形成滞回电压。滞回区间长度为：

$$\Delta V_{Q28\_B} = \left\{ \frac{2(r_{(X653)} // r_{(X651)})}{r_{(X656)} + 2(r_{(X653)} // r_{(X651)})} - \frac{2[r_{(X653)} // (r_{(X651)} + r_{(X652)})]}{r_{(X656)} + 2[r_{(X653)} // (r_{(X651)} + r_{(X652)})]} \right\} \times (V_{Q33\_E} - V_{BE}) \quad (4-33)$$

主要通过调整 X652 的阻值来调整滞回区间长度。

仿真结果见下图 4.12。

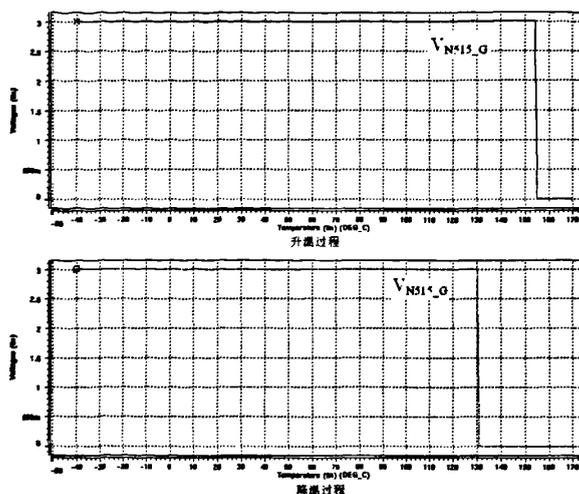


图 4.12 过温保护(升温)与恢复(降温)

## 4.5 误差放大器

误差放大器对反馈电压和基准电压的差值进行放大产生误差信号，送入PWM比较器与检测到的输出电流信号比较，控制开关管的导通与关断，保证输出的稳定。误差放大器影响到整个IC的稳定性和输出精度等重要参数，是芯片中至关重要的组成部分。

利用传统的积分电路来得到低带宽的误差放大器已经很少使用。这是因为低带宽的积分电路往往要使用很大的补偿电容，而大的补偿电容会限制误差放大器的翻转速率，尤其是在芯片启动初期，这种过慢的瞬态响应速度容易造成较大的输出电压过冲。其反向输入端的反馈信号无法快速的反映输出过压信号，从而使得芯片设计者需要另外增加一个引脚以允许集成输出过压保护电路，或是设计精确的电流检测电路，来监控输出电压的状态。采用跨导型误差放大器可以避免以上的缺点，由于的输出电流的能力较适合驱动容性负载，而且其直流增益不需要很高，所以其补偿电容串接在运放输出与地之间。

用双极工艺可以制造出速度高驱动能力强模拟精度好的器件但双极器件在功耗和集成度方面却无法满满足集成规模越来越大的系统集成的要求而CMOS工艺可以制造出功耗低集成度高和抗干扰能力强的CMOS器件但其速度低驱动能力差而BiCMOS工艺兼有CMOS工艺功耗低、集成度高、和双极型工艺速度快、驱动能力强、模拟精度高、跨导高的优点<sup>[10-15]</sup>。

由式(3-19)可知，对于本电路来讲，系统对误差放大器的跨导的准确性和可控性要求较高。而双极结构的放大器的跨导更易控制。所以采用双极型跨导型误差放大器。

误差放大器结构见图4.13，放大器主要由以下几部分构成：第一级共集放大器，第二、三级共射放大器，第四级射随输出以及频率补偿电路。放大器各级之间阻抗的匹配问题在下面的计算中做了重点分析。以下计算中的模型参数及偏置条件：偏置电流 $I_{C(N58)}=5\mu\text{A}$ ， $\beta_n=\beta_p=30$ ， $V_{An}=V_{Ap}=20\text{V}$ 。

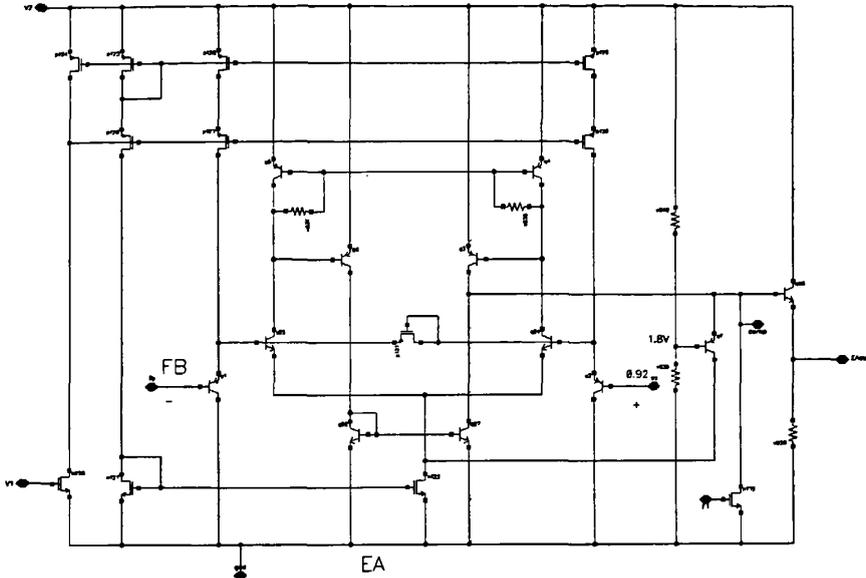


图4.13 误差放大器电路图

#### 4.5.1 误差放大器分级讨论

##### (1) 输入级(射级跟随器)

射级跟随器的特点是：输入电阻大，输出电阻小。放大倍数接近而小于1，具有电压跟随的性质，并且射级跟随器属于宽带电路，其作用是电平位移和阻抗转换。

##### ● 输入电阻

$$R_i = r_{\pi(Q1)} + \beta_P \times \{ [r_{O(P127)} + r_{O(P126)}(1 + g_{m(P127)}r_{O(P127)})] // r_{O(Q1)} // r_{\pi(Q25)} \} \quad (4-34)$$

##### ● 输出电阻

$$R_{O1} = \frac{r_{\pi(Q1)} + R_S}{1 + \beta_n} // r_{O(Q1)} // [r_{O(P127)} + r_{O(P126)}(1 + g_{m(P127)}r_{O(P127)})] \quad (4-35)$$

其中， $R_S$ 为FB端的交流小信号等效电阻，作为FB端的分压电阻，应该有很大的选择范围，如果 $R_S$ 最大不超过100k，那么 $R_S=100\text{k}$ 时， $R_{O1}$ 有最大值：

$$R_{O1} \approx \frac{r_{\pi(Q1)} + R_S}{1 + \beta_n} = \frac{V_T}{I_{C(Q1)}} + \frac{R_S}{1 + \beta_n} = 8\text{k} \quad (4-36)$$

## (2) 第二级(共射级)

第二级为共射级，起放大作用，但由于增益很小，所以本级的 Miller 效应很小，对电路的频率的影响可以忽略。

## ● 增益

$$A_{V1} = \frac{I_{C(Q25)}}{V_T} \times [(r_{X634} + r_{X637}) // r_{\pi(Q6)}] \quad (4-37)$$

## ● 输入电阻

$$R_{i2} = r_{\pi(Q25)} = \frac{\beta V_T}{I_{C(Q1)}} = 156k \quad (4-38)$$

可以看出  $R_{i2}$  远远大于  $R_{01}$ ，第一级到第二级的阻抗是匹配的。

## ● 输出电阻

$$R_{O2} = (r_{X634} + r_{X637}) = 24k \quad (4-39)$$

## (3)第三级(共射级)

## ● 增益

$$A_{V2} = \frac{I_{C(Q3)}}{V_T} \times (R_{O3} // R_{i4}) \quad (4-40)$$

这一级的增益  $A_{V2}$  很大(大于 100)，所以这一级的 Miller 效应产生的 Miller 电容( $C_{\mu(Q3)} \times A_{V2}$ )比较大，而它决定了误差放大器的主极点。为了使误差放大器的主极点不影响系统的频率特性，误差放大器的主极点要尽量远离远点。即 3dB 带宽尽量宽。

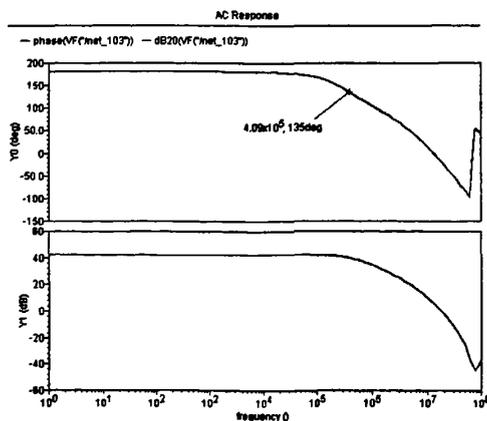


图 4.14 未加补偿网络情况下的频域响应波特图

误差放大器不加补偿网络情况下的频域响应波特图如图 4.14 所示，误差放大器主极点仿真值为 400kHz。增益在 40kHz(即 400kHz 的 1/10)处才开始下降。而系

统穿越频率的设计值为 38kHz。这说明误差放大器的带宽足够大，不会影响到系统的频率特性。

● 输入电阻

$$R_{i3} = r_{\pi(Q6)} = \frac{\beta V_T}{I_{C(Q1)}} = 156k \quad (4-41)$$

● 输出电阻

$$R_{O3} = r_{O(Q3)} // r_{O(Q27)} \approx 2M \quad (4-42)$$

(4) 输出级(射级跟随器)

● 射级跟随器的增益约等于 1

● 输入电阻

$$R_{i4} = r_{\pi(Q53)} + \beta_P \times (r_{O(Q53)} // r_{X638} // R_L) \quad (4-43)$$

由于  $0 \leq I_{C(Q53)} = (V_{E(Q53)} / r_{X638}) \leq (1.8V / r_{X638})$ ，所以

$$r_{\pi(Q53)} = \frac{\beta_n \times V_T}{I_{C(Q53)}} \geq 23k \quad (4-44)$$

$$r_{O(Q53)} = \frac{V_A}{I_{C(Q53)}} \geq 592k \quad (4-45)$$

又因为  $r_{X638} = 53k$ ， $R_L = +\infty$ ，所以

$$R_{i4} \approx r_{\pi(Q53)} + \beta_P \times r_{X638} = r_{\pi(Q53)} + 1.6M \geq 1.6M \quad (4-46)$$

频率补偿 COMP 脚从这一级的输入端引出，加入补偿电路后，从输入端到地的等效电阻  $R_{eq}$  为：

$$R_{eq} = R_{O3} // R_{i4} // (R_3 + \frac{1}{sC_3}) \quad (4-47)$$

由于  $R_3 = 10k$ ，所以在足够高的频率下  $R_{eq} = R_{O3} // R_{i4} // R_3 \approx R_3$ ，也就是说上一级的输出电阻和这一级的输入电阻远远大于  $R_3$ ，对系统的高频特性没有影响。

● 输出电阻

$$R_O = \frac{r_{\pi(Q53)} + r_{O(Q3)} // r_{O(Q27)}}{1 + \beta_n} // r_{O(Q53)} // r_{X638} \quad (4-48)$$

#### 4.5.2 误差放大器整体参数

##### (1) 跨导 $G_{EA}$

由第三章系统频率特性分析结果——式(3-19)可知系统对误差放大器的跨导

要求很高。式(4-49)中  $G_{EA}$  是经过小信号分析得到的 COMP 端到误差放大器输入端的跨导, 在  $5\mu\text{A}$  的偏置电流下得到  $G_{EA}=850\mu\text{A}/\text{V}$ , 符合系统要求。

$$G_{EA} = g_{m(Q25)} \times (R_{O2} // R_{i3}) \times g_{m(Q3)} = \frac{I_{C(Q25)}}{V_T} \times [(r_{X634} + r_{X637}) // r_{\pi(Q6)}] \times \frac{I_{C(Q3)}}{V_T} \quad (4-49)$$

## (2) 电压增益

高的系统增益对于保证好的线性和负载调节率提供重要贡献。它能够使 PWM 比较器在响应输入输出电压的变化时精确地改变电源开关的占空比。由式 (3-11) 可知系统增益与误差放大器的增益成正比, 所以误差放大器的增益直接影响输出电压的精度, 其值越大, 输出受输入电压、负载等的影响越小。由图 4.14 可以看出误差放大器增益大于 40dB。

$$\text{电压增益:} \quad A_{vEA} = G_{EA} \times (R_{O3} // R_{i4}) \quad (4-50)$$

## (3) 总输入电阻

作为一个放大电路, 一定要有信号源来提供输入信号, 放大电路与信号源相连, 就要从信号源去电流。取电流的大小表明了放大电路对信号源的影响程度, 输入电阻越大, 表明它从信号源取得电流越小, 对信号源的信号影响越小。采用如图 4.13 电流源,  $r_{\pi(Q25)}$  保证较大数值, 是为了提高放大器的输入电阻。由式 (4-51) 可以得到  $R_i$ , 约为  $4.5\text{M}\Omega$ 。又因为连接到输入端 FB 分压电阻最大取  $100\text{k}\Omega$ 。所以输入电阻可以满足阻抗匹配的要求。

$$R_i = r_{\pi(Q1)} + \beta_P \times \{ [r_{O(P127)} + r_{O(P126)}(1 + g_{m(P127)}r_{O(P127)})] // r_{O(Q1)} // r_{\pi(Q25)} \} \quad (4-51)$$

$$\text{其中} \quad r_{\pi(Q25)} = \frac{\beta_n \times V_T}{I_{C(Q25)}} \quad r_{O(Q1)} = \frac{V_A}{I_{C(Q1)}}$$

## (4) 总输出电阻

放大器将信号放大后, 要送到负载去发挥作用。输出电阻与负载电阻相比越小, 输出电压的幅值下降越少。由式 4.6 看出, 误差放大器的输出电阻最大值不会大于  $r_{X638}$ , 即  $R_O < r_{X638} = 53\text{k}\Omega$ 。因为误差放大器输出连接 PWM 比较器输入端(MOS 管栅极), MOS 管栅极电阻趋于无穷大, 所以输出电阻远小于负载电阻, 设计满足阻抗匹配的要求。

$$R_O = \frac{r_{\pi(Q53)} + r_{O(Q3)} // r_{O(Q27)}}{1 + \beta_n} // r_{O(Q53)} // r_{X638} \quad (4-52)$$

## (5) 补偿网络

误差放大器的补偿网络如图 4.15 所示, 它是由连接到 COMP 端的电容 C3 和

电阻 R3 串联构成，它们构成了系统的一个零点——见式(3-14)。

由图 4.16 可以看出，误差放大器主极点(3dB 带宽)在 400kHz 处，而系统极点和零点(3.2.2 电压环设计)都小于 38k，所以这些极点和零点都在误差放大器的 3dB 带宽内，所以误差放大器带宽已满足系统要求。

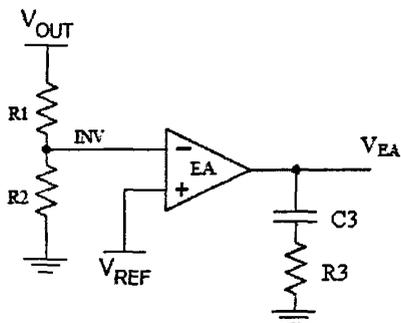


图 4.15 误差放大器的补偿网络

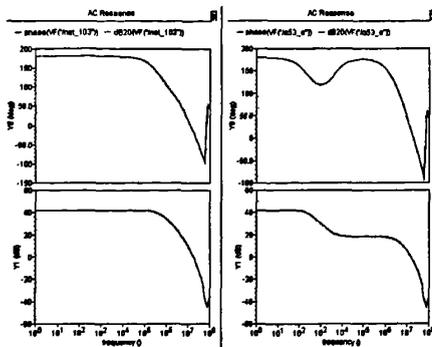


图 4.16 误差放大器补偿前后输出频域特性

由第三章分析可知，在电流型结构中两个电抗性的元件(L 和 C<sub>O</sub>)的二阶系统变为一个只由 C<sub>O</sub>/R<sub>LOAD</sub> 阻抗控制的一阶系统。误差放大器加入补偿后，系统的波特图见图 4.17。图中系统的主要极点和零点如下：

$$f_{P1} = \frac{G_{EA}}{2\pi \times C3 \times A_{VEA}} \tag{3-12}$$

$$f_{P2} = \frac{1}{2\pi \times C_O \times R_{LOAD}} \tag{3-13}$$

$$f_{Z1} = \frac{1}{2\pi \times C3 \times R3} \tag{3-14}$$

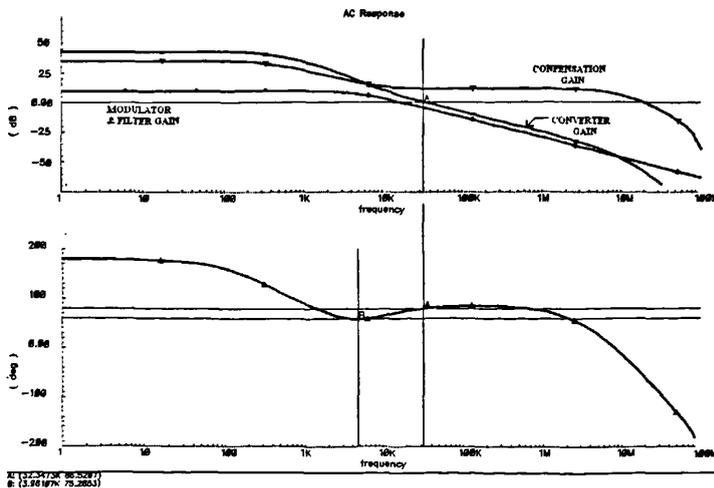


图 4.17 系统频域特性

## 4.6 电流检测

所有采用电流模控制(CMC)的 DC-DC 调整器都有电流环路以此来对负载或者输入电压的变化做出及时的调整, 获得优良的线性调整率和负载调整率, 因为负载的变化或者输入电压的变化会及时地引起电感电流的变化。同时电流检测技术被广泛的应用于连续导通模式(CCM)和非连续导通模式(DCM)之间的切换。在 DCM 模式下采用触发控制方案可以使芯片的整体转换效率和轻负载时的转换效率得到大幅度的提高。由此可见电流检测是电流模控制中非常重要的一环。

## 4.6.1 电流检测

图 4.18(b)是采样管实际结构。开关管是由  $p \times n$  个结构完全相同的 DMOS 管并联而成, 从这个阵列中分出的一行( $n$  个)作为采样管。检测到的电流流过连接电源和采样管漏极的铝线, 在铝线电阻上产生压降, 这个压降就是采样到的信号。这种技术的优点是: 没有引入任何额外的功率损耗, 同时无需增加芯片的引脚数目。而且检测精度很高, 这是因为采样管是从整个开关管中分出的一部分, 工作状态与开关管完全一致, 所以流过采样管的电流与流过开关管的电流完全成比例。这种结构对铝线的方阻精确度要求较高, 但一般铝导线的方阻的 PCM 参数变化范围很大(一般在  $77\text{m}\Omega \sim 160\text{m}\Omega$  之间)。所以要与流片厂家沟通, 尽量把导线方阻控制在一个比较小的范围内。

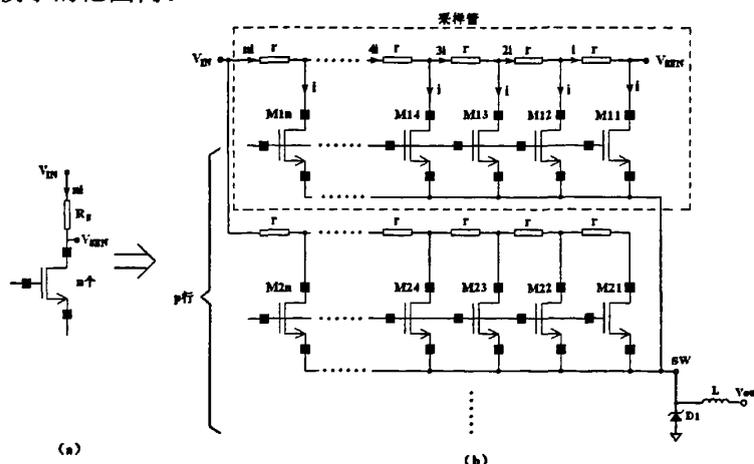


图 4.18 电流检测管结构

如图 4.18(a)是采样结构的等效电路,  $R_s$  为等效采样电阻。图 4.18(b)中  $r$  为导线上电阻, 可以看出每个电阻  $r$  上流过的电流并不相同。

$$V_{IN} - V_{SEN} = (1 + 2 + \dots + n)i \times r = \frac{(1+n) \times n}{2} r \times i \quad (4-53)$$

$$V_{IN} - V_{SEN} = ni \times R_S \quad (4-54)$$

$$r = R_S \times \frac{2}{(1+n)} \quad (4-55)$$

$$R_S = r \times \frac{(1+n)}{2} \quad (4-56)$$

$r$  的阻值可以在版图中开关管布局完成后，根据导线的方阻和方值计算得到，并由式得到等效采样电阻  $R_S$ 。

#### 4.6.2 电流采样跨导

电流采样跨导是小信号条件下，输出电流到 COMP 端电压的比值  $G_{CS}$ 。由式(3-19)可知，电流采样跨到和误差放大器跨导等参数决定了系统的穿越频率， $G_{CS}$  的系统设计值为  $2A/V$ 。式(4-57)是  $G_{CS}$  的表达式，其中  $P$  代表开关管个数与采样管个数比值； $R_S$  代表等效采样电阻； $A_{VS}$  代表电流采样放大器闭环增益。

$$G_{CS} = P / (R_S \times A_{VS}) \quad (4-57)$$

#### 4.6.3 电流检测放大器

由于检测到的  $R_S$  上的电压信号幅度太小，所以需要经过放大器放大后才能参与信号的处理。系统对放大器的要求：①采样到的电压的交流小信号地为电源电压，这就要求放大器的共模输入电压接近电源电压；②检测到信号频率很高(开关

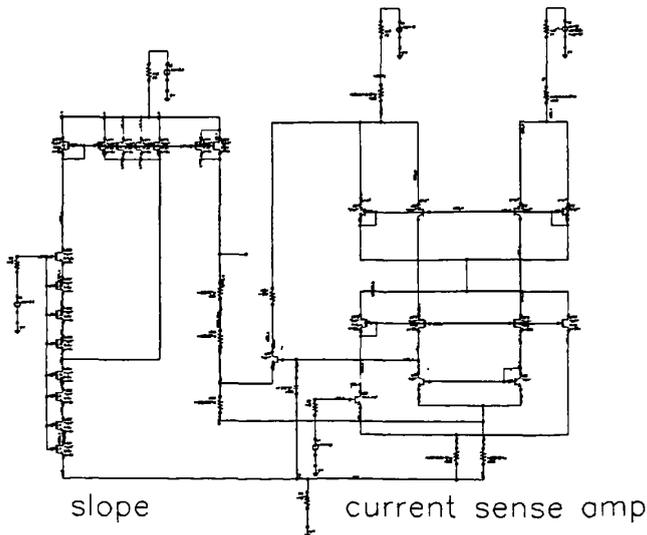


图 4.19 电流检测放大器

频率), 需要足够宽带宽的放大器来放大这个高频信号; ③系统要求放大器增益灵敏度高, 增益不随器件参数变化。综合以上考虑, 本系统采用如图 4.19 所示的放大器结构。

### (1) 放大器开环特性

#### ● 输入级

放大器输入级为共基级

跨导:  $g_{m1} = g_{m(Q36)}$

$$\text{增益: } A_{v1} = g_{m(Q36)} \times (R_{O1} // R_{i2}) = \frac{I_{C(Q36)}}{V_T} \times (R_{O1} // R_{i2}) \quad (4-58)$$

$$\text{输入电阻: } R_{i1} = \frac{r_{\pi}}{1 + \beta_P} = \frac{\beta_P V_T}{(1 + \beta_P) I_{C(Q36)}} \approx \frac{V_T}{I_{C(Q36)}} \quad (4-59)$$

$$\text{输出电阻: } R_{O1} = \frac{V_A}{I_{C(Q36)}} \quad (4-60)$$

#### ● 中间级

放大器中间级级为共栅级

电流放大倍数:  $A_{i2} = 1$

$$\text{输入电阻: } R_{i2} = \frac{r_{O(Q49)} // R_L}{[(g_m + g_{mb}) \times r_o]_{P612}} + \frac{1}{(g_m + g_{mb})_{P612}} \quad (4-61)$$

$$\text{输出电阻: } R_{O2} = \{[1 + (g_m + g_{mb}) \times r_o]_{P612} \times R_{O1} + r_{O(P612)}\} // r_{O(Q49)} \quad (4-62)$$

#### ● 输出级

输出级为射级跟随器

电流放大倍数:  $A_{i3} = \beta_n$

$$\text{输入电阻: } R_{i3} = r_{\pi(Q58)} + \beta R_L \quad (4-63)$$

$$\text{输出电阻: } R_{O3} = \frac{r_{\pi(Q58)} + r_{O(Q49)} // r_{O2}}{1 + \beta_n} \quad (4-64)$$

#### ● 放大器整体跨导

$$\text{跨导: } G_M \approx g_{m(Q36)} \times \beta_n \quad (4-65)$$

#### ● 频率响应

由于共基级和共栅级这两种结构中, 导致倍增效应的电容  $C_{\mu}$  没有跨接在输入和输出端,  $C_{\mu}$  的一端(共基级的基极和共栅级的栅极)交流接地, 不存在 Miller 效应, 所以这两种结构的带宽都很宽。

## (2) 放大器闭环特性:

采样放大器的反馈形式为电流串联负反馈, 负反馈提高了放大器的增益灵敏度, 拓展了频带, 提高了信噪比, 减小了非线性失真, 增加了输入和输出电阻。这种反馈形式反馈信号取自输出电流, 反馈网络将电流变成了电压。因此这种反馈电路可以看成是电压-电流放大器, 图 4.20 是基本的电流串联负反馈电路<sup>[16-22]</sup>。

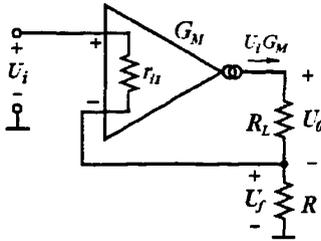


图 4.20 放大器闭环等效电路

● 闭环跨导  $G_0$ 

引入电流负反馈, 反馈系数为  $F_{ui}=R$ 。根据图 4.20 可知开环增益(即  $G_M \times R$ )等于 46dB, 说明  $G_M \times R$  远大于 1, 所以可以得到:

$$G_0 = \frac{G_M}{1 + G_M \times F_{ui}} = \frac{G_M}{1 + G_M \times R} \approx \frac{1}{R} \quad (4-66)$$

● 闭环增益  $A_{VS}$ 

$$A_{VS} = G_0 \times R_L \approx \frac{R_L}{R} \quad (4-67)$$

前面得到了采样比例  $P$ 、采样电阻  $R_S$  的具体数值, 所以可根据采样跨导  $G_{CS}$  系统设计值(2A/V)和式(4-57)得到  $A_{VS}$ , 从而由式(4-67)得到  $R_L$  和  $R$  的比值。如果  $R_L$  和  $R$  选用同种类型的比例电阻可以得到高的增益灵敏度。

## ● 输入输出电阻

由式(4-68)和式(4-69)可以看出, 引入电流负反馈使输入电阻  $R_{if}$  和输出电阻  $R_{of}$  都增大了  $G_M F_{ui}$  倍。

$$R_{if} = (1 + G_M F_{ui}) \times r_{ii} \quad (4-68)$$

$$R_{of} = (1 + G_M F_{ui}) \times r_{o3} \quad (4-69)$$

## ● 转换速率

当放大器输入一个阶跃信号时, 由于放大器内部电容效应, 输出电压不能同时改变。输出跟随时间变化的最大速度叫转换速率。转换速率与放大器带宽关系密切——带宽越宽转换速率越大。由反馈理论可知, 负反馈的结构拓展了频带。图 4.21 是放大器开环和闭环的频率响应的仿真波形。图中虚线为开环增益与相位,

实线为闭环。可以看出开环带宽是 73.9kHz，而闭环为 782kHz。引入负反馈使带宽拓展了 10 倍多。

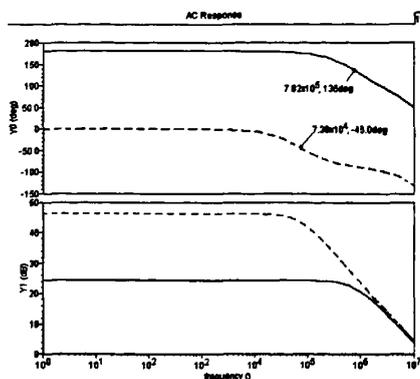


图 4.21 开环与闭环的频域响应

图 4.22(a)所示的情况是：电流检测放大器带宽过窄，造成转换速率太小，输出信号不能跟随输入信号迅速变化。图 4.22(b)是扩展带宽后的情况。

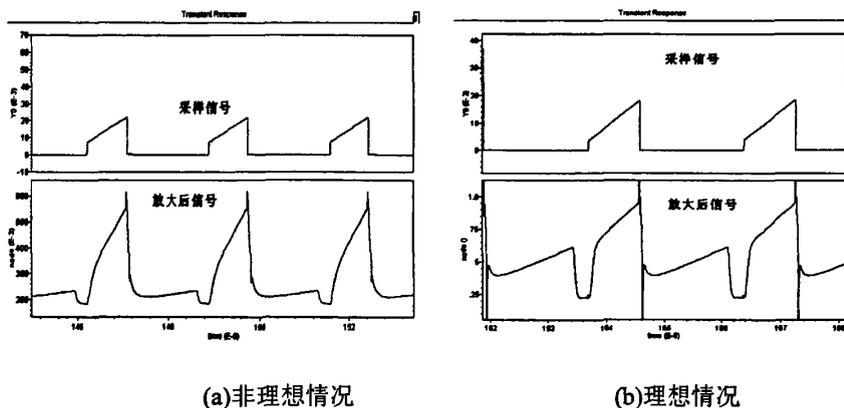


图 4.22 采样信号与放大信号

## 4.7 斜坡补偿

电流环的稳定主要是依靠外加合适的补偿斜坡来保障。但外加斜坡的斜率并非越大越好，斜率越大会使系统过阻尼，引起暂态相应滞后。随着补偿斜率的增加，系统向电压模式转变。

振荡器产生的原始斜坡信号“slop”经过如图 4.23 所示的电路得到系统所需的补偿斜率。 $V_1$  是振荡器锯齿波经过平移而得到的振幅相等的斜坡。 $V_1$  通过 M1 和镜像电流源转化为电流  $I_{D(slop)}$ ，这个电流流过 R1 产生的斜坡信号叠加到经过放大后的电流检测信号上，与误差放大器输出信号进行比较，完成斜坡补偿的作用。

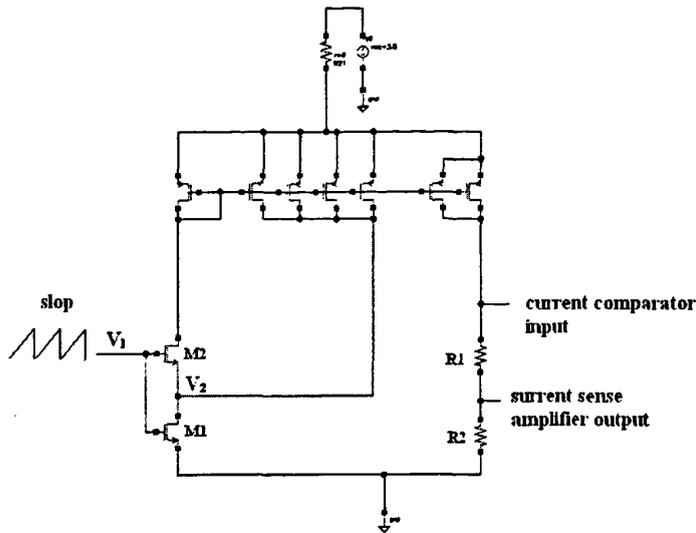


图 4.23 斜坡补偿斜率产生电路

本结构斜坡补偿的斜率不是固定值，随  $V_1$  变化(如图 4.23)。所以在占空比小时斜率小，而在占空比大时斜率大。这样在保证占空比大于 50% 时有足够的补偿斜率的前提下，在占空比小于 50% 时，系统更接近电流型模式。下面是推到过程：

$$I_{D(slop)} = \frac{2}{5} K_1 (V_1 - V_{TH})^2 \quad (4-70)$$

$$\frac{dI_{D(slop)}}{dV_1} = \frac{4}{5} K_1 (V_1 - V_{TH}) \quad (4-71)$$

$$\frac{dV_{(slop)}}{dV_1} = \frac{dI_{D(slop)}}{dV_1} \times R1 = \frac{4}{5} K_1 (V_1 - V_{TH}) \times R1 \quad (4-72)$$

$$\frac{dV_{(slop)}}{dt} = \frac{dV_{(slop)}}{dV_1} \times \frac{dV_1}{dt} = \frac{4}{5} K_1 (V_1 - V_{TH}) \times R1 \times \frac{dV_1}{dt} \quad (4-73)$$

从式(4-73)可以看出斜坡的斜率是随  $V_1$  变化的。图 4.24 是本电路的斜坡波形。图中虚线为一般补偿曲线，实线为本电路补偿曲线。

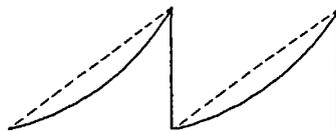


图 4.24 斜坡信号

补偿斜率应大于等于电感电流下降斜率的一半，电感电流下降斜率反映到补偿端的电压：

$$\frac{dV_{SEN}}{dt} = \frac{V_{OUT}}{P \times L} \times R_S \times A_{VS} \quad (4-74)$$

$$\text{所以补偿电压应大于 } \frac{dV_{SEN}}{2dt} = \frac{V_{OUT}}{2L \times G_{CS}} = \frac{V_{OUT}}{2P \times L} \times R_S \times A_{VS} \quad (4-75)$$

上式中 P 代表开关管个数/采样管个数

图 4.23 中 M2 是预留的改版调整管, 在改版时调整 M1 的 L, 从而对补偿斜率进行修正。

## 4.8 PWM 比较器

PWM 比较器用于在电压反馈环路中, 比较误差电压信号和电感电流的检测信号, 当电感电流达到峰值(等于误差信号), 比较器输出翻转。比较器输出信号调节占空比, 控制输出电压的稳定。

比较器是 PWM 控制中的一个重要的部分。比较器的许多特性跟高增益放大器相似, 它对两个模拟输入量进行比较, 根据比较的结果输出一个二进制的量, 0 低电平, 1 高电平。

比较器的性能主要由以下 4 项指标来决定: ①分辨能力或对阈值的灵敏度; ②输入失调电压; ③速度或传输延迟; ④输入共模范围。

考虑到差动放大器本身就是一种性能较好的比较电路, 具备在比较宽的共模范围内, 具有较大的共模抑制比(CMRR)的主要特性。将其设置为输入级有助于增强整个电路对电源电压波动和温度漂移电压的抑制能力。因此, 本文选用高增益差动放大器。为了尽量减小功耗, 本文采用以 MOS 器件为主构成比较器。但 CMOS 差动放大比较器的增益很小, 满足不了分辨能力的要求。为了获得高增益, 用两级运放组成比较器(见图 4.25)。虽然比较器与运算放大器类似, 但比较器是工作在

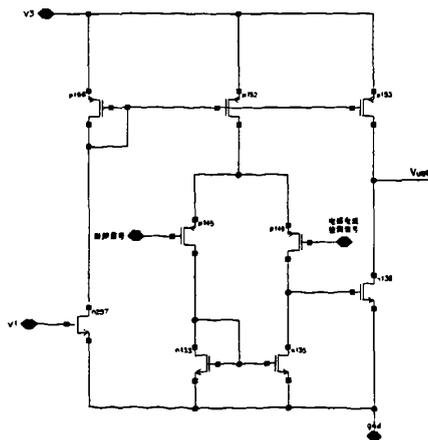


图 4.25 比较器线路图

开环状态。与运算放大器不同，其输入与输出不存在线性关系。因此，两级比较器的器件均设计在饱和状态<sup>[14]</sup>。比较器的各项参数本文不做具体分析，只给出比较器增益与相位(见图 4.26)和输入输出仿真波形(见图 4.27)。

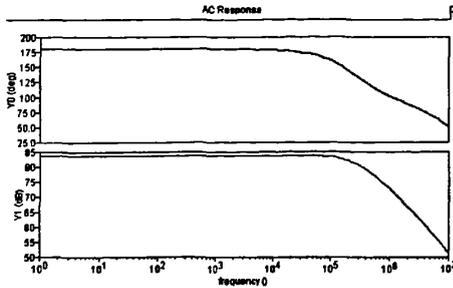


图 4.26 比较器的增益与相位

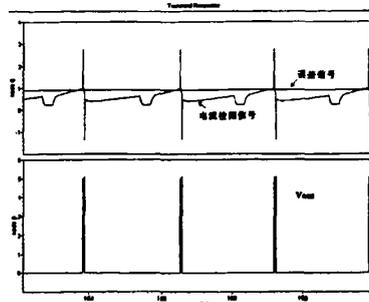


图 4.27 比较器输入与输出信号

## 4.9 振荡器

单片开关电源管理芯片是通过输出一系列变化的占空比的数字波形来控制内部集成的功率MOSFET开关，该芯片最后达到了控制整个系统的目的。而振荡器是芯片的核心部件之一，它影响着电路信号的处理性能也决定了内部振荡频率。对振荡器的要求是在电源电压、温度、负载、工艺和环境变化或漂移的情况下仍能产生频率稳定的输出信号。本设计采用对内部电容 $C_{osc}$ 充电和放电，使电容两端电压线性上升和下降的特性，形成锯齿波(斜坡)。此外振荡器还产生方波来开启功率开关管，同时输出窄脉冲提供整个电路的时钟信号，即振荡器的功能是在固定偏置下起振，以稳定的振荡频率输出锯齿波、窄脉冲波和方波。本结构利用电压比较器控制振荡电容充放电过程的转换，然后通过电流源提供电容的充电电流<sup>[23]</sup>。

根据以上设计方案，振荡器主要由以下几个功能模块组成：基准电流源、电压比较器、控制电路、恒流源、传输门等。

### 4.9.1 工作原理

图4.28中，暂不考虑脉宽控制、降频等模块。假设电路初始状态，振荡电容 $C_{osc}$ 上没有电荷，A点为低电平，B点为高电平。则比较器输出Y点为高。由于Y3点为高电平，所以Y1为低，Y2为高，CLK为低。Y2、CLK这对互补的信号控制传输门，B点电压为2V；而这时M1被关断，电流源 $I_1$ 开始为 $C_{osc}$ 充电，A点电压线性上升。当A点电压超过B点电压(2V)时，比较器翻转，比较器输出Y点为低。又经过逻辑部分信号传递，使B点电压降至0.4V，同时M1打开为电容放电，A点电压开始下降。

当A点电压小于B点电压(0.4V)时,比较器再次翻转,下一个周期开始。这样就得到了周期性的锯齿波和方波信号。

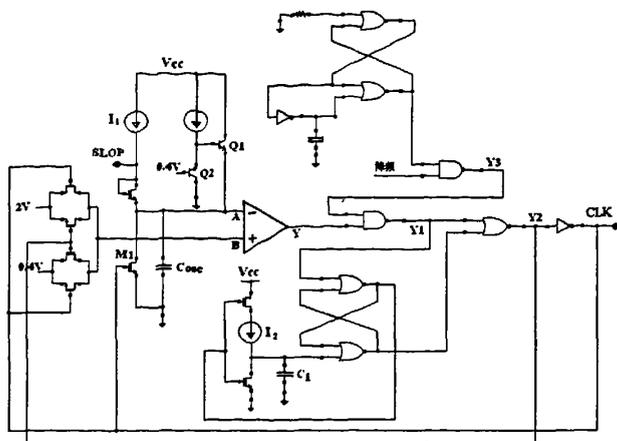


图 4.28 振荡器线路图

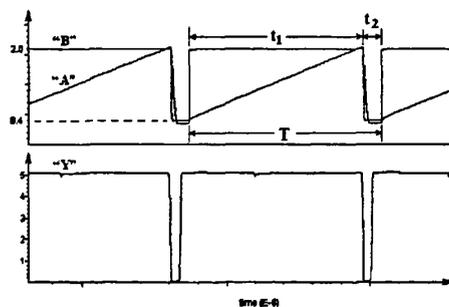


图 4.29 振荡器中比较器输入输出波形

#### 4.9.2 振荡电容充电电流

振荡电容的充电电流由如图 4.30 的结构产生。电路在逻辑模块控制下转换充电电流,从而改变振荡频率。图 4.31 是振荡器变频过程。

##### (1) 正常工作时 $C_{osc}$ 的充电电流:

为了得到精确的振荡频率,那么振荡电容就需要一个精确的充电电流。所以选用带隙基准提供的电压  $V_1$  作为偏置来产生这个电流。正常工作时,  $N_1$  导通,充电电流  $I_1$ :

$$I_1 \approx \frac{V_1 - U_{ON}}{2 \times R_1} \quad (4-76)$$

由图 4.31 可以看出正常工作时的振荡周期为  $2.68\mu s$  ( $f=373\text{kHz}$ )。

##### (2) 降频时 $C_{osc}$ 的充电电流:

图 4.30 中，降频时 N1 关断，振荡电容的充电电流  $I_1$  变为系统基准电流  $I_0$  的 1/2，由图 4.31 可以看出，降频时的振荡周期为  $4.1\mu s$  ( $f=244kHz$ )。

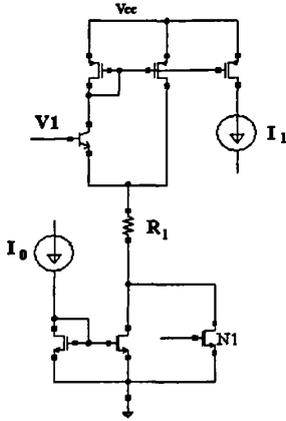


图 4.30 振荡电容的充电电流

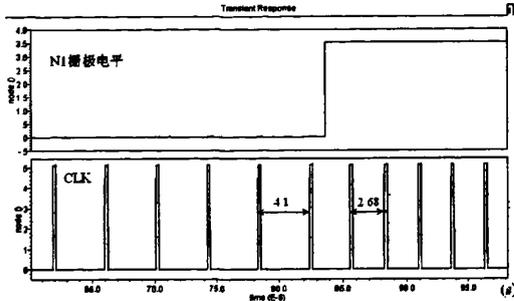


图 4.31 振荡器变频过程

### 4.9.3 脉冲宽度控制(最大占空比)

如果没有脉宽控制电路，时钟 CLK 脉冲宽度由振荡电容  $C_{OSC}$  的放电时间决定，放电电流是由 M1 提供，不易控制。

时钟的脉冲宽度决定了系统的最大占空比，因此需要电路来控制时钟的脉冲宽度。电路采用了如图 4.32 所示的结构来完成此功能。本电路包括 RS 触发器、反相器、延迟电容  $C_1$ 。S<sub>D</sub> 端的信号为振荡器内部的比较器输出 Y 的反向信号 Y1，经过电容  $C_1$  的延迟，产生时钟的下降沿。Q 的输出波形即为时钟信号 CLK。

$C_1$  的充电电流  $I_2$  是由基准电流比例而得到的。所以更改比例可以得到不同的充电电流和电容充电的延迟时间，从而得到不同的脉冲宽度。

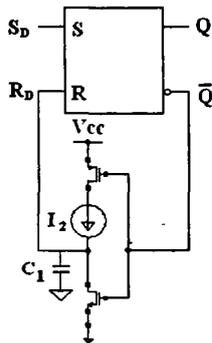


图 4.32 脉宽控制电路

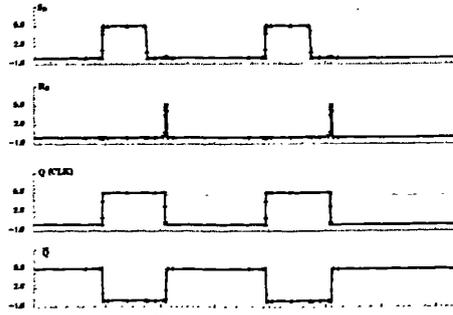


图 4.33 波形图

#### 4.9.4 振荡频率

如图 4.29 所示,  $t_1$  为电容充电时间:

$$t_1 = \frac{2-0.4}{\frac{du}{dt}} = \frac{(2-0.4)C_{SOC}}{I_1} \quad (4-77)$$

$t_2$  为脉冲宽度,  $T$  为周期,  $T=t_1+t_2$ 。振荡频率  $f=1/T$ 。所以改变电容  $C_{OSC}$  或者充电电流  $I_1$  都可以改变振荡频率。

### 4.10 逻辑驱动模块

#### 4.10.1 逻辑驱动模块

逻辑驱动模块的结构如图 4.34 所示, 该模块电路的作用是将前面各模块的输出逻辑电平整合在一起, 以产生最终的决定开关管导通与否的 PWM 脉冲。

这个模块包括两个部分, 一部分是处理欠压锁定和过热保护信号的综合逻辑信号(UVLO&OTP), 决定开关导通与断开。当 UVLO&OTP 信号为低时, 开关管被断开。输出电压下降。另一部分是处理 PWM 比较器输出信号和时钟信号, 控制开关占空比。一个周期开始时, 时钟信号 CLK 打开开关管 M1, 电感电流增加, 当电感电流达到峰值, PWM 比较器翻转, 断开关管 M1。电感电流减小, 直到下一个 CLK 信号再次打开 M1, 新的周期开始。这样就实现了开关管导通占空比的控制。

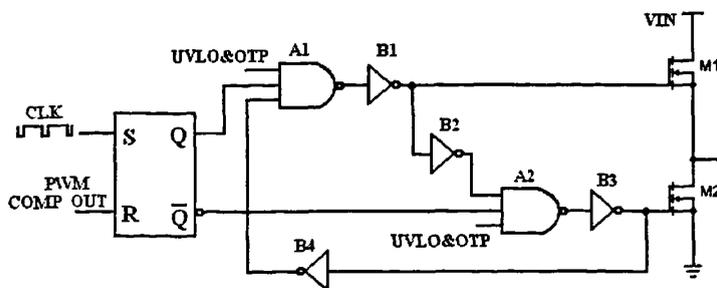


图 4.34 逻辑驱动电路

死区时间控制 (Dead Time Control): 如果 M1 和 M2 同时导通, 破坏了电路的拓扑结构, 影响稳压输出, 而且在导通瞬间, M1 和 M2 上都会有很大的电流通过, 造成了瞬时导通功耗增加。所以需要两管 on/of 之间存在一个死区时间(Dead Time)。逻辑控制模块的结构避免了这种情况的发生: 如图 4.34 所示, 在 M1 导通时, 栅电压(为高)经过 B2 反向把与非门 A2 的一个输入端拉低, 这时 A2 输出为高, 再经 B3 反

向把M2的栅极拉低，使M2关断；同理，M2导通时，M1被关断。由图4.35中波形可以看出M1和M2交替导通，避免了同时导通的情况发生。

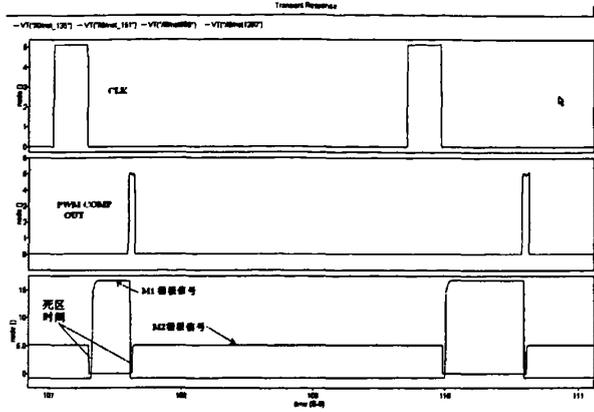


图 4.35 死区时间

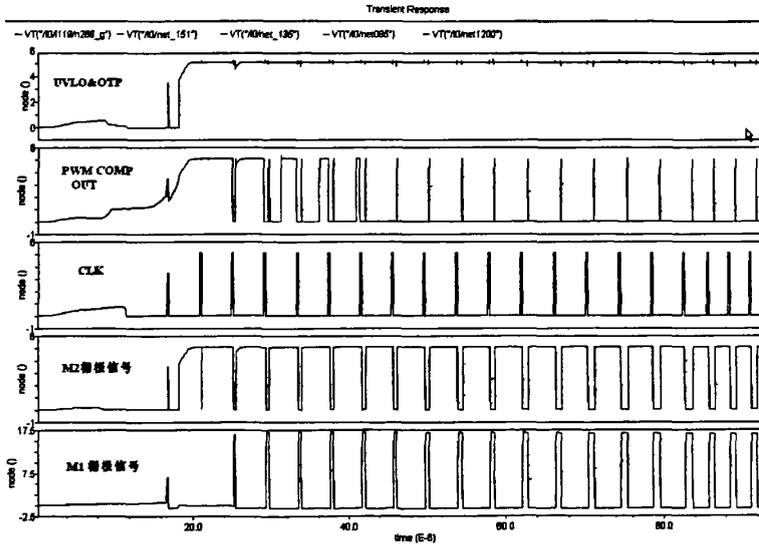


图 4.36 逻辑驱动电路输入与输出波形

### 4.10.2 逻辑驱动中的主要子模块

#### (1) Level shift (5V to bs)

B1 模块整体可以看作一个反相器，其中还包含了 Level shift 模块。式 4-12 是 MOS 管工作在三极管区时，导通电阻  $R_{on}$  和栅源电压  $V_{GS}$  的关系。为了减小开关管上的损耗，可以利用本模块提高其栅源电压，使开关管 M1 导通时始终工作在深三极管区，减小其导通电阻  $R_{on}$ ，从而减少负载电流流过  $R_{on}$  所功率损耗，这样有利于提高芯片效率。

$$R_{on} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (4-78)$$

利用具有 RC 滤波器的半波整流电路构成 Level shift 的模块。图 4.37(a)是半波整流电路原理图。半波整流电路利用滤波电容的快速充电和缓慢放电，把一个周期性的脉冲信号变成一个单一极性的输出信号。图 4.37(b)是本 Level shift 模块的原理波形图。

图 4.38 是 Level shift 模块的线路图。图中电容 C 为整流滤波电容，通过它的充放电来产生升压。I92 和 I93 组成的环路，在没有外来信号(2)的情况下会保持前一个状态的逻辑。当 a 或 b 瞬间变化，使信号(2)与 I92 输入端前一个状态的逻辑相反时，I92 和 I93 组成的环路的逻辑翻转。图 4.39 是工作时各点的波形。由图中可以看到 bs 始终比 SW 高 4.4V 左右。这样就保证了开关管导通时栅源电压始终等于 4.4V。

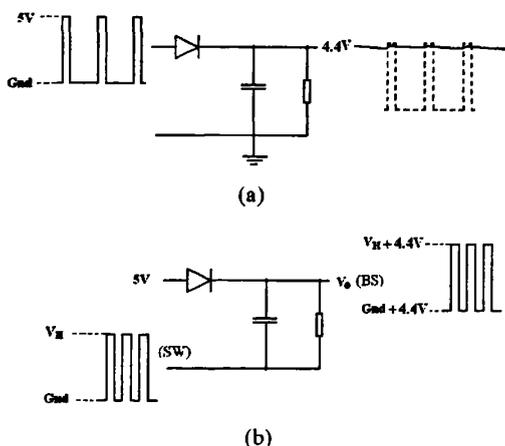


图 4.37 Level shift 基本原理图

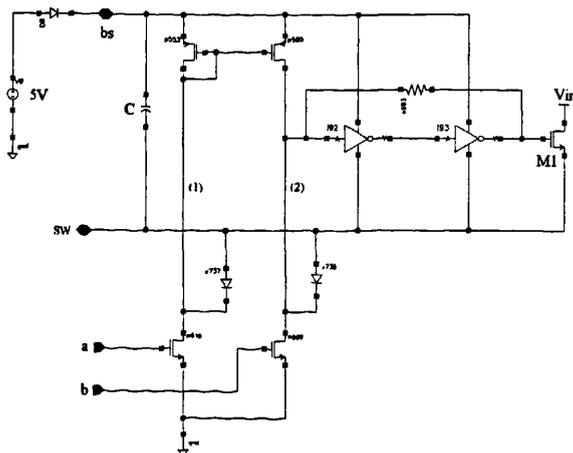


图 4.38 Level shift 模块的线路图

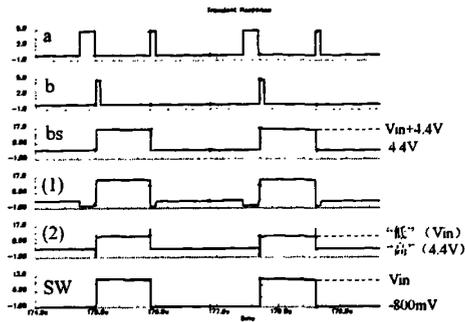


图 4.39 Level shift 模块的工作波形

(2) Level shift 内部信号的产生电路

图 4.40(a)(b)中的上升沿采集电路和下降沿采集电路组合构成如图 4.40(c)所示电路模块。这个模块用来产生 Level shift 模块所需的“a”和“b”信号(如图 4.40 所示)，图 4.40(d)中给出了这个模块输入和输出信号波形。

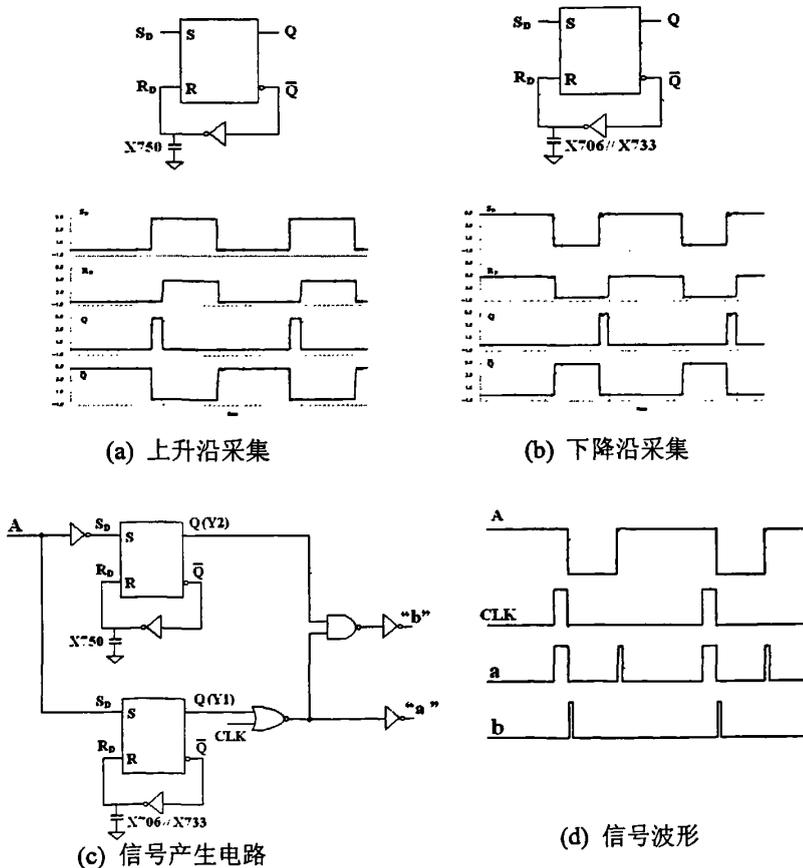


图 4.40 Level shift 内部信号的产生电路

### 4.10.3 缓冲级

M1面积很大,栅电容也很大,要保证M1有足够快的开关速度,就必须提高其栅极的驱动电流。所以B1模块中还包含了宽长比逐级提高的反相器组成的缓冲级。

当负载电容很大时,上升时间 $t_r$ 和下降时间 $t_f$ 均是随 $C_L$ 的增大线性增大,单级门的延迟时间很长,因此需要采用有效的方法,以缩短驱动大电容的时延。对于驱动开关管的驱动电路,采用分级构成,即用原来的门驱动较大(面积)的门,再用此门驱动更大的门,直至能驱动大电容开关管。就是用逐级增大的门级联,直至能驱动开关功率管。数字电路中的功耗包括静态功耗,动态功耗以及短路功耗,CMOS反相器的静态功耗主要由漏电流产生,比较小。其动态功耗:

$$P_d = C_L (V_{DD})^2 f \quad (4-79)$$

式(4-79)中 $V_{DD}$ 是电源电压, $f$ 是开关频率, $C_L$ 为负载电容。而短路功耗的产生是由于在开关期间某一时间段内,NMOS及PMOS管均处于导通状态,因此从 $V_{DD}$ 到地之间有一个短路电流存在,级数太多所需功耗较多<sup>[21-25]</sup>。当驱动电路直接驱动MOS开关管时,其负载电容一般为1000pf到2000pf左右,负载电容的具体大小,可以作为驱动缓冲电路的设计依据。

本设计中开关功率管宽长比很大,故需多级反相器来逐级增大驱动能力,本结构采用5级反相器。

## 4.11 开关管

开关器件特性及其驱动是开关变换器中很关键的问题。开关管的损耗与驱动电压和电流的波形有直接的关系。使用场效应管时,一般认为栅源回路阻抗很高,但在高频开关电源中,却认为驱动瞬间其阻抗并不高,因为输入级间电容不能忽略,在开关速度上,必须同时考虑所并联的反向二极管的反向回复时间,所以开关频率的提高受到一定限制。在开关速度达到一定值时,还要考虑开关主回路电流是否会对驱动电路产生噪声干扰等。

## 4.12 本章小结

本章分别介绍了启动、内部供电、过热保护、误差放大器、电流检测、斜坡补偿、PWM比较器、振荡器及逻辑驱动模块的基本结构、线路组成、工作原理。推导了模块主要参数的关系式,并通过设计仿真给出各模块的仿真结果。从而完成了整体电路的设计。

## 第五章 系统仿真与版图

在集成电路设计时，利用分立元件来搭建电路的方法进行实验获得的结果与集成工作环境下电路特性相差甚远，进行集成电路投片试验又成本高、周期长，而采用计算机仿真则效率高且结果精确，因此本文采用计算机对各单元电路及整体电路进行仿真分析。所用的仿真软件是cadence的Hspice软件。

### 5.1 恒定负载

#### 5.1.1 仿真线路

仿真线路见图 5.1，仿真条件：输入电压  $V_{IN}$  为 12V，分压电阻  $C1=10\mu\text{F}$ ， $R1=25.8\text{k}\Omega$ ， $R2=10\text{k}\Omega$ ， $L1=15\mu$ ， $C2=22\mu\text{F}$ ， $C3=3.9\text{nF}$ ， $R3=10\text{k}$ ， $C5=10\text{nF}$ ，负载电阻  $R_L=3.3\Omega$ 。

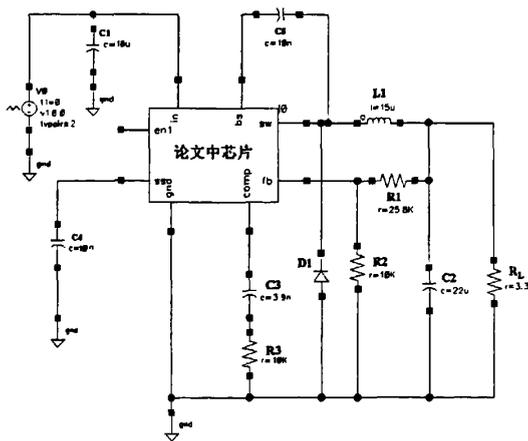


图 5.1 仿真线路

#### 5.1.2 仿真波形

- (1) 电路中关键点的波形见图 5.2
- (2) 仿真结果：

振荡频率：(1)工作频率：372kHz，(2)降频 243kHz；基准电压(ss 端)：0.911V；输出电压：3.27V；输出纹波电压：7.8mV。

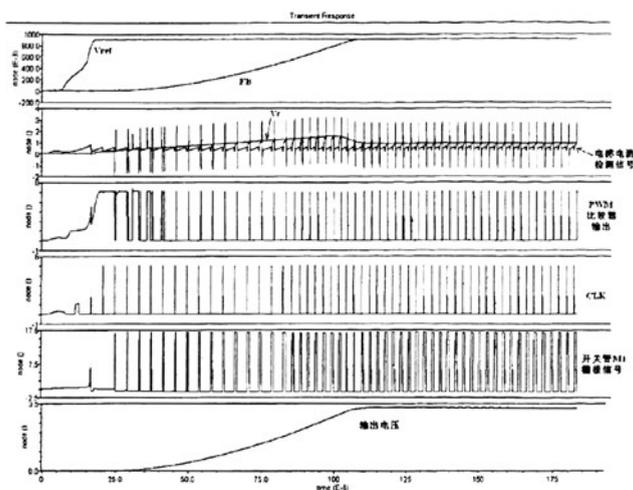


图 5.2 电路中关键点的波形

## 5.2 负载变化对输出电压的影响

### 5.2.1 仿真条件

输入电压  $V_{IN}$  为 12V, 分压电阻  $C1=10\mu\text{F}$ ,  $R1=25.8\text{k}\Omega$ ,  $R2=10\text{k}\Omega$ ,  $L1=15\mu\text{H}$ ,  $C2=22\mu\text{F}$ ,  $C3=3.9\text{nF}$ ,  $R3=10\text{k}\Omega$ ,  $C5=10\text{nF}$ , 负载电阻  $R_L$  分别为  $1.65\Omega (I_{LOAD}=2\text{A})$ 、 $3.3\Omega (I_{LOAD}=1\text{A})$ 、 $10\text{k}\Omega (I_{LOAD}=0\text{A})$ 。

### 5.2.2 启动过程中各关键点波形

图 5.3(a)、(b)、(c)分别给出重载情况( $I_{LOAD}=2\text{A}$ )、中等负载情况( $I_{LOAD}=1\text{A}$ )和轻载情况( $I_{LOAD}=0\text{A}$ )的关键节点波形图。由图可以看出, 重载、中等负载、轻载的启动时间分别为  $150\mu\text{s}$ 、 $130\mu\text{s}$ 、 $120\mu\text{s}$ 。

### 5.2.3 不同负载下的关键点波形

图 5.4(a)是重载的情况( $I_{LOAD}=2\text{A}$ ); 图 5.4(b)是中等负载的情况( $I_{LOAD}=1\text{A}$ ); 图 5.4(c)是轻载的情况( $I_{LOAD}=0\text{A}$ )

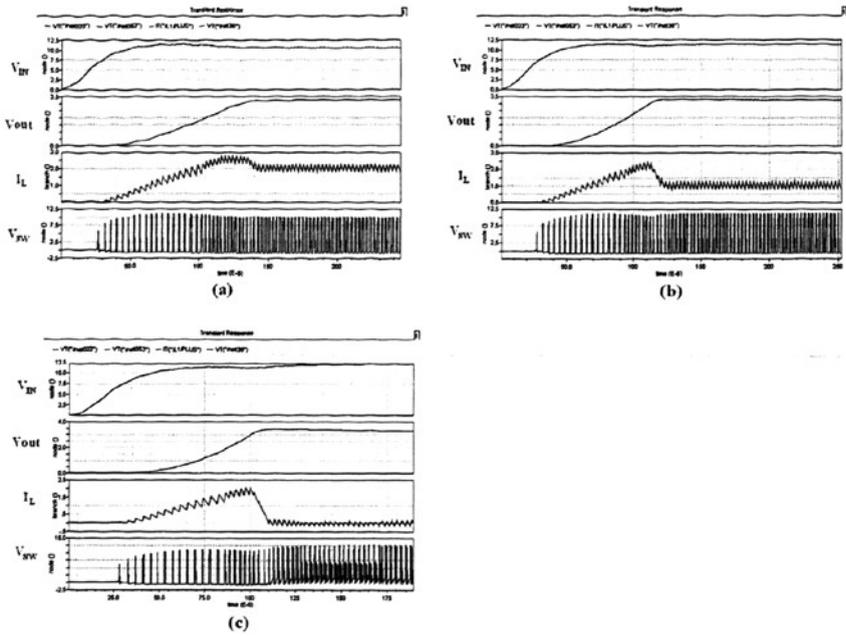


图 5.3 不同负载下的启动过程

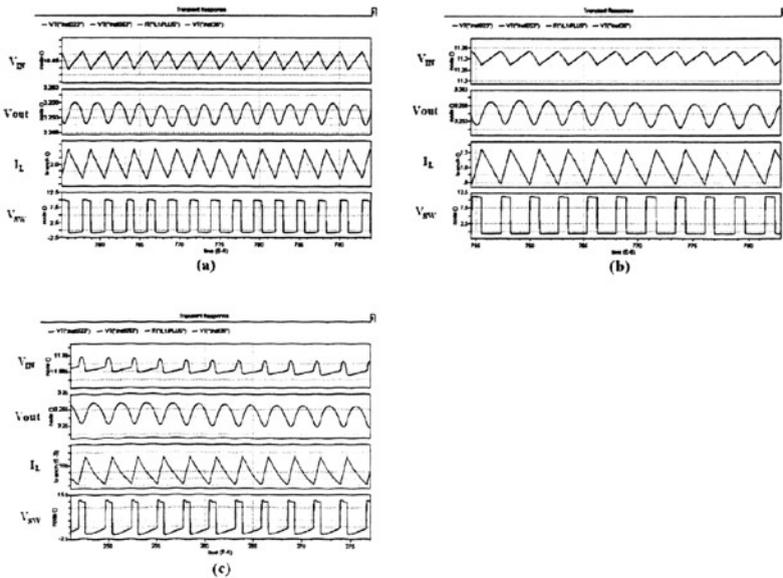


图 5.4 不同负载下的关键点波形

### 5.3 瞬态响应

DC-DC 变换器的一个重要的指标就是：在负载电流瞬间变化时的最大允许输

出电压变化。应用决定了这个值的大小。例如：如果变换器被用来为数字电路提供电源，则一个对于输出峰—峰值电压相对宽松的指标是可以接受的，这是因为数字电路具有高的噪声容限。然而，如果变换器被用来为模拟电路提供电源，则对这个指标要求较高。

### 5.3.1 仿真线路

仿真线路见图 5.5，仿真条件：输入电压  $V_{IN}$  为 12V，分压电阻  $C1=10\mu\text{F}$ ， $R1=25.8\text{k}\Omega$ ， $R2=10\text{k}\Omega$ ， $L1=15\mu$ ， $C2=22\mu\text{F}$ ， $C3=3.9\text{nF}$ ， $R3=10\text{k}\Omega$ ， $C5=10\text{nF}$ 。通过数字控制信号，实现负载电阻突变的仿真环境。

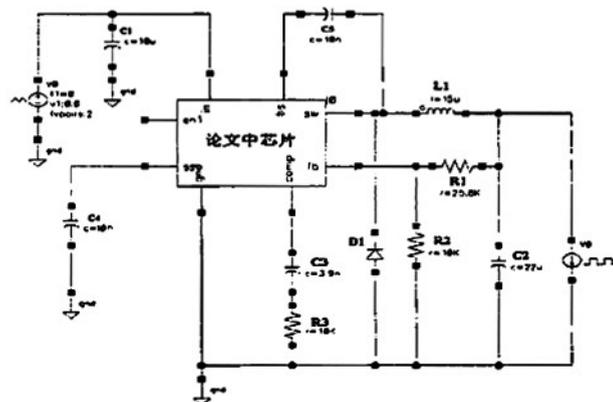


图 5.5 仿真线路

### 5.3.2 仿真波形

#### (1) 电流脉冲信号幅度：0A~1A

负载由  $10\text{k}\Omega$  ( $I_{\text{LOAD}}=0\text{A}$ ) 跳变到  $3.3\Omega$  ( $I_{\text{LOAD}}=1\text{A}$ )，仿真波形见图 5.6。

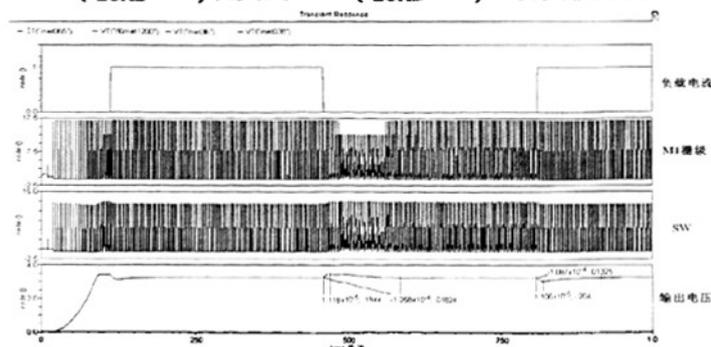


图 5.6 负载变化时关键点波形

## (2) 电流脉冲信号幅度: 1A~2A

负载由  $3.3\Omega (I_{LOAD}=1A)$  跳变到  $1.65\Omega (I_{LOAD}=2A)$ , 仿真波形见图 5.7。

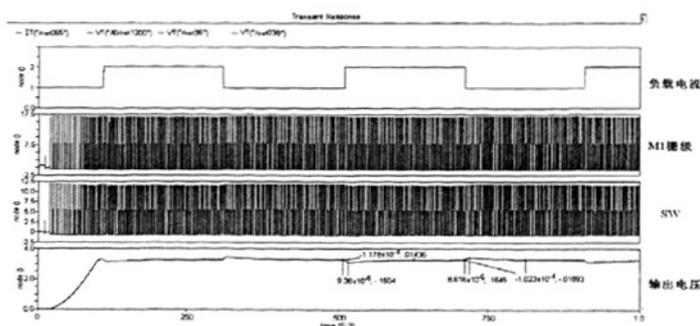


图 5.7 负载变化时关键点波形

从仿真结果可以看出, 系统对负载变化的调整时间小于  $150\mu s$ 。输出电压变化峰值小于  $200mV$ 。这说明系统对负载变化的响应速度快, 负载变化时输出电压变化较小。

#### 5.4 输入电压变化对输出的影响

频繁电源电压变化造成的影响, 在电源电压处加一个如图 5.8(a) 所示的电压阶跃信号和一个如图 5.8(b) 所示的锯齿波电压  $11.5V-12.5V$ , 周期为  $200\mu s$ , 可以发现输出电压的幅度在  $10mV$  之内 ( $3.25V-3.26V$ )。表明系统有着良好的电源抑制比和电源调整率(线性调整率)。

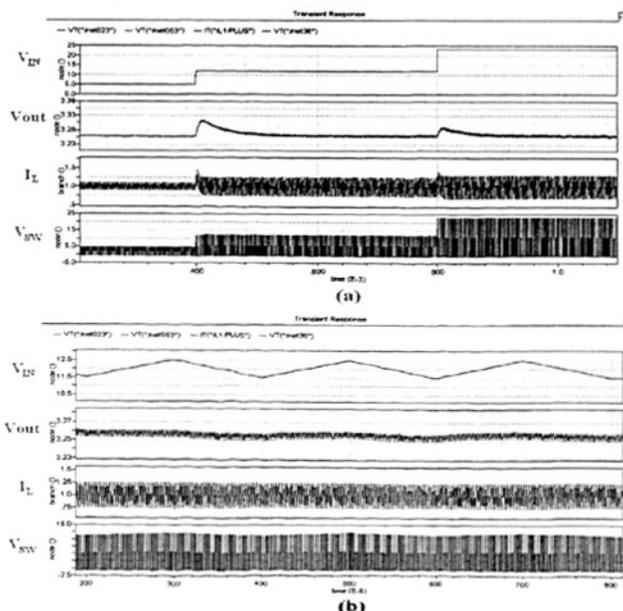


图 5.8 输入电压变化时关键点波形

## 5.5 电路中的使能和保护功能

### 5.5.1 EN 端

EN 端控制芯片启动和关断，仿真条件：输入电压  $V_{IN}$  为 12V，分压电阻  $C1=10\mu\text{F}$ ,  $R1=25.8\text{k}\Omega$ ,  $R2=10\text{k}\Omega$ ,  $L1=15\mu$ ,  $C2=22\mu\text{F}$ ,  $C3=3.9\text{nF}$ ,  $R3=10\text{k}\Omega$ ,  $C5=10\text{nF}$ , 负载电阻  $R_L=3.3\Omega$ 。EN 端加 0V~12V 的高低电平控制芯片启动与关断。图 5.9(a)、(b)分别为启动过程和关断过程

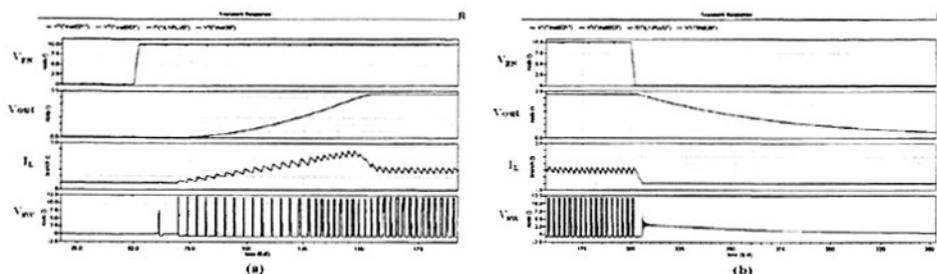


图 5.9 EN 脚电压变化时关键点波形

### 5.5.2 短路保护

当输出短路时，为防止电路烧毁，通过内部逻辑控制关闭开关管，使输出电压下降。图 5.10(a)(b)分别为保护和恢复过程的波形。图 5.10(c)为短路保护时的降频功能，短路保护时频率从 372kHz 降至 244kHz。

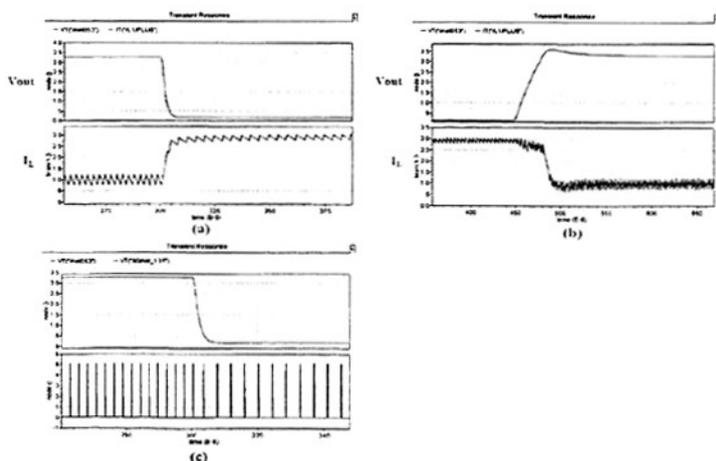


图 5.10 短路保护

## 5.6 版图设计

对电路系统进行工艺实现的首要工作就是版图布局设计，决定系统各个模块的相对摆放位置，使他们相互连线最简，还要采取许多版图方面的预防措施，以便将诸如串扰、失配、噪声等效应减到最小。另外，整个芯片的热分布、信号走向和电源线、地线的分布也要仔细考虑。尤其对于数模混合信号，版图的布局布线是芯片设计是否成功的关键。

随着芯片工作速度和集成度的不断提高，数模电路集成到同一芯片上，从而使得同一芯片内部不同模块之间的会存在相互的干扰，互连线的寄生效应也更加复杂，版图的绘制与布局变得越来越重要。电路结构的仿真结果再好，在不注意版图的布局时，也会使整个电路失效，无法得到预期的设计目的。因此，我们在版图设计中，要掌握一点版图知识，了解一些电路版图设计的技术与技巧。

### (1) 寄生参数

当我们用实际的工艺层次来实现电路结构、部件时，不可避免的要引入寄生参数：寄生电阻、寄生电容、寄生PNP/NPN等等。因此我们在绘制版图时要让引入的寄生参数对电路设计的影响降到最低点。尽量减少关键路线的走线路程，连线都会带来寄生电阻和电容。工厂提供的寄生参数表明，一般在金属层和多晶硅等走线时带来的寄生电容中，边缘电容占主导地位。金属的层数越高，寄生电容越小，因此较长的金属走线可以采用高层金属，以减小布线所带来的寄生电容。同时也要通过合理的布局，尽可能的避免版图中出现长的连线。

### (2) 对称性

在设计差分对管或者电流镜等模拟电路时，往往要求管子十分匹配。但是由于工艺制造过程中掺杂、蚀刻等工艺步骤的随机性，在实现过程往往会使得MOS管的宽、长参数出现偏差。因此，需要通过几何图形上的对称来消除制造工艺导致的不对称。此外，对于差分信号或者并行信号线，走线要对称一致，甚至产生这些信号的电路模块的版图也最好要对称。必要的时候，通过添置Dummy器件来减小制造工艺对对称性的影响。

### (3) 噪声

在混合信号、高频电路设计中，由于数字或高频电路的存在，会在芯片的电源与衬底中引入大量的噪声干扰，这将直接影响到模拟电路的正常工作和性能。因此，版图的抗噪声性能设计十分重要。我们可以使用以下一些方法来减少电路中的噪声干扰。

版图中数字和模拟电路分别采用独立的电源和地。

数字模块和模拟模块之间的距离尽可能要拉大。

每个模块完成后，如有空余的空间，则在衬底、阱内添上电源和地之间的退

祸电容，这同时也能防止Latch-up效应。

尽量使起始模块和目的模块靠近，保证较短的路径，敏感信号也是如此，这样可以减少受干扰的机会。

高频信号相互之间不交叠走线，无法避免时，可以考虑非邻近层次走线(例如一为金属1，另一为金属3;或用多晶硅2做连线)。

每个功能模块用保护环包围(在面积允许的条件下，保护环可以采用双层)，使相互之间隔离，这同时能防止Latch-up效应。

衬底噪声干扰。当电路工作时，会在衬底中产生电流。使衬底电压出现波动，这样便产生了衬底噪声。衬底噪声通过MOS管的寄生电容和体效应影响其他电路的工作。实验表明，在敏感电路周围加上保护环可以有效的降低衬底噪声<sup>[26-30]</sup>。

本电路采用的是上华的 BiCOMS 工艺。版图已完成器件的布局工作。正在布线阶段，图 5.11 是器件布局完成后的版图。

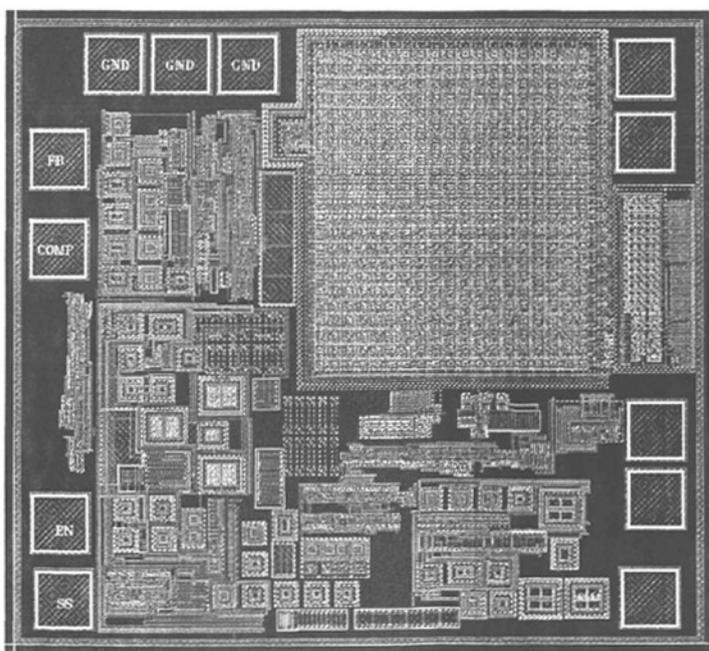


图 5.11 电路版图

## 5.7 本章小结

本章通过Hspice软件对整体电路的仿真分析。给出了不同情况下(恒定负载、不同负载、负载瞬间变化及输入电压变化)电路的仿真结果。并对电路的使能和保护功能进行了仿真。仿真结果表明整体电路满足设计要求。本章最后还给出了器件布局完成后的版图。

## 第六章 总结与展望

本论文首先概述了 DC-DC 开关电源的分类、拓扑结构和控制方法。第三章对电流型开关电源的系统设计做了分析，着重分析了电流模式的工作原理及系统设计。文中的 PWM 比较器会输出高(开关管打开)，直到感应出的电感电流等于控制电压。一旦这条件成立，PWM 比较器输出就为低，把开关管关闭。通过一个固定频率的时钟信号设置一个 RS 触发器来初始下一个周期的开始。通过这种方式，电感的峰值电流被控制电压精确控制。直观地，电流环使电感“扮演了”一个电流源，这样的结构有很多电流型控制的特性，提高了电路对输入电压的响应速度，一定程度上克服了电压型控制响应慢的缺点。并且对电路的系统参数提出了具体要求。

根据第三章提出的要求，在第四章中分别讨论了芯片里的主要电路模块：基准电压、运算放大器、振荡器、逻辑驱动、各种保护电路。接着对该 DC-DC 电源芯片的整体仿真结果及版图设计做了详细地说明。

由于芯片正在版图绘制阶段，还未实现流片，所以测试结果未得到，只能以仿真结果作为芯片的设计评估。从仿真结果来看，所有指标都符合设计要求。同时由于本人的水平有限，对其中某些关键的问题研究还不够透彻。文中的不足之处，敬请各位老师指正！

## 致谢

值此论文完成之际，首先衷心感谢导师柴常春教授三年来对我的悉心培养和精心指导。

本文的研究工作是在柴常春老师的大力指导下完成的。在我攻读硕士研究生期间，柴老师在学习、科研上都给我创造了良好的环境。在平时的学习科研中，事无巨细都亲自指导，对待我的难题总是耐心讲解；在平时的生活中，更给了我无微不至的关怀。柴老师渊博的学识、敏捷的思维、以及作为老师敬业爱业的精神深深的影响着我。

感谢我的同学冷鹏、饶伟、杨杨、门福珍，感谢他们在学习和生活上给予我的关心和帮助。

最后，向所有关心、爱护和帮助过我的人致以最衷心的感谢！

## 参考文献

- [1] 丁道宏. 国内外开关电源的技术与市场. 电子产品世界. 2005. No.2:20-22.
- [2] Abraham I. Pressman 著. 王志强译. 开关电源设计. 电子工业出版社. 2006.
- [3] PowerConverterTheory”, [http://www.datel-europe.com/en/download/application\\_notes/6-29\\_6-45.pdf](http://www.datel-europe.com/en/download/application_notes/6-29_6-45.pdf).
- [4] 孙频东. BOOST 电源变换器原理与仿真. 计算机仿真. 2003, Vol.20, No. 4:118-120.
- [5] 张占松, 蔡宣三. 开关电源的原理与设计. 修订版. 2005.
- [6] 俞阿龙. 电流控制 PWM 开关电源. 电声技术. 2002, No.11: 33-35.
- [7] Cheung Fai Lee and Philip K.T.Mok A Monolithic Current-Mode CMOS DC-DC Converter With On-Chip Current-Sensing Technique. IEEE of Solid-State Circuits. Vol 39, No.1 Janury 2004.
- [8] Tsvividis Y P. Accurate Analysis of Temperature Effects in  $I_C$  VBE Characteristics with Application to Bandgap Reference Sources[J]. IEEEJ. Solid-State Circuits, Dec, 1990, 15.
- [9] Philip K T. Mok, Ka Nang Leung. Design Considerations of Recent Advanced Low-Voltage Low-Temperature-Coefficient CMOS Bandgap Voltage Reference [A]. IEEE 2004 Custom Integrated Circuits Conference. Orlando[C], Florida, USA: IEEE2004, 635-642.
- [10] 毕查德·拉扎维著. 陈贵灿, 程军, 张瑞智译. 模拟 CMOS 集成电路设计. 西安交通大学出版社. Inc. 2003.
- [11] Roubik Gregorian. Introduction to CMOS OP-AMPS and comparators. John Wiley and & SONS, INC. 1999
- [12] Phillip E. Allen, Douglas R. Holberg. CMOS Analog Circuit Design. 第二版. 电子工业出版社. 2002
- [13] 王英剑, 常敏慧, 何希才. 新型开关电源实用技术. 电子工业出版社. 1999
- [14] 李联. MOS 运算放大器—原理、设计与应用. 复旦大学出版社. 1988.
- [15] 孙肖子, 张畴先, 谈文心等. 电子线路基础. 西安电子科技大学出版社. 1998
- [16] 复旦大学微电子教研组编. 集成电路设计原理——模拟集成电路. 高教教育出版社. 1984.6.
- [17] Jan M. Rabaey. 数字集成电路设计透视. 清华大学出版社. 1998.
- [18] R. Jacob Baker, Harry W. Li, David E. Boyce, CMOS 电路设计、布局与仿真, 机械工业出版社, 2003.

- 
- [19] 陈贵灿. COMS 集成电路设计. 交通大学出版社. 1997.
- [20] S.M.Sze, Physics of semiconductors devices, John Wiley&Sons, Inc. 1981.
- [21] Bo Zhang. Power Semiconductor Devices and Smart Power ICs. 第二版. 2001.
- [22] William D. Greason. Latent Effects Due to ESD in CMOS Integrated Circuits: Review and Experiments. IEEE Transactions on Industry Applications, VOL. 29, NO.1. January 1993.
- [23] 汪东旭, 孙艺. 一种频率稳定的改进型 CMOS 环形振荡器[J]. 微电子学, 1999; 29(5): 370-373.
- [24] HSPICE User's Manual, Volume 3 Analysis and Methods. HSPICE Version H92.
- [25] Star-Hspice Manual. 1999.
- [26] M.-D. Ker and S.-C. Liu, "Whole-chip ESD protection design for submicron CMOS VLSI," Proc. of IEEE International Symposium on Circuits and Systems, pp. 1920-1923, 1997
- [27] Alan Hastings. 模拟电路版图的艺术(英文影印版). 2004
- [28] Christopher Saint. IC Mask Design(英文影印版). 清华大学出版社. 2004.
- [29] 赵建统, 薛红兵, 梁树坤. 谈当今电源产业及电源技术的发展趋势. 2004
- [30] Yorbe Zhang. 电源管理技术: 消费类电子产品永恒的主题. 电子工程专辑. 2004

作者: [孙煜](#)  
学位授予单位: [西安电子科技大学](#)

## 相似文献(10条)

### 1. 学位论文 [王志刚](#) [DC/DC变换器新型软开关技术的研究](#) 2008

随着现场可编程门阵列FPGA与数字信号处理器DSP等高性能数字控制芯片的迅速发展,开关电源的控制已经由模拟控制,模数混合控制,进入到全数字控制阶段。可编程逻辑器件FPGA由于可重复编程,使用灵活,可靠性高,风险小等特点,很好的满足了开关电源设计与生产中缩短设计周期,加强可靠性,以及标准化、模块化的要求。因此,FPGA在开关电源领域得到了广泛应用。此外,还具有比DSP更快的处理速度,更高的工作频率,而且可以根据功率变换器的特点灵活进行设计,尤其适用于高频开关电源的设计。高频小型化的开关电源及其技术已成为现代电子设备供电系统的主流。在电子设备领域中,通常将整流器称为一次电源,而将DC/DC变换器称为二次电源,对二次电源的要求主要是高功率密度。为了缩小DC/DC变换器的体积,提高功率密度,改善动态响应,高频化是DC/DC变换器技术发展的必然趋势。但是,随着变流装置功率和开关功率的增加,又会产生新的问题,如开关损耗,无源元件的损耗增大,高频寄生参数及高频EMI问题等。这些问题已经成为制约DC/DC变换器可靠性、高频化及变频调速系统性能进一步提高的关键技术因素之一。为了减少功率开关器件的开关损耗,引入软开关技术可以从根本上解决这些问题,因此其研究具有重要的实际应用价值。

本文基于FLEX10KA FPGA数字控制芯片研制开发了容量为180W的有源箝位正激软开关电源,控制策略采用神经网络控制。文中在对该电源系统进行Matlab仿真以及硬件电路实现的基础上,对传统PID控制方法与神经网络控制方法进行了深入的比较与分析,仿真及实验结果证明了数字控制系统的良好性能。尤为突出的是基于现代控制理论的控制提高了DC/DC变换器系统的稳定性及动态响应性能。同时,所有控制算法均集中于一片FPGA芯片中,为开关电源的模块化、集成化、智能化提供了基础。

### 2. 期刊论文 [王艳平](#)、[文露](#)、[戴勋兴](#)、[WANG Yanping](#)、[WEN Lu](#)、[DAI Yuxing](#) [基于功率因数校正电路的LED照明电源设计 - 低压电器](#)2009,“(14)

提出了一种基于功率因数校正的大功率LED照明电源的电路方案,给出了大功率有源功率因数校正电路中升压电感的设计方法,仿真结果表明,该电源具有较高的功率因数和效率,电路简单、可靠、易于实现,适合用于不同的LED特性和连接方式。

### 3. 学位论文 [林刚磊](#) [一种高精度PWM降压型DC-DC转换器的设计](#) 2008

电源在电视、计算机和移动通讯终端等电子设备中占有重要位置,它是一切电路能否正常工作的基础。开关电源由于具有体积小、重量轻、效率高、输出电压范围宽等优势,被应用于各种电子、电器设备领域。开关电源核心的部分就是控制IC,具有高集成度、高性价比、高效率的优点,得到广泛的应用。尤其是近年来,随着便携式电子产品的迅速增长,与其配套的电源管理芯片也具有越来越广泛的市场。由于人们对电子产品的功能及性能的要求不断提高以及对节能环保的重视,高效率及高精度已经成为芯片设计中至关重要的因素,这也是本次设计的主要目的。

本文设计了一款高精度电感型降压DC-DC转换器。芯片采用电压型PWM控制模式同时运用降频保护技术,并设计了全数字逻辑控制的软启动电路。芯片具有输出电压精度高、转换效率高、启动阶段过冲电压、浪涌电流小等特点。芯片采用华虹NEC0.35微米BCD工艺参数的Spectre模型,在Cadence中进行仿真。芯片的输入电压为4V~12V,输出电压为1.8V~6V,最大输出电流1A。以5V输入、2.5V输出、5Ω负载为例,仿真表明输出电压波纹低于2mV,输出精度高达0.05%,转换效率高于90%。另外,在5V降至3.3V、2.5V、1.8V,及12V降至5V、3.3V、2.5V的典型仿真中,芯片的性能均达到了预期的目标。由于时间原因,芯片版图已由代工厂设计,并进行流片,等待测试结果。

### 4. 学位论文 [李弦](#) [便携式电子设备的Buck型DC-DC开关转换器的研究](#) 2008

便携式电子产品的日益普及给单片开关电源提供了广阔的市场。而这类芯片面临的首要问题是如何在稳定性、快速响应和设计灵活性等方面满足系统苛刻的要求。解决这一问题的有效方法之一就是使用新型的反馈控制模式。

本文研究的是一种新型的控制模式,即相加模式。为此,研究工作展开如下:原理上分析了该控制模式的工作过程,并与单环电压模式、峰值电流模式、平均电流模式、V2模式、V2C模式作了比较;推导了Buck型功率级、反馈环路的重要开环传递函数,并给出了各传递函数的Matlab仿真频率响应和分析;建立了可描述单环电压模式、峰值电流模式、平均电流模式、相加模式的统一模型,并据此模型推导了各控制模式的控制到输出的闭环传递函数,从而在模型上比较各控制模式的特性;据此数学模型和相关的双环控制理论,设计了相加模式的反馈环路;设计了一款基于该相加模式的Buck型DC-DC单片集成开关转换器的所有电路模块,开关频率为800kHz,滤波电感为3.3uH,滤波电容为22uF,输入电压范围为4~6V,输出电压为1.2V,最大输出电流为1.5A,并提出了一种适合于低压环境的无源放电感电流感应电路。采用CSMC 0.5um工艺的Cadence仿真结果显示,这款转换器输出电压的纹波约为4mV,效率最大为87%。当输入电压从5.5V阶跃变化到5V时,输出电压欠冲25mV,调整时间仅为50uS;当负载电流从1.2A阶跃变化到1.1A时,输出电压过冲25mV,调整时间仅为45uS。芯片版图布局、电感感应电路的版图后仿结果和其它重要模块的版图设计也在文中给出。

### 5. 期刊论文 [宋德君](#)、[SONG De-jun](#) [介绍一种新型电机车直流变换器 - 电气开关](#)2005, 43(3)

阐述了老式可控硅式电机车直流变换器的缺点,介绍一种新型开关电源式电机车直流变换器,对其优缺点进行了讨论。

### 6. 学位论文 [陈春鹏](#) [Buck DC/DC变换器芯片的研究与设计](#) 2009

电源是电子设备的重要组成部分,其性能的优秀直接影响着电子设备的稳定性和可靠性。随着电子技术的发展,电子设备的种类越来越多,其对电源的要求也更加灵活多样。Buck DC/DC变换器由于电路结构简单、调整方便、可靠性高等优点,在降压式场合一直得到广泛的应用。

本文设计的是一款电流型PWM控制方式Buck DC/DC变换器芯片。该芯片工作频率固定为380kHz,内部集成功率开关管,输入电压范围

4. 75V~23V,输出电压在0.92V~23V连续可调,并具有欠压、过流、过热等保护功能,配以简单的外围电路就可以构成完整、可靠的Buck DC/DC变换器。文章分析和阐述了Buck DC/DC的电路拓扑结构及控制电路的工作原理。对该变换器芯片各功能模块,如基准电压电路、过热保护电路、误差放大电路、电压比较电路、锯齿波振荡发生电路、自举驱动电路、欠压保护电路、电流检测电路等进行了设计并给出了仿真验证结果。最后通过对变换器芯片应用电路的Hspice仿真,验证了设计方案和理论分析的可行性和正确性,所设计的Buck DC/DC变换器达到了预期的要求。

### 7. 期刊论文 [李永建](#)、[刘宏勋](#)、[刘斌](#)、[黄凯](#)、[LI Yong-jian](#)、[LIU Hong-xun](#)、[LIU Bin](#)、[HUANG Kai](#) [一种大电压落差DC-DC高频链开关电源的设计 - 河北工业大学学报](#)2007, 36(3)

提出了一种采用高频链实现大电压落差的DC-DC24V直流变换方法,并详细阐述了工作原理、控制方案和高频变压器的参数设计。在设计中既考虑高频化、高效率,又兼顾低损耗、小体积的优化设计原则,同时还设计了比较完善的保护电路和起动力电路,研制出的产品已成功用于某矿井中。

### 8. 学位论文 [闫峰](#) [大电流高效率降压DC-DC芯片的设计](#) 2008

随着电子系统设计向集成化方向的发展,集成开关转换器已经在通信、电子计算机、消费类电子产品等领域获得了广泛的应用。将开关转换器的主要部件集成在单个芯片中,不但可以增强电子系统的稳定性,而且可以简化电子系统的设计。

本文设计了一款降压型DC-DC开关转换器芯片。首先,从DC-DC转换器的工作原理入手,分析DC-DC转换器的不同工作模式、控制模式,以及各种模式下的特点。接着,基于降压型(Buck)拓扑结构设计转换器的功率级电路。然后,进一步设计转换器的控制级电路,主要采用了同步整流和PWM/PFM模式自动切换两种新技术来提升转换器的转换效率,并对控制级电路进行分模块仿真分析和系统级仿真分析。最后,基于CSMC 0.5um、双多晶、三铝混合信号CMOS工艺,设计了芯片的版图。在提取版图寄生参数之后,进行了版图的后仿真验证和优化修改。芯片在CSMC进行MPW流片。电路的仿真结果表明:芯片输出电流最大可以达到500mA,转换效率最高为93.8%,在全负载电流范围内,平均转换效率高于90%,在电源电压为2V~6V变化的情况下,输出电压稳定为1.8V。在芯片流片完成后,对芯片进行了测试。测试结果表明:在输出电流为30mA的轻载条件下,芯片工作完全正常,转换效率为71.9%,输出电压稳定为1.80V;在

输出电流为400mA的重载条件下,转换效率为68.8%,芯片的稳压性能比较差,输出电压会随电源电压的变化而发生变化。经过分析,输出电压不稳定的原因是:在版图设计过程中功率晶体管电路和控制电路的隔离不够理想。

### 9. 期刊论文 莫莉.周凌宏.江贵平.MO Li.ZHOU Ling-hong.JIANG Gui-ping 移动式光子术中放疗仪高压电源的研制-医疗卫生装备2009, 30(1)

目的:设计并研制一种用于激发移动式术中放疗仪x射线管的小型高压电源.方法:采用蓄电池供电,通过高频开关电源转换电路和C-W倍压整流电路实现高压.结果:应用仿真软件对设计电路进行检验,仿真结果表明基本达到设计要求.结论:电路实现形式简单可靠,易小型化。

### 10. 学位论文 周凯 反激DC-DC变换电路研究 2008

随着市场上各种便携式产品的不断增长,对低功耗、高转换效率、小体积的DC-DC转换器的需求也迅速增加。因此,DC-DC变换器具有极高的市场潜力,前景非常乐观。本文对反激DC-DC变换电路进行了研究。主要内容如下:

(1)介绍了各种隔离型DC-DC变换电路的基本原理与主要参数的计算方法,介绍了反激DC-DC变换电路拓扑结构发展过程中产生的各种拓扑结构的特点和基本设计方法。

(2)给出了有源箝位ZVZCS反激DC-DC变换电路详细的稳态分析以及设计方法,该电路可以有效地降低功率MOS管在开关过程中的损耗。

(3)针对有源箝位ZVZCS反激DC-DC变换电路进行了参数设计,并应用单周期控制方法设计了控制模块并进行了闭环仿真。单周期控制方法是一种可以用数字方法实现的开关电源控制方法。设计了单端反激变换电路的开环实验,该实验包括设计一个反激高频变压器、反激功率电路和开环控制电路。开环控制电路包括由单片机芯片AT89S52和反向器74LS06组成的信号源电路,以及由快速光耦6N136和专用MOS管驱动芯片IR2110组成的具有电气隔离的驱动电路。

(4)通过对有源箝位ZVZCS反激DC-DC变换电路的理论分析和仿真验证,证明了该拓扑结构可以有效的降低开关电源功率MOS的开关损耗。所搭建的单端反激变换电路的实验平台可以作为开发DSP控制的数字电源的输入端。

本文链接: [http://d.g.wanfangdata.com.cn/Thesis\\_Y1556569.aspx](http://d.g.wanfangdata.com.cn/Thesis_Y1556569.aspx)

授权使用: 湖南大学(hunandx), 授权号: bd439ab6-9a8a-44a2-bbe6-9e3600b83b14

下载时间: 2010年11月22日