

华北电力大学（保定）

硕士学位论文

基于ARM的电压谐波监测及消谐装置的研究

姓名：王桂云

申请学位级别：硕士

专业：通信与信息系统

指导教师：侯思祖

20081226

摘 要

随着电力电子技术的发展,电网中的谐波污染越来越严重,已成为电网中的“公害”。因此,对电网谐波进行监测与研究是限制、消除谐波危害的前提,也是保证供电系统安全经济运行及保证设备和人身安全的迫切需要。本文在分析了国内外谐波检测技术的现状和发展方向的基础上,对电压谐波监测及消谐装置进行了整体研究及设计。选择 STR710 作为核心处理器,以 CS8900A 以太网控制器和双向可控硅等作为外围芯片,设计并实现了基于 ARM7 的电压谐波监测装置,同时在 IAR Embedded Workbench for ARM version 4.31 环境下利用 FFT 算法实现了谐波监测,最后对嵌入式以太网接口进行了设计与实现。

关键词: 谐波, 电压, ARM, FFT 算法

ABSTRACT

With the power of the development of electronic technology, harmonic pollution in electrical power system becomes more and more serious, has become the network of “public hazard”. As a consequence to monitor and study power network is not only a premise to confine and eliminate also an urgently demand to assure power supply system to run safely and economically and devices and personal safety. Based on the analysis of harmonic detection technology at home and abroad Based on the analysis of harmonic detection technology at home and abroad on the status and development direction of the foundation, the design of Research of voltage harmonic monitoring and elimination device Based on ARM7 was introduced, the chip STR710 as core processor was chosen, using the periphery chip such as CS8900A, bidirectional triode thyristor and so on, then hardware of voltage harmonic monitoring Based on ARM7 is designed and accomplished, and simultaneously using FFT algorithm to realize harmonic monitoring and simulation under IAR EWARM 4.13 environment. At last the design and realize of the embedded internet interface based on ARM is discussed.

Wang Guiyun (Communication and Information System)

Directed by prof. Hou Sizu

KEY WORDS: harmonic, voltage, ARM, FFT algorithm

摘 要

随着电力电子技术的发展,电网中的谐波污染越来越严重,已成为电网中的“公害”。因此,对电网谐波进行监测与研究是限制、消除谐波危害的前提,也是保证供电系统安全经济运行及保证设备和人身安全的迫切需要。本文在分析了国内外谐波检测技术的现状和发展方向的基础上,对电压谐波监测及消谐装置进行了整体研究及设计。选择 STR710 作为核心处理器,以 CS8900A 以太网控制器和双向可控硅等作为外围芯片,设计并实现了基于 ARM7 的电压谐波监测装置,同时在 IAR Embedded Workbench for ARM version 4.31 环境下利用 FFT 算法实现了谐波监测,最后对嵌入式以太网接口进行了设计与实现。

关键词: 谐波, 电压, ARM, FFT 算法

ABSTRACT

With the power of the development of electronic technology, harmonic pollution in electrical power system becomes more and more serious, has become the network of “public hazard”. As a consequence to monitor and study power network is not only a premise to confine and eliminate also an urgently demand to assure power supply system to run safely and economically and devices and personal safety. Based on the analysis of harmonic detection technology at home and abroad Based on the analysis of harmonic detection technology at home and abroad on the status and development direction of the foundation, the design of Research of voltage harmonic monitoring and elimination device Based on ARM7 was introduced, the chip STR710 as core processor was chosen, using the periphery chip such as CS8900A, bidirectional triode thyristor and so on, then hardware of voltage harmonic monitoring Based on ARM7 is designed and accomplished, and simultaneously using FFT algorithm to realize harmonic monitoring and simulation under IAR EWARM 4.13 environment. At last the design and realize of the embedded internet interface based on ARM is discussed.

Wang Guiyun (Communication and Information System)

Directed by prof. Hou Sizu

KEY WORDS: harmonic, voltage, ARM, FFT algorithm

声 明

本人郑重声明：此处所提交的硕士学位论文《基于 ARM 的电压谐波监测及消谐装置的研究》，是本人在华北电力大学攻读硕士学位期间，在导师指导下进行的研究工作和取得的研究成果。据本人所知，除了文中特别加以标注和致谢之处外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得华北电力大学或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示了谢意。

学位论文作者签名： 王桂云 日 期： 2009.3.9

关于学位论文使用授权的说明

本人完全了解华北电力大学有关保留、使用学位论文的规定，即：①学校有权保留、并向有关部门送交学位论文的原件与复印件；②学校可以采用影印、缩印或其它复制手段复制并保存学位论文；③学校可允许学位论文被查阅或借阅；④学校可以学术交流为目的，复制赠送和交换学位论文；⑤同意学校可以用不同方式在不同媒体上发表、传播学位论文的全部或部分内容。

(涉密的学位论文在解密后遵守此规定)

作者签名： <u>王桂云</u>	导师签名： <u>付强</u>
日 期： <u>2009.3.9</u>	日 期： <u>2009.3.9</u>

第一章 绪 论

1.1 选题背景与意义

ARM (Advanced RISC Machines) 是微处理器行业的一家知名企业, 设计了大量高性能、廉价、耗能低的 RISC 处理器、开发了相关技术及软件。技术具有性能高、成本低和能耗省的特点。目前, ARM 芯片广泛应用于无线产品、PDA、GPS、网络、消费电子产品、嵌入控制、消费/教育类多媒体、DSP、STP 及智能卡等。ARM 体系结构被公认为是业界领先的 32 位嵌入式 RISC 微处理器结构。它集成了 LCD 控制器、USBHost、NAND 控制器、BUS 控制器、中断控制、功率控制、存储控制、UART、Watchdog、SPI、SDI/MMC、IS、IC、GPIO、RTC、TIMER/PWM、ADC 等丰富的资源。ARM 处理器由 ARM 公司设计, 授权予各半导体厂商生产, 已经成为应用最为广泛的嵌入式处理器之一。

随着科技的发展, 与系统连接的电气设备日益增多, 这些设备中的非线性用电设备及家用电器, 大多是能产生谐波。向电网中注入谐波电流, 将造成电网波形的畸变和电气设备的异常运行。凡与电网连接并往电网中注入两倍于工频及更高频率的谐波电流的设备, 统称为谐波源。冶金、化工等工业、电气机车的换流设备和电弧炉等各种非线性用电设备连接到电网后, 均能向电网注入谐波电流, 都属于谐波源。发电机、变压器、电动机等电力设备, 如参数选择不当或设计结构和制造工艺不良, 也会向电网注入大量谐波, 所以也可能成为谐波源。在电力系统中产生非正弦波, 引起电压畸变的设备大致包括: 应用可控硅或硅整流等半导体器件的电气设备(如交直流变换装置、交流电力调整装置和频率变换装置)、电力变压器、电弧炉、家用电器设备(如荧光灯、彩色电视机和除尘器)以及短时或瞬时出现高于工业频率的波形的设备(如音频控制装置)等。电力系统中谐波电流普遍存在, 因谐波电流造成的电气设备故障及受电设备故障与日俱增, 其潜在的危害在于: 易诱发事故, 造成成本提高, 对经济效益造成巨大损失。据权威部门统计, 在我国每年有近数百亿元的损失。谐波问题是电能质量中的一个重要问题。

1.2 国内外研究动态

电能质量问题, 特别是谐波问题, 早在 20 世纪 20 年代到 30 年代就引起了人们的注意。当时在德国, 由于使用静止汞弧变流器而造成了电流波形畸变。1945 年 J. C. Read 发表了有关变流器谐波的论文, 是早期谐波研究比较有影响的论文^[1]。到了 20 世纪 50、60 年代, 由于高压直流输电技术的发展, 使得谐波污染加剧, 人

们对其研究的力度加大,发表了一些有学术价值的研究电力系统谐波的论文^[2]。近年来,各种非线性负载,特别是新型电力电子器件在电力系统、工业各部门和家用电器产品中的日益广泛应用,使得谐波电流和无功电流大量流入电网。在日本,换流装置在 2000 年的普及率和增长率为 1987 年的 2.5 倍,谐波电流和电力系统容量的比例上升到 1990 年的 2 倍左右^[3];在美国,电力电子装置 1999 年上升到 1992 年的 4-5 倍左右,电力谐波上升到 1992 年的 2.5 倍左右。随着我国改革开放政策的实施,国民经济的高速发展,直流输电和柔性交流输电技术的采用,电气化铁道的快速发展,化工、冶金和煤炭等工业部门中大量应用电力电子设备,节能工作中电力电子技术也得到广泛应用,谐波污染源的使用数量不断增加,电网电压畸变率不断上升,使得电力系统的谐波问题日益严重。总之,现在世界各地的谐波污染问题呈逐渐上升趋势。

正是由于电力电子技术的飞速发展,各种电力电子装置的日益广泛应用,谐波污染的日趋严重,谐波问题已在世界范围内得到了广泛的关注。1982 年,国际电工委员会第一次制定了通用电器设备产生谐波的限制标准—IEC-55,并且在以后的执行过程中不断地进行了修订和完善,是一部最早的最具权威的谐波限制标准,在欧美等发达国家已被强制执行^[4]。1993 年,美国电气和电子工程师学会在以上标准的基础上进行了修改和补充,制定了 IEEE-519 谐波限制标准^[5]。另外,国际大电网会议、国际供电会议等国际性学术组织,也相继成立了专门的电力系统谐波工作组,并已制定出了限制电力系统谐波的相关标准^[2]。国际国内召开了多次有关谐波问题的学术会议,探讨和交流谐波治理的方法和经验。奥地利 George J. Wakileh 2001 年出版的《Power Systems Harmonics》是国外谐波治理的代表作。我国也将谐波的管理、监测和治理等摆到了十分重要的位置,先后于 1984 年 1993 年分别制定了限制电力谐波的规定和国家标准^[5-7]。吴竞昌等人 1988 年出版的《电力系统谐波》,夏道止等人 1994 年出版的《高压直流输电系统的谐波分析及滤波》,王兆安等人 1998 年出版的《谐波抑制和无功功率补偿》是我国近年来在谐波治理方面发表的具有较大影响的著作。

随着我国经济的迅速发展,电力负荷急剧增大,对电力系统的污染越来越严重,而谐波含量则是目前电网中影响最为重要的一项指标。这也对监测电力系统运行状况的仪器设备提出更高的要求。目前,具有高性能、低成本、低功耗等特点的 ARM 处理器已经成为应用最为广泛的嵌入式处理器。通过选择合适的消谐装置并将其应用于实践,可以达到更佳的消谐效果。因此,基于 ARM 的电压谐波监测及消谐装置必将具有良好的应用前景。

1.3 论文的主要内容和组织结构

1.3.1 论文意义

长期以来，人们习惯把供电频率和电压有效值的稳定程度，作为衡量电能质量的两个基本参数。近十几年来，随着电子技术、节能技术和控制技术的不断发展，在化工、冶金、钢铁、煤炭和交通等部门大量使用了各种整流设备、交直流换流设备和电子电压调整设备，这些电力设备和负载以不规则的组合方式，随机地在电网中运行，造成了电力系统中电压、电流波形的严重畸变和三相系统的不平衡。电源发出的工频正弦电压，也会在远距离输送、分配过程中产生畸变。因此，电能质量已经不能仅用频率和电压这两项指标来鉴定了。

电力系统的电压和电流发生波形畸变后，将对发电、输电、供电系统、用电负载以及周围的电磁环境产生危害，当今这种危害已经发展到了和自然环境污染一样，成为了一种社会公害，称之为“谐波污染”。

近年来，在电力电子技术领域，要求实施“绿色电力电子”的呼声也日益高涨。对电力系统这个环境来说，无谐波就是“绿色”的主要标志之一。因此对电力系统谐波污染的治理也已成为电工科学技术界所必须解决的问题。目前，电力系统中的谐波源不但类型多，而且分布广，用户电网中的谐波电流可能来自本身的非线性设备，也可能来自外部线路，不加以区分将给谐波治理造成困难，因而进行谐波治理之前需要了解电网中谐波的次数及含量，即须进行谐波的检测，这也是本课题的研究意义所在。

嵌入式系统是信息产业走向二十一世纪知识经济时代的最重要的经济增长点之一，这是一个不可垄断的工业，对中国的信息产业来说充满了机遇和挑战。

随着信息化、智能化、网络化的发展，嵌入式系统技术广泛应用于工业控制、信息家电、交通管理、农业、商业、服务业等各行业，已成为现代电子产品设计的一大领域和方向。同时，在计算机领域，微型化和专业化成为了发展的新趋势，同样也需要嵌入式系统的支持。在谐波检测技术走向数字化的过程中，对于微处理器的要求和系统软件以及应用软件的要求，随着实际应用的需求也越来越大。今后，谐波检测仪器将朝着高性能，高可靠性，低成本，小体积，低功耗，易于操作，用户界面友好等方向发展。因此，在谐波检测仪中引入嵌入式系统是十分必要，也是十分高效的。

谐波检测仪，国内外已经有很多产品，但其中绝大多数是非在线式的。这些检测仪价格较为昂贵，仅适用于对谐波进行临时性、精确的测量，大规模使用存在维护困难，花费高昂，体积大安装不方便等问题。在线式的谐波检测仪要求体积小、

成本低、测量误差允许范围较大。供电部门对在线式谐波检测仪需求很大，国内很多厂家都在进行这方面的研究，但目前还没有成熟产品问世。因此，设计一个基于 ARM 的低成本的谐波检测及消谐装置是有实际意义的。

1.3.2 论文的主要内容

本文对 ARM 技术进行深入的研究，掌握软件设计的方法，学会使用开发工具，比较不同系列的 ARM 芯片，选择合适的微处理器，构建较好系统方案。消谐装置主要利用双向可控硅组件，直接动作于电压互感器的开口三角绕组。对于开展预防和抑制谐波谐振方面必将有着良好的应用前景。

本文采用一种基于 ARM7 的电压谐波监测及消谐装置的设计方案，设计并实现了基于 ARM7 的电压谐波监测软硬件，对系统整体方案(信号调理电路、FFT 算法软件实现、可控硅触发电路、以太网接口软硬件的实现)进行了详细的制作，并在移植 LwIP 协议栈下实现了基于 ARM7 嵌入式以太网接口，还在 ARM7 开发板上成功的用于实现。该系统利用了目前应用最广泛的 ARM7 作为核心处理器，通过以太网接口实现进而可以对谐波进行在线监测。

1.3.3 论文的组织结构

本论文共分五章：

第一章主要介绍了课题研究的背景和意义及国内外研究动向，同时给出了本文的工作任务和章节安排。

第二章主要设计了基于 ARM 的电压谐波监测及消谐装置的总体方案，ARM7 芯片选用的是 ST 公司的 STR710，以太网控制芯片选用 CS8900A，建立在谐波抑制方法基础之上，本文的消谐装置主要利用双向可控硅组件，直接动作于电压互感器的开口三角绕组，可以实现对谐波的在线监测及消除。

第三章主要对基于 ARM 的电压谐波监测及消谐装置的硬件进行设计。在此基础上，本章主要对实现该方案的数据采集模块和嵌入式以太网接口进行分析，并设计完成了原理图。

第四章利用 FFT 算法实现了谐波监测。开发环境是在 IAR Embedded Workbench for ARM version 4.31 下。根据系统的需求分析与设计，给出了在移植 LwIP 协议栈下基于 ARM7 嵌入式以太网接口的实现方法，并在 ARM7 开发板上成功的用于实现。

第五章对全文进行了总结，指出了本文的需要改进之处和后期的工作。

第二章 基于 ARM 的电压谐波监测及消谐系统设计

2.1 电压谐波的定義

电学计量是计量学中的传统计量，电压计量又是电学计量的一个重要的分支。从目前来讲直流电压的国际计量水平已经达到 10^{-8}V 。交流电压可以溯源到直流电压基准，尤其是工频交流电压信号的计量在电学计量中占有很重要的地位。

理想情况下，电力系统向用户提供的应该是一个恒定工频的标准正弦波形电压，但是由于各系统（发电机、变压器、线路等）参数的不理想线性或非对称的、调控手段的不完善、负荷性质的差异以及运行操作中各种故障等原因，都使这种理想状态在实际中无法存在。因此通过对周期性电压的傅立叶分解，所得到的频率为基波整数倍分量的含有量，即为谐波。

2.1.1 实现电压谐波装置的技术意义

随着经济的快速发展，由于众多的家用电器和电弧炉等非线性负荷的不断增多和容量增大，电力系统中的谐波水平日益提高，由谐波引起的系统谐振所产生的过电流、过电压对电力系统的安全运行带来的危害不容忽视，开展预防和抑制谐波谐振方面的研究，对于电力系统的安全运行意义重大。据美国官方统计：近 20 年来全球范围内因电能质量引起的重大电力事故已达 20 多起，每年因谐波扰动和电气环境污染引起的国民经济损失高达 300 亿美元。

一般认为谐波主要有以下几种危害：

（1）大大增加了电网中发生谐振的可能，从而造成很高的过电流或过电压而引发事故。

（2）增加附加损耗，降低发电、输电及用电设备的效率和设备利用率。

（3）使电气设备（旋转电机、电容器、变压器等）运行不正常，加速绝缘老化，从而缩短它们的使用寿命。

（4）使继电保护、自动装置、计算机系统，以及许多用电设备运转不正常或者不能正常运作。

（5）使测量和计量仪器、仪表不能正确指示或计量。

（6）干扰通信系统，降低信号的传输质量，破坏信号的正常传递，甚至损坏通讯设备。

种种迹象表明，谐波已逐渐成为影响电网稳定运行、劣化电能质量的潜在威胁。

在电力系统、电力电子、电动机、供配电等专业和所有涉及电力电子应用的工业部门中，都把谐波干扰及其分析处理作为重要技术课题。

2.2 嵌入式以太网技术

嵌入式系统是一种具有智能的专用计算机设备，可完成单个任务或多个相关任务。以太网是用于很多办公室和家庭的局域网技术，可实现计算机之间的通信和资源共享，很多以太网还可以通过和路由器相连，实现对 Internet 的访问。

随着电子技术、计算机技术和网络技术的发展，嵌入式技术得到了广阔的发展空间。网络通信使嵌入式系统的功能更强，更容易监控。嵌入式以太网接入技术则是一种采用以太网为通信介质的嵌入式设备网络化的全新解决方案。通过以太网及 TCP/IP 协议栈可以使不同的嵌入式设备实现互联，交换和共享数据。嵌入式系统可以作为主网站发送和接收邮件，上传和下载文件。

嵌入式系统要想接入以太网需要满足两个条件：硬件上要有网络接口；软件上要提供相应的网络通信协议。当给嵌入式设备配上一个以太网卡接口芯片，并提供 TCP/IP 协议和 IEEE802.3 协议时，嵌入式系统就能接入以太网。嵌入式以太网的实现方案有以下几种：

(1) 高档 32 位 CPU (ARM、X86 等) + RTOS + TCP/IP 协议。

通过在 CPU 移植实时操作系统 (RTOS)，在 RTOS 平台开发应用软件，从而实现 TCP/IP 协议处理。

(2) 利用专用网络芯片 Webchip

通过在嵌入式系统内嵌 Webchip 芯片，将其它嵌入式设备接入到以太网。Webchip 芯片与嵌入式 CPU 独立工作。

(3) 8/16 位单片机 + 精简 TCP/IP 协议栈。

根据 8/16 单片机自身和应用特点，裁减 TCP/IP 中不需要的功能，从而将低端单片机接入以太网。

本文采用 ST 公司基于 ARM7 芯片的 STR710 微处理器，以太网控制芯片选用 CS8900A，并设计嵌入式 TCP/IP 协议栈从而实现以太网接口，进而对谐波进行在线监测及消除。具体设计和实现见三、四章。

谐波已经成为影响电能质量的因素之一，由此看来，建立一种在线电压谐波监测及消谐装置势在必行。

2.3 谐波的抑制方法

对谐波的抑制就是减少或消除注入系统的谐波电流,以便将谐波电压和各次谐波电流控制在限定值之内。抑制谐波电流主要有以下 3 种措施:

2.3.1 降低谐波源的谐波含量

在谐波源上采取措施,以最大限度地避免谐波的产生。具体方法有:

(1)增加整流器的脉动数。增加整流器的相数是限制高次谐波的常用方法之一。在同一整流变压器铁芯上,采用不同接法的两个二次绕组,以实现 6 相整流;用 2 台变压器,每台二次绕组采用不同接法,以实现 12 相整流;整流变压器主绕组加附加绕组曲折接线形成多项整流。整流变压器的曲折接线理论上在变压器二次侧可以任意实现,但因若干个大截面绕组连接时需要曲折往返,工艺较为复杂,所以,单铁芯二次侧曲折接线目前仅用于 75kW 以下的小容量电力传动装置上。

(2)脉宽调制法。采用脉宽调制(PWM),在所需的频率周期内,将直流电压调制成等幅不等宽的系列交流输出电压脉冲,可以达到抑制谐波的目的。

2.3.2 吸收谐波电流

这类方法是对已有的谐波进行有效抑制的方法,也是目前电力系统使用最广泛的抑制谐波方法。主要有以下几种:

(1)无源滤波器(FC)。安装在电力电子设备的交流侧,由 L、C、R 元件构成谐振回路。当 LC 回路的谐振频率与某一高次谐波电流频率相同时,即可阻止该次谐波流入电网。这种方法具有投资少、效率高、结构简单、运行可靠及维护方便等优点。

(2)有源滤波器(APF)。即利用可控的功率半导体器件向电网注入与谐波源电流幅值相等、相位相反的电流,使电源的总谐波电流为零,达到实时补偿谐波电流的目的。与无源滤波器相比,有源滤波器的滤波特性不受系统阻抗等影响,可消除与系统阻抗发生谐振的危险;不仅能补偿各次谐波,还可抑制闪变、补偿无功,具有一机多能的特点,性价比较为合理;具有自适应功能,可自动跟踪并补偿变化着的谐波。

(3)混合型滤波器。APF 的响应快,补偿效果好,且不受电网谐波阻抗的影响,但价格昂贵。若将 APF 的优良性能与 FC 的低成本结合,即可构成混合型滤波器,其中有源滤波器部分的原理,即 PCC 点的基波电压全部降落在 FC 上,而 APF 逆变器上的基波电压近似为零,即通过采取适当的控制策略可使负荷的谐波电流由 APF 提供,负荷的基波无功功率则由 FC 提供。按滤波器输出同等的无功功率比较,混合型滤波器开关逆变器的容量只有常规 APF 容量的 27%左右,逆变器容量明显减小,可以大幅度

降低成本。因此,混合滤波器是一种很有前途的滤波及补偿方式。

2.3.3 改善供电环境

(1) 选择合理的供电电压。尽可能保持三相电压平衡,可以有效地减小谐波对电网的影响;由专门的线路给谐波源负荷供电,减少谐波对其他负荷的影响,也有助于集中抑制和消除高次谐波。

(2) 提高设备抗谐波干扰的能力。按电磁兼容的有关标准,系统中的各种供电、用电设备的抗谐波干扰能力应高于系统的谐波兼容值,在设备的设计生产中应制定相应的标准予以规定。

(3) 合理选择变压器额定运行磁密。配电变压器在系统中数量多、分布广,变压器励磁电流中的谐波不可忽视。制造厂家为了减小体积,降低成本,其额定运行磁密一般取得较高,在额定电压下已接近饱和。若系统运行电压提高 5% 左右,励磁电流会增加 40% 以上,有的甚至达到一倍左右,造成谐波电流急剧上升,这是高压系统谐波电压水平偏高的重要原因之一。所以,降低变压器的额定运行磁密是降低系统电压谐波水平的措施之一。虽然降低变压器额定运行磁密会增加制造成本,但从变压器运行的角度来看,可以减少空载损耗和由谐波引起的附加损耗,降低运行费用。因此,可以将两者进行技术经济比较,以得出一个合理的变压器额定运行磁密。

2.4 PT 二次开口角短路对谐振的抑制

本文采用的就是 PT 开口三角直接触发双向可控硅进而对谐波进行消除。

在配电网广泛使用的中性点不接地系统中,母线上安装的电磁式电压互感器通常采用 Y_0/Y_0 /开口三角接线方式。当合闸空载母线、线路发生瞬间单相弧光接地或系统负荷剧烈变化时,所产生的暂态冲击过程会引起 PT 饱和以及铁磁谐振现象,经常导致 PT 一次侧保险熔断。尤其当现场人员为了省事而给 PT 一次侧换装大容量保险时,严重的铁磁谐振还有可能导致 PT 烧毁,进而严重威胁系统的安全运行^[8-10]。

为了尽可能防止铁磁谐振的发生,近几十年来先后提采用了很多防护措施,主要包括采用励磁特性较好的电压互感器、减小同一网络中并联电压互感器的台数、在母线上装设中性点接地的三相星形电容器组、系统中性点经消弧线圈或电阻接地、高压侧中性点串接单相电压互感器、PT 一次侧中性点经电阻或零序 PT 接地、开口三角绕组加阻尼绕组等。这些措施各有其优点和局限性^[11-21]。

2.4.1 铁磁谐振的基本原理

对于图 2-1 所示的中性点不接地系统,为了监视绝缘,PT 一次绕组中性点直接

接地，其励磁电感分别为 L_A 、 L_B 、 L_C ，与其并联的电容 C_0 代表该相母线总对地电容。 C_0 与励磁电感并联后的导纳为 Y_A 、 Y_B 、 Y_C 。

正常运行条件下，励磁电感 $L_A=L_B=L_C$ ，故 $Y_A=Y_B=Y_C$ ，三相对地负载平衡，中性点电位为零。

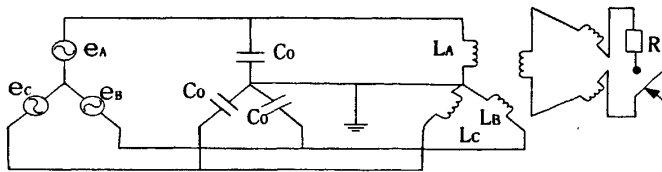


图 2-1 带有 PT 的铁磁谐振回路

当电网中发生冲击扰动，例如电源合闸至空母线或线路瞬间单相弧光接地，使 PT 一相或两相出现涌流，造成对应相互感器磁路饱和，励磁电感 L 减小，这样三相对地负荷不再平衡，中性点出现位移电压，其值为

$$E_0 = -\frac{E_A Y_A + E_B Y_B + E_C Y_C}{Y_A + Y_B + Y_C} \quad (2-1)$$

系统正常运行时，由于 PT 励磁阻抗很大，各项导纳呈现容性，而扰动使 PT 饱和，对应相导纳可能呈现感性。这样一来，感性和容性导纳相互抵消，使总导纳 $Y_A+Y_B+Y_C$ 显著减小，位移电压 E_0 大为增加，如果参数匹配适当，总导纳接近于零，就产生了串联谐振现象，中性点位移电压将急剧上升。此时三相导线的对地电压等于各相电源电势和位移电压的相量和。

由于铁心的磁饱和引起电压、电流波形的畸变，即产生了谐波，使上述谐振回路还会对谐波产生谐振。随着线路长度的逐渐增加即 C_0 的逐渐增加，将依次发生高频、工频和分频谐振，相应的依次产生高频、工频和分频谐振过电压。当空载母线合闸时 C_0 很小，将产生三倍频及以上高频谐振；较大的 C_0 则会出现工频谐振；在出线较长时 C_0 很大，将产生分频（通常为 $1/2$ 次）谐振。当发生高次谐波谐振时，一般过电流不大，但过电压很高；基波谐振时，会呈现两相对地电压升高，一相对地电压降低；分频谐振过电压一般不超过两倍相电压，但由于励磁感抗减半，电压互感器深度饱和，励磁电流将急剧增大，甚至达额定值的百倍以上，从而造成电压互感器发热、喷油甚至爆炸^[22]。

2.4.2 阻尼谐振原理

谐振过电压的持续时间一般很长，甚至可以稳定存在，直到谐振条件被破坏为止。它的危害性既取决于其幅值的大小，也取决于持续时间的长短。因此，消除铁磁谐振的方法，从原理上也分为两类：改变谐振回路参数和阻尼谐振的方法。

改变回路参数是通过改变谐振回路的电感或电容参数，从而破坏谐振条件，或谐振条件虽然满足，但已难以激发谐振，从而达到消除谐振的目的^[11-15]。

增大系统阻尼、消耗谐振能量也可以很好的抑制或消除谐振发生。由于配电网 PT 谐振具有零序性质，系统负荷、相间电容等正序参数均不参与谐振，因此可以通过在零序回路中增加电阻来阻尼谐振的产生和发展^[16-21]。

常用的阻尼消谐措施是在 PT 开口角绕组两端接入阻尼电阻，如图 2-1 所示。忽略 PT 自身漏阻抗，在开口三角接入阻尼电阻情况下，中性点位移电压为

$$E_0 = -\frac{E_A Y_A + E_B Y_B + E_C Y_C}{Y_A + Y_B + Y_C + j\frac{9}{R}} \quad (2-2)$$

其中 R' 为 R 折算到 PT 一次侧的参数。

由式(2-2)可知， R 的阻值越小，由铁磁谐振引起的中性点位移电势就越小，就越能抑制铁磁谐振的发生。如果阻尼电阻 R 为零，即将 PT 开口角短接，则相当于图 2-1 中电网中性点 O 直接接地，谐振条件就不能成立，谐振也就随之消失。而本文采用 PT 二次开口角可控短路的方法恰恰可以在实现上述功能的同时，保证所产生的短路脉冲不至于大到对 PT 的稳定运行造成影响。

2.4.3 PT 二次开口角短路对铁磁谐振的抑制

PT 二次开口角短路对铁磁谐振抑制方法的实施方案一样，只需一个可控硅即可，只是对可控硅的触发方式与选线中的触发方式有所不同。由于系统的非线性，无法对可控硅所产生的短路脉冲的波形进行准确的预测，也无法通过控制可控的触发角来实现对可控硅导通时间长短的有效控制。因此，本文选择在可控硅端电压上升沿由负到正过零瞬间对可控硅进行触发导通，这样就可以减小可控硅闭合所产生的暂态脉冲的强度，进而减小对 PT 的冲击，同时两种状态间的平稳过渡也可以让可控硅保持最长的导通时间，进而保证了最长的阻尼时间。由于谐振过程是逐渐衰减的，可控硅端电压每次过零时间可能无法准确掌握，为了保证在端电压上升沿过零瞬间触发可控硅导通，可以给可控硅提供的触发脉冲持续一段时间，使得这段时间涵盖端电压上升沿过零时刻即可。本装置中可控硅触发电路将在第三章进行设

计。

2.5 开口三角电压互感器的连结设计

电压互感器 (PT) 是隔离高电压, 供继电保护、自动装置和测量仪表获取一次电压信息的传感器。

电压互感器也是一种特殊形式的变换器, 其二次电压正比于一次电压, 近似为一个电压源, 正常使用时电压互感器的二次负载阻抗一般较大。在二次电压一定的情况下, 阻抗越小则电流越大, 当电压互感器二次回路短路时, 二次回路的阻抗接近于零, 二次电流将变得很大, 如果没有保护措施, 将会烧坏电压互感器。所以要保证电压互感器的二次回路不能短路。

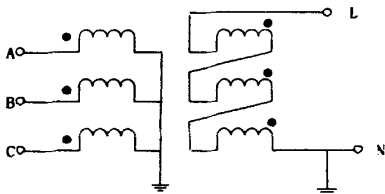


图 2-2 电压互感器的开口三角连结图

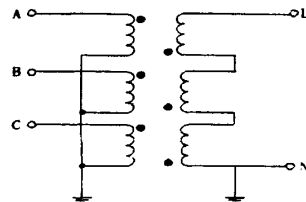


图 2-3 PT 三角开口等效图

正确地选择和配置电压互感器型号、参数, 严格按技术规程与保护原理连接电压互感器二次回路, 对降低计量误差, 确保继电保护等设施地正常运行, 确保电网的安全运行具有重要意义。图 2-2 和图 2-3 中的 L 和 N 就是开口三角的两端。

2.6 基于 ARM 的电压谐波监测及消谐装置的总体方案设计

本装置主要结构包括: 开关电源模块、信号采样调理电路、实时时钟电路、数据存储电路、网口电路、人机交互显示电路和 ARM7 控制器等几部分。系统结构框图如图 2-4 所示。

两路三相被测信号经过电压互感器的采集, 然后经信号调理变为需求范围的信号送 ARM7 处理。ARM 芯片利用 FFT 变换可计算出各路电压有效值, 1~64 次谐波含量, 再参照电网电压谐波标准进行相应处理。如果是高次谐波就立即触发双向可控硅导通, 在切除时只要撤销触发信号即可, 开关在电流过零之后会自行关闭。这样, ARM7 就可以有效控制可控硅的导通及导通时间, 消除有害谐波。

电压信号的采集对电网频率的任何电能质量参数的精确测量都十分关键。在监测仪中采用精密电压互感器, 将输入端信号转化为毫安级的电流信号, 经过电阻取

得电压信号。信号调理电路由滤波电路、加法反相电路、锁相环电路和分频电路组成。其中锁相环电路和分频电路的作用是保持信号的同步，以便准确的测量谐波。由于本监测仪是对两路信号进行监测，每路需要在 20ms 内采样 128 个点的数据，这对 A/D 芯片速度有更高的要求。STR710 内嵌 A/D 转换器，时钟频率不超过 2.1MHz，测量范围是 0~2.5V，所以加法和反向电路就是把信号转换为 0~2.5V 范围内的正信号，以达到 A/D 转换器的要求。

消谐装置主要利用双向可控硅组件，直接动作于电压互感器的开口三角绕组。通信部分主要有 232、485 和网口形式，电压谐波计算由 ARM 芯片采用 FFT 算法完成。本文的 ARM7 芯片选用的是 ST 公司的 STR710。ARM7 以太网接口的设计与实现，采用 STR710 微控制器与以太网控制芯片 CS8900A 进行硬件设计，通过 TCP/UDP 协议进行通讯。

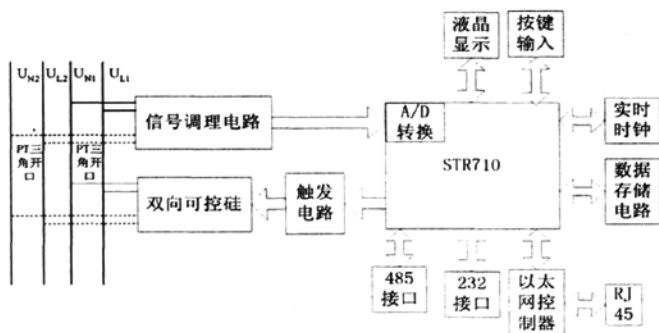


图2-4 结构框图

ARM7 芯片通过和 CS8900A 控制器的以太网接口的设计和实现，可以实现对谐波的在线监测及消除。对电力系统的维护具有十分重要的意义。

2.7 本章小结

本章从建立电压谐波装置的技术意义出发，阐述在线监测电压谐波的必要性并介绍了抑制谐波的方法，在此基础上，对开口三角电压互感器的连结进行设计，构建了谐波监测及消谐装置的总体设计方案。本文中的可控硅触发电路设计将在第四章介绍。

第三章 基于 ARM 的电压谐波监测及消谐装置硬件实现

3.1 嵌入式系统定义

随着当今计算机技术的不断发展,嵌入式系统(Embedded Systems)已成为计算机领域的一个重要组成部分,并成为近年来新兴的研究热点。

根据 IEEE(国际电气和电子工程师协会)的定义,嵌入式系统是“用于控制、监视或者辅助操作机器和设备的装置。”(devices used to control, monitor, or assist the operation of equipment, machinery or plants)这主要是从应用上加以定义的,嵌入式系统是软件和硬件的综合体,可涵盖机电等附属装置。

目前国内关于嵌入式系统普遍被认同的定义是:以应用为中心、以计算机技术为基础,软件、硬件可裁剪,适应于应用系统,对功能、可靠性、成本、体积、功耗严格要求的专用计算机系统。

与通用型计算机不同,嵌入式系统是针对具体应用的专用系统,一般都有成本及功耗的要求。因此,它的软硬件都必须经过高效率的设计,量体裁衣、去除冗余,力争在同样的硅片面积上实现更高的性能。

嵌入式系统的核心是嵌入式微处理器,它一般具备以下 4 个特点:

(1)对实时多任务有很强的支持能力。能完成多任务并且对中断有较短的响应时间,从而使内部代码和实时内核的执行时间减少到最低限度。

(2)可扩展的处理器结构,可以最迅速的开发出满足应用的最高性能的嵌入式微处理器。

(3)具有功能很强的存储区保护功能。嵌入式系统的软件结构已经实现模块化,为了避免软件模块之间出现错误的交叉作用,需要设计强大的存储区保护功能,这样同时也有利于软件诊断。

(4)嵌入式微处理器必须功耗很低,对于用于便携式的无线及移动的计算和通信设备中靠电池供电的嵌入式系统更是如此,如需要功耗只有 mW 甚至 μ W 级。

嵌入式系统硬件部分由嵌入式处理器与相关支撑硬件组成,其中相关支撑硬件包括显示卡、存储介质(ROM 和 RAM 等)、通讯设备、键盘接口和读取设备等。

由于谐波检测装置的需求分析可以知道,系统需要进行高速的数学运算,提供良好的人机接口和操作界面,大容量的存储设备,还要满足小巧轻便的要求。

3.2 ARM 处理器

ARM 内核是一种全球领先的 16、32 位嵌入式 RISC 微处理器内核，其内核技术广泛应用于各个领域，已成为 RISC 标准。当前 ARM 处理器有 5 个产品系列的产品：ARM7, ARM9, ARM9E, ARM10 和 Strong ARM，处理器具有几大特点：小体积、低功耗、低成本、高性能。ARM 处理器共有 7 种运行模式，如表 3-1 所示。处理器模式可以通过软件控制进行切换，也可通过外部中断或异常处理过程进行切换。

表 3-1 ARM 处理器的 7 种工作模式

处理器模式	描述
用户模式 (User,usr)	正常程序执行模式
快速中断模式(FIQ,irq)	用于高速数据传输和通道处理
外部中断模式(FIQ,irq)	用于通常的中断处理
特权模式(Supervisor,sve)	供操作系统使用的一种保护模式
数据访问中止模式(Abort,abt)	用于虚拟存储及存储保护
未定义指令中止模式(Undefined,und)	用于支持通过软件仿真硬件协处理器
系统模式(System,sys)	用于运行特权级的操作系统任务

3.3 ARM 芯片的选型

在嵌入式项目开发中，ARM 芯片选型的一般原则是：

(1)对芯核的选择，有许多操作系统需要 MMU(Memory Management Unit)的硬件支持，如 Linux 或 WinCE 等，这时选择的芯片必须基于带 MMU 功能的 ARM 芯核，如 ARM720T, 34StrongARM, ARM920T, ARM922T, ARM946T, 而 ARM7TDMI 则不支持 MMU。

(2)对内存容量要求，系统的运行速度不仅仅受限于 CPU 主频，还和内存的大小有很大的关系。此外，不同的操作系统对内存要求也很不一样，因此应该结合应用条件，根据将要使用的操作系统和可能运行的程序要求，选择具有适合内存的芯片。

(3)对时钟的要求，系统时钟决定了 ARM 芯片的处理速度。ARM7 的处理速度为 0.9M IPS/MHz，常见的 ARM7 芯片系统主时钟为 20MHz-133MHz, ARM7 的处理速度为 1.1M IPS/MHz，常见的 ARM9 的系统主时钟为 100MHz-233MHz, ARM10 最高可以达到 700MHz。此外，不同芯片对时钟的处理不同，有的芯片只有一个主时钟频率，这样的芯片可能不能同时顾及 UART 和音频时钟的准确性，如 Cirrus Logic 的 EP7312 等；有的芯片内部时钟控制器可以分别为 CPU 核和 USB, DART, DSP、音频等功能部件

提供不同频率的时钟，如 PHILIPS 公司的 SAA7550 等。

(4) 接口和外围设备的要求。在不同应用场合，需要使用不同的接口和外围设备，而选用的芯片必须带有或便于扩展这些接口。例如，若要开发 PDA 产品，就要考虑 LCD 接口，键盘接口等；如果涉及音频应用，就可能使用 IIS 或 SPI 等接口；而一般的芯片都要带有 GPIO(通用输入输出)、DART, A/D, D/A 接口。通常还要考虑的接口有 USB, IIC, IrDA, PWM 等。此外，LCD 控制器、RTC(Real-Time Clock)、中断控制器等也是选择芯片是常常要考虑的因素。

传统的 CISC(Complex Instruction Set Computer, 复杂指令集计算机)结构存在固有的缺点，即在 CISC 指令集的各种指令中，其使用频率却相差悬殊，大约有 20% 的指令会被反复使用，占整个程序代码的 80%，而余下的 80% 的指令却不经常使用，在程序设计中只占 20%，显然，这种结构是不太合理的。

基于以上的不合理性，1979 年美国加州大学伯克利分校提出了 RISC(Reduced Instruction Set Computer, 精简指令集计算机)的概念，RISC 结构将指令长度固定，指令格式和寻址方式种类减少；优先选取使用频率最高的简单指令，避免复杂指令；以控制逻辑为主，不用或少用微码控制等措施来达到上述目的。

到目前为止，RISC 体系结构也还没有严格的定义，一般认为，RISC 体系结构应具有如下特点：

1. 采用固定长度的指令格式，指令归整、简单、基本寻址方式有 2-3 种。
2. 大量使用寄存器，数据处理指令只对寄存器进行操作，只有加载/存储指令可以访问存储器，以提高指令的执行效率。
3. 使用单周期指令，便于流水线操作执行。除此以外，ARM 体系结构还采用了一些特别的技术，在保证高性能的前提下尽量缩小芯片的面积，并降低功耗：
 - a. 可用加载/存储指令批量传输数据，以提高数据的传输效率。
 - b. 所有的指令都可根据前面的执行结果决定是否被执行，从而提高指令执行效率。
4. 在循环处理中使用地址的自动增减来提高运行效率。
5. 可在一条数据处理指令中同时完成逻辑处理和移位处理。

当然和 CISC 架构相比较，尽管 RISC 架构有上述的优点，但决不能认为 RISC 架构就可以取代 CISC 架构。事实上，RISC 和 CISC 各有优势，而且界限并不那么明显。现代的 CPU 往往采用 CISC 的外围，内部加入了 RISC 的特性，如超长指令集 CPU 就是融合了 RISC 和 CISC 的优势，成为未来的 CPU 发展方向之一。

从这些要求出发，本文选用了意法半导体（ST）公司的 STR7 系列微控制器 STR710 作为系统主控制 CPU。

3.4 STR710 的特点

意法半导体（ST）的 STR7 系列微控制器基于 16/32 位 ARM7TDMI RISC CPU，该系列种类齐全，用户可以根据不同的应用需求选择合适的芯片。根据内核类型、片内 Flash 和片内 RAM 的容量，以及片上外设资源种类和数量的不同，STR7 系列微控制器主要分成如下几类：STR71x 系列、STR73x 系列以及 STR75x 系列。

STR71x 系列是片上集成 Flash 和 RAM 的微控制器系列。它基于高性能的 ARM7TDMI 内核，拥有丰富的外设和增强的 I/O 功能。该系列中的所有器件都包含片上高速单电压 Flash 存储器 and 高速 RAM 存储器。由于内嵌 ARM 内核，所以 STR71x 与所有的 ARM 工具和软件兼容。

STR710 的特点包括：支持 32 位/16 位 RISC 体系结构（ARM v4T）。片内集成 flash 和高达 64KB 的 RAM 存储器。拥有 4 个外部存储器接口（EMI）。32 位 ARM 指令集和 16 位 Thumb 指令集。拥有非复用的 16 位数据和 24 位地址总线。STR710 集成了许多标准的接口，包括 USB—Device、4 个 UART、10Base-T 以太网控制器等。STR710 还集成了 JTAG—ICE、UART 调试通道（DBG）的调试功能。

3.4.1 STR71x 总体结构

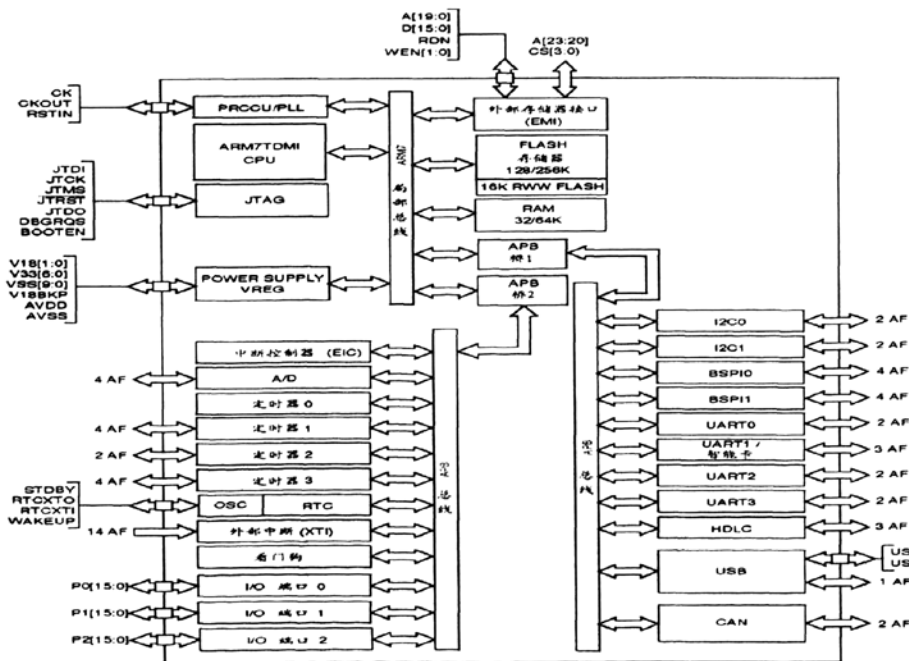


图3-1 STR71x系列微控制器的总体结构图

STR71x 系列微控制器的总体结构框图如图 3-1 所示, 内部总线和两条 APB 总线将片上系统和外设资源紧密的连接起来, 其中内部总线是主系统总线, 连接了 CPU、存储器和系统时钟等, APB1 总线 (APB1 桥连接的 APB 总线) 连接高速外设, APB2 总线 (APB2 桥连接的 APB 总线) 连接系统通用外设和中断控制。I/O 端口包括 P0, P1, P2 三个 16 位的端口, 其它的外设接口引脚都与 I/O 端口的引脚功能复用, 图 3-1 上的 AF 即表示功能复用引脚。另外, 外部存储器接口 (EMI) 提供了 16 条数据线接口和 24 条地址线接口, 可扩展 4 组 16M 空间的外部存储器。

3.4.2 ADC/P1 电路实现

图 3-2 中 ADC 为输入端口 (与 P1 口线复用)。当用于 ADC 时, 须将端口线配置为模拟信号输入模式。其中 ADC 通道 0 (P1.0) 与电位器相连。

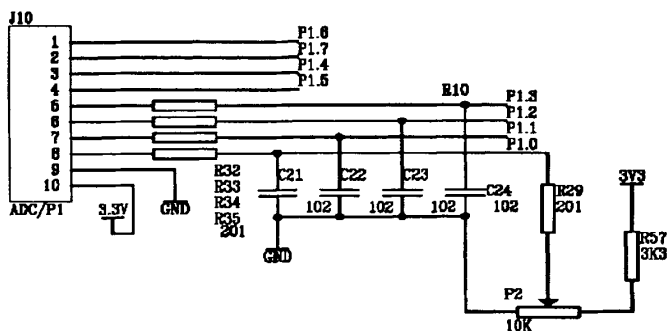


图3-2 ADC/P1

STR710 内部 A/D 转换器可进行单通道或多达 4 通道的单次及连续转换, 分辨率为 12 位, 采样率为 0.5kHz (单通道模式下为 1kHz)。输入电压范围为 0~2.5V。提供 A/D 转换结束中断, 每个通道提供一个数据寄存器用于保存转换结果, 同时提供 4 个转换结果可用标志。

3.4.3 电源电路实现

如图 3-3, 电源采用的是 AS1117, 为了保证 A/D 的采集精度, 对板上的模拟部分和数字部分分别供电。

STR710 芯片由外部的 3.3V 电源 $V_{3.3}$ 供电, 并且片上所有 I/O 均为 3V 驱动。1.8V 的内核逻辑供电电压 ($V_{1.8}$) 由两个内部电源稳压器 (主电源稳压器和低功耗电源稳压器) 产生。A/D 转换器的参考电压由 V_{DDA} 和 V_{SSA} 引脚提供。

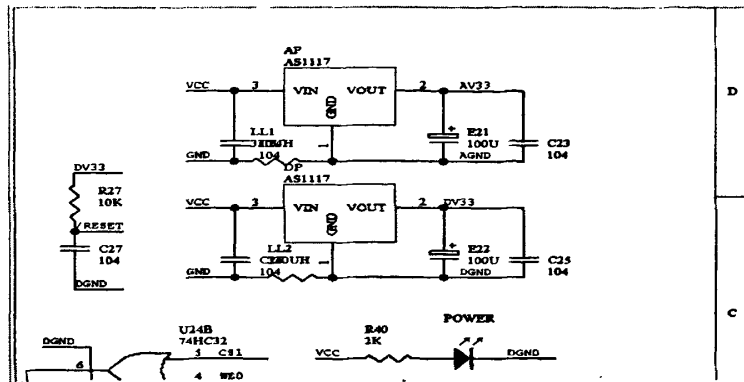


图3-3 电源模块图

3.4.4 晶振及看门狗电路实现

STR710 内部没有震荡器，所以只能使用外部有源晶振，看门狗使用的是带复位引脚的 MAX690T，具体用法请参考相关的数据手册。系统通过跳线 K7 选择是通过看门狗还是通过上电复位电路来给系统提供复位。如图 3-4 所示。

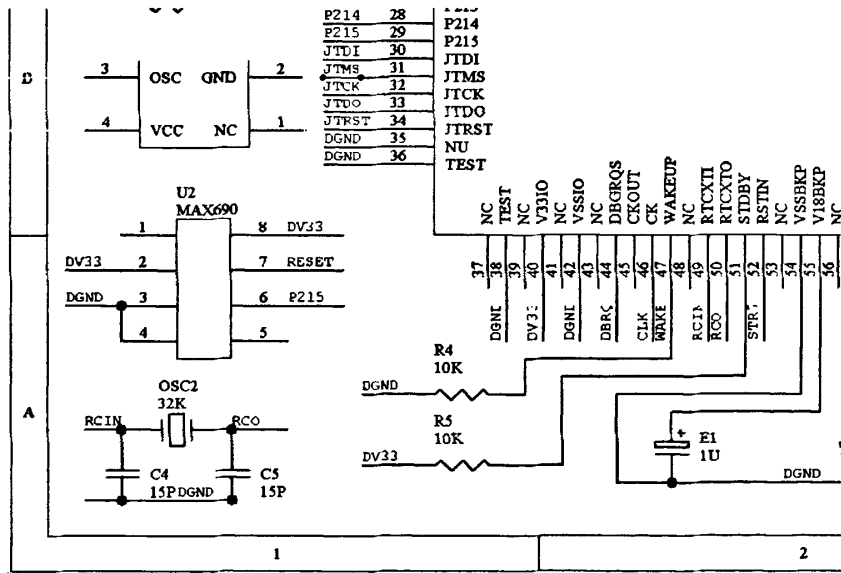


图3-4 晶振及看门狗电路图

3.4.5 网络接口电路实现

网络接口采用的是 CS8900A 芯片，芯片挂在 BANK1 上，工作在 I/O 空间模式，如图 3-5 所示。

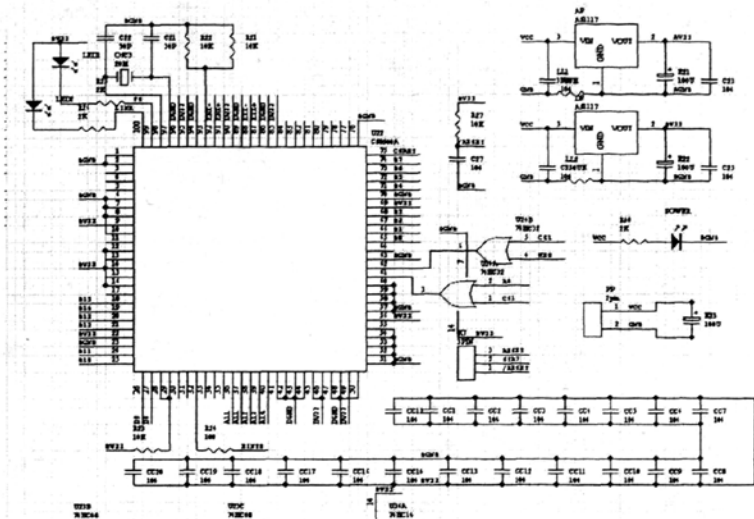


图3-5 网络接口电路图

3.5 数据采集模块

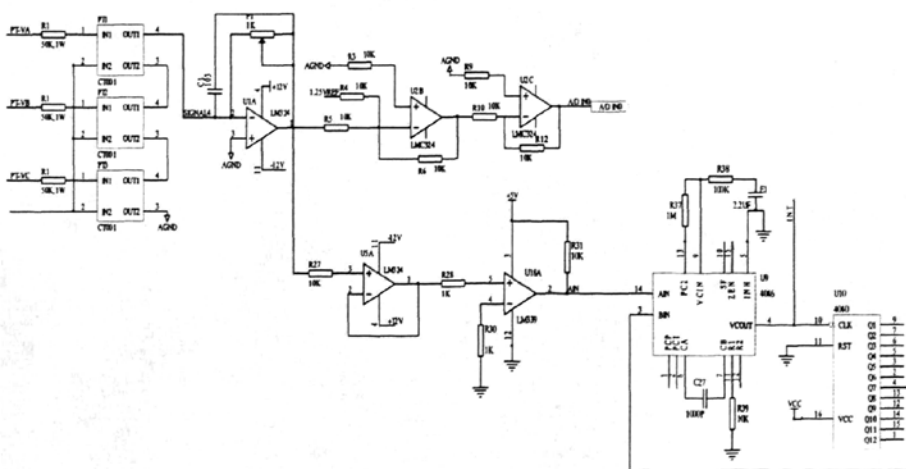


图3-6 信号调理硬件电路图

在实际电路中,电压互感器开口三角的连接就是把三个 PT 中每个输入 IN2 连接,接到零线上。其中每个 IN1 分别接 A,B,C 三相电压,电压互感器的输出端如图 3-6 所接方法,开口三角的两端对应接到滤波电路的 LM324 的输入两端,先进行滤波,将高频成分滤除,避免由于对高频信号的采样频率过低而引起频谱混叠以致影响采样精度。滤波后,通过一个加法器相当于加一个直流,1.25V 的基准电压,使其变为负的信号,然后通过反相器成为 0~2.5V 范围内的正信号,输入到 STR710

中的 A/D 转换器中, 滤波器输出的信号同时要通过一个锁相环电路, 为保持信号的同步, 使谐波计算的准确无误。锁相环 4046 中的 VCOUT 和分频器 4040 中的 CLK 引出的 INT, 连接到 STR710 的外部中断引脚。外部中断频率为 6.4KHz。

3.5.1 信号调理电路实现

STR710 内部 AD 端口只能输入 0~AD 基准之间的电压信号, 在此 A/D 基准选择为 +2.5V, 因此输入信号要经过信号调理, 转换为 0~+2.5V 之间的信号才能输入 AD 进行采样, 否则容易烧坏 AD 或者超量程采集不准确, 信号调理电路如图 3-7 所示

PT、CT 提供的信号均为交流电压信号, 如图 3-7 (a), 先进行滤波, 将高频成分滤除, 避免由于对高频信号的采样频率过低而引起频谱混叠以致影响采样精度。滤波后的交流电压信号经过反向加法器叠加一个 1.65V 的基准电压, 如图 3-7 (b), 再经过一个反相器, 使原来的交流信号叠加上了一个直流信号变为 0~AD 基准之间适合 AD 输入的信号, 如图 3-7 (c), 对信号进行限幅以后作为 AD 的输入。

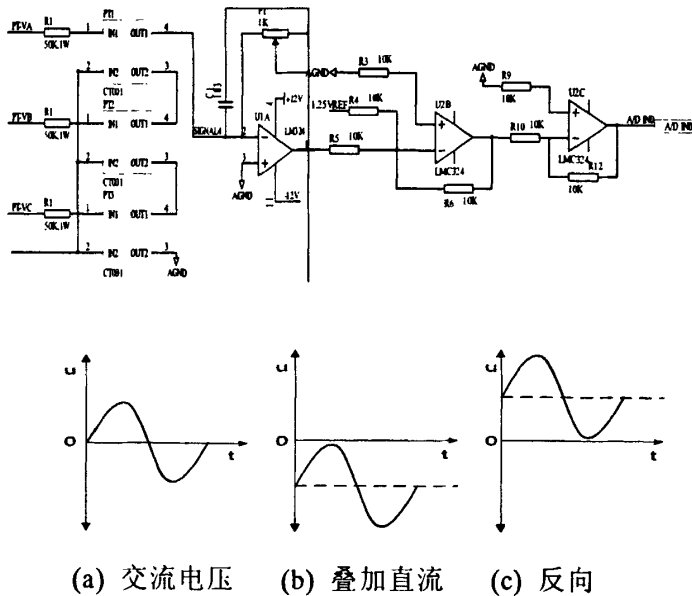


图3-7 信号调理电路及示意图

为了保证测量时的精度, 将 PT 二次测的信号分成测量和保护两路, 分别由不同的取样电阻提供, 使转换后的信号对于 AD 基准来说幅值大小合适, 以保证采样精度。

3.5.2 硬件同步采样实现

电网频率不是 50Hz 恒定不变的, 随系统运行方式不同会有波动, 如果仍按照 50Hz 进行采样, 则会使结果产生较大误差。本文采用的是全波傅氏算法, 如果对周期信号进行非整周期截断, 将会产生栅栏效应, 为了保证采样数据的正确性, 采用硬件同步方法实现信号的同步采样, 无论被采样信号频率如何波动, 都可以保证在一个信号周期(工频周期)内的采样点数是固定的, 即保证连续采样的 N 点数据是一个完整周期内的数据。锁相环芯片采用数字锁相环芯片 H2F4046, 分频芯片用 HC4040, 锁相环输入频率必需为占空比为 50% 的信号, 因此需要对原来的正弦信号进行相应的处理。如图 3-8, 选取一路交流电压信号, 经过过零比较器 LM339 之后转换为同频率的占空比为 50% 的方波信号, 再经过锁相环 128 倍频, 倍频后的方波信号可以用来作为采样中断信号, 这样, 就保证了不管电网频率如何波动, 一个周期始终是采样 128 点, 实现了信号的同步采样, 保障了采样精度。硬件同步采样电路如图 3-8 所示。

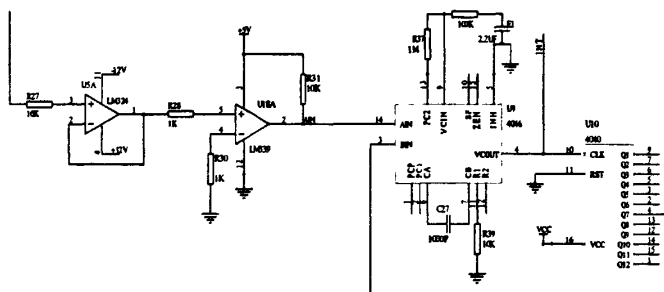


图3-8 硬件同步采样电路

3.6 网络接口硬件电路实现

结合 STR710 微处理器和 CS8900A 各自的特点, 构成的嵌入式以太网接口的连接硬件原理图如图 3-9 所示。

(1) CS8900A 端的读信号(IOR 非)通过或门(74HC32)与 STR710 的读信号(RD)和片外存储器 CS1(bank1)相连。

(2) CS8900A 端的写信号(IOW 非)通过或门(74HC32)与 STR710 的写信号(WE0)和片外存储器 CS1(bank1)连接。

(3) 数据总线 D0-D15 对应相连, 用于 16 位数据传输。

(4) CS8900A 地址总线 (SA1-SA3) 对应 STR710 (A12-A14) 相连, CS8900A 的地址总线 SA0 和系统总线使能 (SBHE 非) 与 STR710 的地址总线 A11 相连。

(5) 复位信号对应相连。

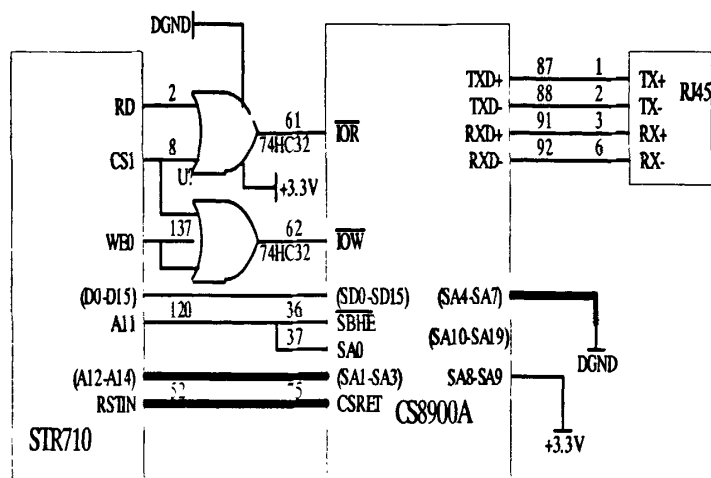


图3-9 硬件连接原理图

3.7 本章小结

本章介绍了嵌入式的概念、特点及其组成。选择合适的芯片, 实现了 STR710 内部 ADC/P1、电源模块、晶振及看门狗和网络接口的电路。在此基础上, 本章主要对实现该方案的数据采集模块和嵌入式以太网接口进行分析, 并设计完成了原理图。谐波监测及消谐和网络接口软件设计将在第四章中详细介绍。

第四章 基于 ARM 的电压谐波监测及消谐软件设计与实现

4.1 FFT 算法的谐波监测

由于谐波具有固有的非线性、随机性、分布性、非平稳性和影响因素的复杂性等特征，难以对谐波进行准确测量，为此许多学者对谐波测量问题进行广泛研究，形成了多种谐波监测方法，如傅里叶变换、小波变换、瞬时无功功率理论、广义 d-q 旋转坐标变换、神经网络等等。

本文从傅立叶变化基本原理出发，对谐波的监测算法进行详细说明，本文采用的 FFT 算法及实现环境，考虑到常用的基于 FFT 的算法在实际进行谐波测量时存在频谱泄漏，使算出的各次谐波精度不高。采用 Blackman-Harris 窗是谐波测量的最优选择。

4.2 网口设计方案

本文采用的是 STR710 和 CS8900A 组成的以太网接口方案。软硬件系统结构如表 4-1 所示：

表 4-1 系统结构图

应用程序(CIP,HTTP 等)	
LwIP 协议栈	
网络设备驱动程序	
ARM(STR710)	网络芯片 CS8900A

4.3 谐波分析

本文主要讨论次数为正整数的谐波。谐波频率与基波频率的比值（ $n=f/f_1$ ）称为谐波次数。我国的工频交流电能信号是 50Hz 正弦信号，K 倍工频的基波信号就是谐波（ $K=2, 3, \dots$ ）。谐波次数不能为非整数，因此也不能有非整数谐波。在供电系统中，通常总是希望交流的电压和电流呈正弦波形。在进行电力谐波分析时，正弦电压通常由下式表示：

$$u(t) = \sqrt{2}U \sin(\omega t + \alpha) \tag{4-1}$$

其中，U 为电压有效值；a 为初相角；w 为角频率。对于周期为 $T=2\pi/\omega$ 的非正弦电压。一般满足狄里赫利条件，可以解为如下形式的傅立叶级数：

$$u(\omega t) = \alpha_0 + \sum_{n=1}^{\infty} (\alpha_n \cos n\omega t + b_n \sin n\omega t) \quad (n = 1, 2, 3, \dots) \quad (4-2)$$

或者

$$u(\omega t) = \sum_{n=1}^{\infty} c_n \sin(n\omega_1 t \varphi_n) \quad (4-3)$$

$$\text{其中 } \alpha_0 = \frac{1}{2\pi} \int_0^{2\pi} u(\omega t) d(\omega t), \quad \alpha_n = \frac{1}{\pi} \int_0^{2\pi} u(\omega t) \cos n\omega t d(\omega t), \quad b_n = \frac{1}{\pi} \int_0^{2\pi} u(\omega t) \sin n\omega t d(\omega t)$$

$$, \quad c_n = \sqrt{a_n^2 + b_n^2}, \quad \phi_n = \arctg\left(\frac{a_n}{b_n}\right), \quad a_n = c_n \sin \phi_n, \quad b_n = c_n \cos \phi_n.$$

在式 (4-1) 或者式 (4-3) 的傅立叶级数中, 频率为 $1/T$ 的分量称为基波分量, 频率为大于 1 的整数倍基波频率的分量成为谐波分量, 谐波次数为谐波频率和基波频率的整数比, 以上公式及定义均是以非正弦电压为例, 对于非正弦电流也完全适用, 把式中的 $u(\omega t)$ 转成 $i(\omega t)$ 即可。n 次谐波电压含有率以 HRU_n (Hannonic Ratio U_n) 表示。

$$HRU_n = \frac{U_n}{U_1} \times 100\% \quad (4-4)$$

式中 U_n 表示第 n 次谐波电压有效值, U_1 是基波电压有效值。n 次谐波电流含有率以 HRI_n 表示。

$$HRI_n = \frac{I_n}{I_1} \times 100\% \quad (4-5)$$

式中 I_n 指的是第 n 次谐波电流有效值; I_1 是基波电流有效值。谐波电压含量 U_H 谐波电流含量 I_H 分别定义如下:

$$U_H = \sqrt{\sum_{n=2}^{\infty} U_n^2} \quad (4-6)$$

$$I_H = \sqrt{\sum_{n=2}^{\infty} I_n^2} \quad (4-7)$$

电压谐波总畸变率 THD (Total Harmonic Distortion) 和电流谐波总畸变率则分别定义如下:

$$THD_u = \frac{U_H}{U_1} \times 100\% \quad (4-8)$$

$$THD_i = \frac{I_H}{I_1} \times 100\% \quad (4-9)$$

有功功率定义为：

$$P = \frac{1}{2\pi} \int_0^{2\pi} u i d(\omega t) = \sum_{n=1}^{\infty} U_n I_n \cos \varphi_n \quad (4-10)$$

复功率定义为：

$$S = UI = \sqrt{\sum_{n=1}^{\infty} U_n^2 + \sum_{n=1}^{\infty} I_n^2} \quad (4-11)$$

无功功率定义为：

$$Q = \sqrt{S^2 - P^2} \quad (4-12)$$

功率因数定义为：

$$\lambda = \frac{P}{S} = \frac{UI_1 \cos \varphi_1}{UI} = \frac{I_1}{I} \cos \varphi_1 = V \cos \varphi_1 \quad (4-13)$$

其中 $V = \lambda / I$ ，既基波电流的有效值和总电流的有效值之比，称为基波因数的位移因数或基波功率因数。提高电能质量，防止谐波的危害，限制电力系统的谐波，就是要把上述指标限制到国家标准规定的允许范围内。

4.3.1 傅立叶变换基本原理^[23]

傅氏变换来自于傅立叶级数，假设输入信号为一个周期信号，除基波分量外，只含有恒定的直流分量和各种整数次谐波分量。电压、电流信号均为工频周期信号，可统一表示为：

$$x(t) = a_0 + \sum_{k=1}^{\infty} [a_k \cos(k\omega_1 t) + b_k \sin(k\omega_1 t)] = a_0 + \sum_{k=1}^{\infty} [A_k \sin(k\omega_1 t + \varphi_k)] \quad (4-14)$$

其中， T 为基频分量的周期， $\omega_1 = \frac{2\pi}{T}$ 为基波角频率， a_k 、 b_k 为傅立叶系数，分别表示各次谐波的余弦项和正弦项的幅值，其中 a_0 表示直流分量， a_1 、 b_1 表示基波分量。

$$a_k = \frac{2}{T} \int_0^T x(t) \cos(k\omega_1 t) dt \quad (4-15)$$

$$b_k = \frac{2}{T} \int_0^T x(t) \sin(k\omega_1 t) dt \quad (4-16)$$

$A_k = \sqrt{a_k^2 + b_k^2}$ 为 k 次谐波分量幅值， $\varphi_k = \arctan(\frac{a_k}{b_k})$ 为第 k 次谐波分量初相角。

将上两式 (4-15)、(4-16) 离散化后得到:

$$a_k = \frac{2}{N} \sum_{n=0}^{N-1} x(n) \cos\left(\frac{2\pi}{N} nk\right) \quad (4-17)$$

$$b_k = \frac{2}{N} \sum_{n=0}^{N-1} x(n) \sin\left(\frac{2\pi}{N} nk\right) \quad (4-18)$$

其中 N 为一周期内采样的点数, $x(n)$ 为第 n 次的采样值, n 为 0 到 $N-1$ 之间的整数。

离散傅立叶变换的表示式:

$$X(k) = \sum_{n=0}^{N-1} x(n) e^{-j\frac{2\pi}{N} nk} = \sum_{n=0}^{N-1} x(n) \cos\left(\frac{2\pi}{N} nk\right) - j \sum_{n=0}^{N-1} x(n) \sin\left(\frac{2\pi}{N} nk\right) \quad (4-19)$$

一般情况下, $X(k)$ 是一个复量, 可表示为:

$$X(k) = X_R(k) + jX_I(k) \quad (4-20)$$

振幅谱:

$$|X(k)| = \sqrt{X_R^2(k) + X_I^2(k)} \quad (4-21)$$

相位谱:

$$\theta(k) = \arctan \frac{X_R(k)}{X_I(k)} \quad (4-22)$$

全波傅氏算法不仅能完全滤除各次谐波分量和恒定的直流分量, 而且能较好的滤除线路分布电容引起的高频分量, 对随即干扰信号的反应也较小, 而对畸变波形中的基频分量准确测量。

4.3.2 FFT 算法

快速傅里叶变换 (FFT) 是计算离散傅里叶变换 (DFT) 的快速算法。DFT 的定义式为:

$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{kn} R_N(k) \quad (4-23)$$

FFT 的基本思想: 将大点数的 DFT 分解为若干个小点数 DFT 的组合, 从而减少运算量。

4.3.3 FFT 的加窗算法

但是, 在实际电网中, 常用的基于 FFT 的算法进行谐波测量时存在频谱泄漏,

使算出的各次谐波精度不高。本着从实际出发, 本文通过分析窗函数的特性, 指出采用 Blackman-Harris 窗是谐波测量的最优选择,

4.3.3.1 频谱泄漏

用 FFT 进行谐波测量涉及三个步骤: ①对信号进行采样, 变换为离散序列。②建立数据窗, 忽略数据窗前后信号波形。③应用 FFT 得到结果。在进行以上三个步骤时, 必须满足以下要求: 首先满足采样定理, 以免引起混叠; 其次采样频率必须与信号频率同步, 整周期采样, 即当数据窗为 L 倍 (L 为整数) 的信号周期 T_0 ($f_0=1/T_0$), 采样频率 $f_s=1/T_s$, 数据窗内采样次数 N (N 为整数), 则满足式 (4-24) 时, 称采样频率与信号频率同步。

$$LT_0/T_s = N \text{ 或 } f_s/f = N/L \quad (4-24)$$

为方便讨论, 选取稳态电网信号中任一频率信号 $x(t) = A_0 \cos(2\pi f_0 t + \varphi_0)$ 。对 $x(t)$ 以间隔 T_s 均匀采样 N 个数据, 采样频率 $1/T_s$ 大于 Nyquist 频率, 则得到一组序列

$$x(n) = A_0 \cos(2\pi f_0 n T_s + \varphi_0) \quad n = 0 \sim N-1 \quad (4-25)$$

序列 $\{x(n)\}$ 实质上可理解为对连续信号 $x(t)$ 离散采样后, 用长度为 N 的矩形窗截断的结果。对式 (4-24) 进行傅立叶变换分析可得其频谱为

$$X_R(\lambda) = \frac{A_0}{2} [e^{j\varphi_0} W_R(\lambda - \lambda_0) + e^{-j\varphi_0} W_R(\lambda + \lambda_0)] \quad (4-26)$$

式 (4-26) 中, 频率变量 f 用频率间隔 $F = 1/NT_s$ 归一化, 并定义 $\lambda = f/F$, $\lambda_0 = f_0/F_0$, $W_R(\lambda) = \sin(\pi\lambda) e^{-j(N-1)\pi\lambda/N} / N \sin(\pi\lambda/N)$ 。

W_R 是矩形窗的频谱函数, 假设 λ_0 为整数 (即满足式 (4-24)), 则 $X_R(\lambda_c)$ 恰好正是序列频谱 $X_R(\lambda)$ 的一个 DFT 频值, 并有 $X_R(\lambda_0) = A_0 e^{j\varphi_0} / 2$ 。被测信号三个参数 A_0 、 f_0 、 φ_0 可以由 $X_R(\lambda_0)$ 准确计算得到。但是实际测量中, 由于受到多种因数的影响, 频率是波动的, 所以式 (4-24) 总是不能满足, 采样过程很难做到严格同步, λ_0 一般不为整数。如图 4-1 所示, 图中整数点对应的谱值是理想谱值, 而虚线对应的是非同步采样谱值, 这时由于各离散点上的 DFT 谱值与信号的理想谱值不一致, 因而会产生泄漏, 频率偏离基频越大, 产生泄漏误差越严重。

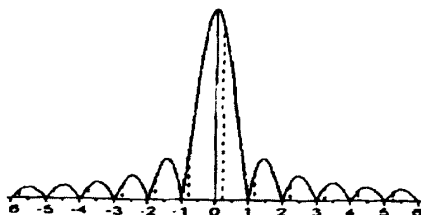


图 4-1 理想谱线与非同步采样谱线

4.3.3.2 窗函数

一般电网信号主要含有整数次谐波，因而常采用基于余弦窗的组合窗，这类窗只要选取观测时间是信号周期的整数倍，其频谱在各次整数倍谐波频率处幅值为零，因而谐波之间不发生相互泄漏。即使信号频率作小范围波动，泄漏误差也较小。余弦窗一般可以表达为(H为窗的项数-1)：

$$\omega(n) = \frac{1}{N} \sum_{h=0}^H a_h \cos \frac{2\pi n h}{N} \quad n = 0 \sim N-1 \quad (4-27)$$

窗的项数越多，主瓣宽度越大，从而引起频谱分辨率的降低。但同时较多项数的窗函数能够产生较大的旁瓣衰减，有利于提高频谱计算精度，但组合窗的项数一般不大于4，容易推得

$$W(\lambda) = \sum_{h=0}^H \frac{1}{2} a_h [W_R(\lambda-h) + W_R(\lambda+h)] \quad (4-28)$$

把式(4-27)代入式(4-28)并简化得到

$$W(\lambda) = \sin \pi \lambda e^{-j\pi \lambda} \left[\sum_{h=0}^H \frac{a_h}{2N} \cdot \frac{\sin \frac{2\pi \lambda}{N}}{\sin \frac{\pi(\lambda-h)}{N} \sin \frac{\pi(\lambda+h)}{N}} + j \sum_{h=0}^H a_h \right] \quad (4-29)$$

式(4-29)表明，欲使组合窗具有线性相位特性，应满足 $\sum_{h=0}^H a_h = 0$ ，($H \geq 1$) 故常用的窗为两项汉宁(Hanning)窗、三项布莱克曼(Blackman)窗、四项布莱克曼-哈里曼(Blackman-Harris)窗，图4-2是上面三种组合窗的幅频特性。

如果测量时间为信号周期整数倍(且大于等于4)，则基波和各次谐波频率归一化后正好位于上述组合窗幅频特性零点，此时整数次谐波相互干扰误差为零。当信号频率波动时，各次谐波频率在窗零点附近也作一定的波动，不同窗的零点附近特性不同，故产生的泄漏误差也不相同。相同条件下，窗宽L和采样点数同时增大，频谱泄漏减小。由图4-2可看出，四项布莱克曼-哈里曼窗大多数谐波衰减90dB以上，性能最优，布莱克曼窗次之。

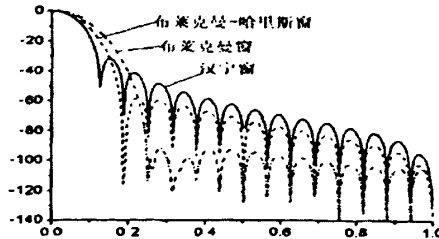


图 4-2 三种组合窗的幅频特性

4.4 IAR EWARM 集成开发环境

IAR 公司推出的 IAR Embedded Workbench(简称 IAR EW)软件包,是一种专门针对嵌入式系统应用开发的集成环境,其中集成了几乎所有必需的工具: C/C++编辑器、汇编器、XLINK 链接器、XLIB 库管理器、源程序文本编辑器、带有 Make 功能的项目管理器以及 C-SPY 高级语言调试器等。这些工具可以直接在 IAR EW 集成开发环境中调用,也可以作为外部工具在命令行上调用。

IAR Embedded Workbench for ARM 是 IAR Systems 公司为 ARM 微处理器开发的一个集成开发环境(简称 IAR EWARM)。比较其他的 ARM 开发环境, IAR EWARM 具有入门容易、使用方便和代码紧凑等特点。IAR EWARM 中包含一个全软件的模拟程序(simulator)。用户不需要任何硬件支持就可以模拟各种 ARM 内核、外部设备甚至中断的软件运行环境。IAR EW 适用于开发基于 8 位、16 位以及 32 位微处理器的嵌入式系统,其集成开发环境具有统一界面,为用户提供了一个易学习和具有最大代码继承能力的开发平台,以及对各种特殊目标的支持。IAR 公司提出了所谓“不同架构,唯一解决方案”的理念,用户可以针对多种不同的目标处理器,在相同的集成开发环境中进行基于不同 CPU 嵌入式系统应用程序的开发,有效提高工作效率,节省工作时间。IAR EW 还是一种可扩展的模块化环境,允许用户采用自己喜欢的编辑器和源代码控制系统,链接定位器(XLINK)可以输出多种格式的目标文件,使用户可以采用第三方软件进行仿真调试。编译器、汇编器和链接器也可在命令行上运行,用户可以在一个已建好的项目中把它们作为外部工具使用。

IAR C-SPY 是一款功能强大的仿真调试器,不仅可以通过 IAR J-LINK 仿真器与硬件目标联机进行在线实时仿真,也可以采用纯软件仿真(simulator),用户可以监控变量,设置断点,反汇编查看源代码,控制寄存器和存储器,以及在终端 I/O 窗口中查看程序的输出结果。

本文就是在 IAR EWARM 4.13 环境下实现 FFT 算法(对谐波监测)的软件仿真。结果表明通过 FFT 算法可以实现对谐波准确监测。

4.5 CS8900A 以太网控制器

CS8900A 以太网控制器是由 Cirrus Logic 公司推出的一款低成本的以太网控制芯片,集成了 IEEE802.3 协议标准的介质访问控制子层(MAC),并且支持全双工操作。不仅具有其它以太网控制器芯片所具有的基本功能,还有自己独特优点:优化于工业标准体系结构(ISA);独特的 PacketPage 结构可自动适应网络通信模式的改变,占用系统资源少,从而增加系统效率;高度集成的设计,适合作为智能嵌入式设备网络接口。在本文设计中,CS8900A 用作 I/O 模式,其特点是占用系统资源少,硬

件连接方便。

4.5.1 CS8900A 主要性能

CS8900A 主要性能如下：

- (1) 符合 Ethernet-II 与 IEEE802.3 (10base5、10Base2、10baseT) 标准。
- (2) 全双工，收发可同时达到 10Mb/s 的速率。(3) 内置 SRAM，用于收发缓冲，以降低对主处理器的速度要求。(4) 支持 16 位数据总线、4 个中断申请线及 3 个 DMA 请求线。(5) 8 个 I/O 基地址、16 位内部寄存器、10Base 或 Memory Map 方式访问。
- (6) 支持 UTP、AUI、BNC 自动检测，还支持对 10BaseT 拓扑结构的自动极性修正。
- (7) LED 指示网络激活和连接状态。(8) 100 脚的 LQFP 封装，缩小了 PCB 尺寸。

4.6 LwIP 协议栈

LwIP 即 Light Weight(轻型)IP 协议,是瑞士计算机学院(SICS)的 Adam Dunkels 等开发的一套用于嵌入式系统的开放源码的 TCP / IP 协议栈。它占用空间小,在保护协议主要功能的基础上减少对 RAM 和 ROM 的占用。一般它只需要几十 K 的 RAM 和 40K 左右的 ROM 就可以运行。并且对操作系统依赖少,是免费的自由软件。LwIP 实现了较为完备的 IP、CMP、UDP、TCP 协议。具有超时时间估计、快速恢复和重发、窗口调整等功能。该协议栈提供了一组 API 函数供应用程序调用,编程方便。另外它还提供了可选的 Berkeley socket API 函数调用,使得调用接口和 Linux 系统相一致。由于采用灵活的数据包存储机制,发送和接收的数据在各层协议之间不需要拷贝,内存消耗小。

4.6.1 TCP/IP 协议

TCP/IP 协议分层模型包含两方面内容:一是层次结构,二是各层功能的描述。表 4-2 给出了 TCP/IP 参考模型与 OSI 参考模型的层次对应关系。

表 4-2 TCP/IP 协议与 OSI 参考模型的对应关系

TCP/IP 协议	OSI 参考模型
应用层	应用层
	表示层
	会话层
TCP 层	传输层
IP 层	网络层
网络接口层	数据链路层
	物理层

其中应用层与 OSI 的上三层相对应:传输层(TCP 层)与 OSI 的传输层相对应;网

络层(IP 层)与 OSI 的网络层相对应;网络接口层与 OSI 的数据链路层及物理层相对应。在 TCP/IP 协议族中,对 OSI 表示层、会话层没有对应的协议。

TCP/IP 是由一些交互性的模块组成的分层次的协议,其中的每个模块提供特定的功能。OSI 模型指明了哪个功能是属于模型中的哪一层,但 TCP/IP 协议族中的层则包含了一些相对独立的协议,可以根据对系统的需要把这些协议混合和配套使用。术语“分层次的”表示每一个上层协议被一个或多个下层协议所支持。

1、网络接口层

一个典型的 TCP/IP 系统中通信硬件和设备的驱动程序映射到网络的物理层和数据链路层。TCP/IP 并不关心这些层之间的确切的分界线,而将它们合并为网络接口层,因为设备驱动程序只不过是在硬件和调用者之间的数据阐述代理。在物理层和数据链路层,TCP/IP 协议族并没有定义任何特定的协议,它支持所有标准的和专用的协议。

2、网络层

网络层的主要功能是负责将源主机的报文分组发送到目的主机。它的功能主要在以下三方面:处理来自传输层的分组发送要求、处理接收的数据报和处理互联的路径、流量控制与拥塞问题。

在网络层,TCP/IP 协议族支持网际协议(IP)。而 IP 协议又由四个协议组成:ARP、RARP、ICMP、IGMP。

(1)网际协议(IP)

网际协议(IP)是 TCP/IP 协议使用的传输机制。它是一个不可靠的、无连接的数据报,不提供差错检测或跟踪。每一个 IP 数据报都是独立传输的,不同的数据报可以走不同的路由,也可能不按序或重复地到达。IP 不记录使用过地路由,并且一旦数据报到达目的端后,IP 就没有办法将数据报重新排序。

然而 IP 的这些有限功能不应当看成是它的弱点。IP 提供了最本地传输功能,使得用户能够很容易地增加对某种应用所需地功能,这样就可以获得最大地效率。

(2)地址解析协议(ARP)

地址解析协议(ARP)用来将 IP 地址与其物理地址联系起来。在具体地物理网络中,一条链路上的每一设备都是用物理地址或站地址来标示的,而物理地址通常写在网络接口卡(NIC)中。当节点 IP 地址已知时,可以用 ARP 找出其物理地址。

(3)逆地址解析协议(RARP)

逆地址解析协议(RARP)允许主机在仅知道其物理地址时发现其 IP 地址。当计

算机第一次连接到网络上时，或当无盘计算机在启动时，就要用到 RARP。

(4) Internet 控制报文协议 (ICMP)

Internet 控制报文协议 (ICMP) 是主机和路由器使用地一种机制，用来将数据报出现的问题以发送通知地方式反馈给发送器。

(5) Internet 组管理协议 (IGMP)

Internet 组管理协议 (IGMP) 用来将一份报文同时传送给一组接收者。

3、TCP 层

TCP 层的主要功能是负责应用进程之间的端对端通信。TCP/IP 参考模型中设计传输层的主要目的是在互联网中源主机与目的主机的对等实体之间建立用于会话的端对端连接。TCP/IP 参考模型的传输层定义了两种协议，即传输控制协议 TCP (Transport Control Protocol) 与用户数据报协议 UDP (User Datagram Protocol)。

(1) TCP 协议是一种可靠的面向连接的协议，它允许将一台主机的字节流 (Byte Stream) 无差错的传送到目的主机。TCP 协议将应用层的字节流分成多个字节段 (Byte segment)，然后将一个一个的字节段传送到互连层；当互连层将接收到的字节段传送给传输层时，传输层再将多个字节段还原成字节流传送到应用层。TCP 协议同时要完成流量控制功能、协调收发双方的速度以达到正确传输的目的。

(2) UDP 协议是一种不可靠的无连接协议，它主要用于不要求分组到达顺序的传输中，分组传输顺序检查与排序由应用层完成。

4、应用层

应用层向用户提供一组常用的应用程序，如电子邮件等。它包含 TCP/IP 协议族中的所有高层协议。如：超文本传输协议 (HTTP)、文件传输协议 (FTP)、电子邮件传输协议 (SMTP)、域名解析服务 (DNS)、网络新闻传输协议 (NNTP) 等等。

4.6.2 协议栈接口

使用 TCP/IP 协议栈提供的服务有两种方法：1) 直接调用 TCP 与 UDP 模块的函数；2) 使用 LwIP API 函数。

TCP 与 UDP 模块提供网络服务的一个基本接口，该接口基于函数回调技术，因此使用该接口的应用程序可以不用进行连续操作。不过，这会使应用程序编写难度加大且代码不易被理解。为了接收数据，应用程序会向协议栈注册一个回调函数。该回调函数与特定的连接相关联，当该关联的连接到达一个信息包，该回调函数就会被协议栈调用。

此外，与 TCP 和 UDP 模块直接接口的应用程序必须（至少部分地）驻留在像 TCP/IP 协议栈这样的进程中。这应归结于回调函数不能跨进程调用的事实（注：这里的意思是函数只能在进程内调用，不允许一个进程去调用另外一个进程的函数）。这即有优点也有缺点。优点是既然应用程序和 TCP/IP 协议栈驻留在同一个进程中，那么发送和接收数据就不再产生进程切换。主要缺点是应用程序不能使自己陷入长期的连续运算中，这样会导致通讯性能下降，原因是 TCP/IP 处理与连续运算是不能并行发生的。这个缺点可以通过把应用程序分为两部分来克服，一部分处理通讯，一部分处理运算。通讯部分驻留在 TCP/IP 进程，进行大量运算的部分放在一个单独的进程。

4.6.3 应用程序接口

由 BSD 提供的高级别的 Socket API（Socket：一个通过标准 UNIX 文件描述符和其他程序通讯的方法，可以认为 Socket 就是一个插座，用于网络的时候，Socket 提供一个网络插口，远程终端的连接请求可以当做是一条延伸的虚拟电缆需要找到一个可以连接的插座，当虚拟电缆插到这个插口上，通讯链路就建立了）不适合用于受限系统的 TCP/IP 实现，特别是 BSD Socket 需要将要发送的数据从应用程序复制到 TCP/IP 协议栈的内部缓冲区。复制数据的原因是应用程序与 TCP/IP 协议栈通常驻留在不同的受保护空间。大多数情况是应用程序是一个用户进程，而 TCP/IP 协议栈则驻留在操作系统内核。通过避免额外的复制操作，API 的性能可以大幅度提升。同样，为了复制数据，系统还需要为此分配额外的内存，这样每一个信息包都需要使用双倍的内存。

LwIP API 专为 LwIP 设计，所以它可以充分利用 LwIP 的内部结构以实现其设计目标。LwIP API 与 BSD API 类似，但操作相对低级。API 不需要在应用程序和协议栈之间复制数据，因为应用程序可以巧妙的直接处理内部缓冲区。

因为 BSD Socket API 易于理解，并且很多应用程序为它而写，所以 LwIP 保留一个 BSD Socket 兼容层是很有用的。

4.6.4 API 实现

由于 TCP/IP 协议栈处理模式的原因，API 被分成两部分实现。如图 4-3 一部分作为应用程序的连接库实现，另一部分在 TCP/IP 进程内实现。这两部分之间采用由操作系统模拟层提供的进程间通讯机制（IPC）进行通讯。当前的实现是采用以下三种 IPC 方式：

1. 共享内存
2. 消息传递

3. 信号量

虽然这些 IPC 类型被操作系统支持，但它们并不需要操作系统底层支持。因为操作系统本身并不支持，只是操作系统模拟层对其进行模拟。

一般的设计原则是：在应用程序进程完成尽可能多的工作，而不是在 TCP/IP 进程。这是很重要的一点，因为所有的需要通讯的进程都需要 TCP/IP 进程为它们提供通讯服务。控制与应用程序进行连接的 API 部分的代码覆盖量并不是很重要。这些代码可以在进程间共享，即使共享连接库并不被操作系统支持，这些代码仍然可以存储在 ROM 内。嵌入式系统尽管处理能力不足，但通常都提供相当大的 ROM 空间。

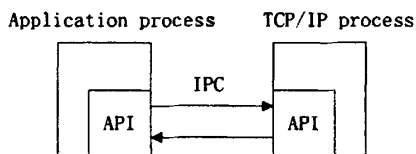


图 4-3 PI 实现的分布

缓冲区管理位于 API 执行库，缓冲区的建立、复制与回收在应用程序内部完成。共享内存用于在应用程序和 TCP/IP 协议栈之间建立传递缓冲区。应用程序中用于通讯的缓冲区数据类型来源于 pbuf 类型（即从 pbuf 类型提取出的一种类型）。缓冲区传递用到的内存与分配的内存不同，使用共享内存也可以进行传递，因而可以在进程间共享用到的内存。运行 LwIP 的嵌入式操作系统一般有意不去实现任何形式的内存保护。

API 函数库中处理网络连接的函数驻留在 TCP/IP 进程中。位于应用程序进程中的 API 函数使用一个简单的通讯协议向驻留在 TCP/IP 进程中的 API 函数传递消息。这个消息包括应该执行的操作类型及操作参数。驻留在 TCP/IP 进程中的 API 函数执行这个操作并通过消息传递向应用程序返回操作结果。

本文设计中 UDP 协议的实现包括以下内容：(1) 设置通信 UDP IP 地址及端口，设定发缓冲区类型 (2) 设定 UDP 功能函数，分配一个新的 UDP PCB，为缓冲区分配内存 (3) CS8900A 复位 (4) 初始化 LwIP 的内部缓冲区、网络界面，设置 MAC 地址 (5) 修改默认网络配置以适应具体需要，配置网络地址，网关，子网掩码 (6) 建立 LwIP 网络界面，设为默认网络界面并启动网络界面 (7) 初始化 IP，TCP，HTTP 模块 (8) UDP 端口绑定，指定接收回调函数，接收来自 NIC 的数据包，是否有数据包被接受，如果有，将数据包交给 LwIP 处理。

4.7 谐波监测实现

本文采用的 FFT 算法的实现是基于时间抽取的基二蝶形算法，所以用编程进行实现时需要先进行码位倒置，然后进行 FFT 计算。图 4-1 和图 4-2 分别为码位倒置流程图和 FFT 蝶形运算流程图。

码位倒置算法的实现：

假设在已知某一个倒位序号 J 的情况下，求下一个倒位序号。假设 $N=8$ ，首先把 $k=N/2$ ， $N/2$ 相当于二进制数 100，刚好表示最高位权值，然后判定 J 最高位是否为零，判定方法是 J 与 k 相比， $J < k$ 则 J 最高位为零， $J > k$ 则 J 最高位为 1。若 J 最高位为零（即 $J < k$ ）， J 高位加 1（即 $J = J + k$ ）就得到下一个到位置号；若 J 最高位为 1（即 $J > k$ ），则 $J = J - k$ 产生次高位， $k = k/2$ 产生次高位权值，再判定 J 次高位为零，方法仍用 J 与 k 相比，若 $J < k$ 则次高位为零……，这种方法适用于循环处理。程序实现流程图如图 4-4 所示。

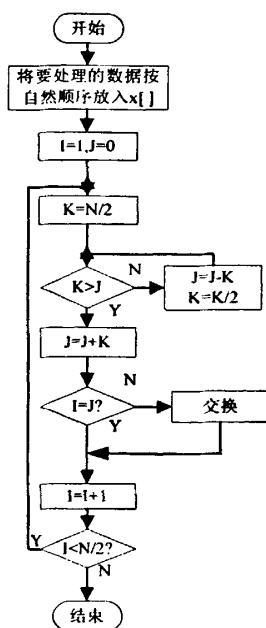


图 4-4 码位倒置流程图

时间抽选奇偶分解 FFT 程序：

第一层循环：由于 $N = 2^M$ ，需要有 M 级运算，第一层循环对运算的级数 M 进行控制。

第二层循环：由于第 L 级有 2^{L-1} 个乘数，第二层循环根据乘数进行控制，保证对于每一个乘数第三层循环要循环计算一次。

第三层循环：由于第 L 级共有 $N/2^L$ 个群，并且同一级内不同群的乘数分布相同，当第二层确定某一乘数后，第三层循环保证将这一级中每一个群中具有同一乘数的蝶形计算一次，第三次循环每执行完一次要进行 $N/2^L$ 个蝶形计算。

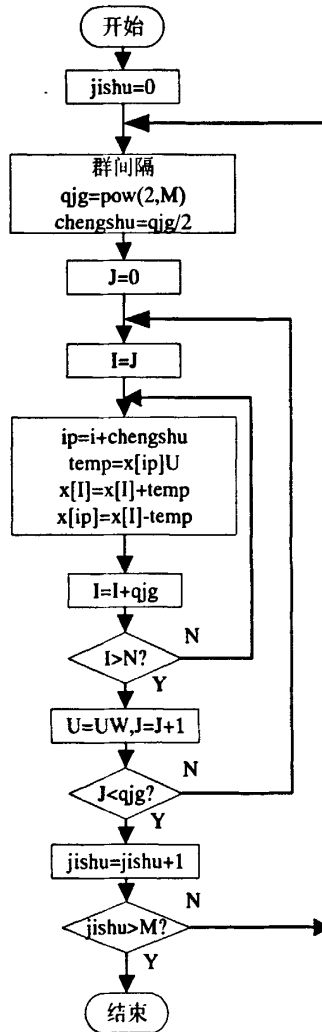


图 4-5 FFT 蝶形运算流程图

总之，在第三层循环完成时，共进行 $N/2^L$ 个基本蝶形计算，第二层循环又使第三层循环进行 2^{L-1} 次。因此，在第二层循环完成时，共进行了 $N/2$ 个基本蝶形计算。根据规则，每一级共有 $N/2$ 个基本蝶形，可以得出结论：第二层循环与第三层循环实质是完成了第 L 级计算。第一层循环又将第二层循环进行 M 次，因此，第一

层循环全部结束共进行 $MN/2$ 次基本蝶形计算。根据 DIT 规则, 若 $N = 2^M$, 要进行 M 级计算, 每级有 $N/2$ 个基本蝶形, 所以完成全部运算总共需要 $MN/2$ 次基本蝶形计算。这样三层循环的内在关系就保证了完成蝶形图规定的全部运算, 流程图如图 4-5 所示:

4.7.1 监测结果图

本文采用的 FFT 算法的实现是时间抽取的基二蝶形算法, 所以用编程进行实现时需要进行码位倒置, 然后进行 FFT 计算。



图 4-6 监测结果界面

在 IAR EWARM 4.13 环境下对 FFT 算法进行实现需要在项目文件中添加 `fft.c` 和 `math.h` 文件, 并且把 `fft.c` 文件移植到 `str7lx` 源文件的主函数中, 对 FFT 算法进行软件仿真时, 需要根据实际需要初始化端口, 进行赋值。

在启动 IAR-SPY 进行纯软件仿真调试之前, 要先设定 C-SPY 的相关选项。如果用户希望将链接后生成的绝对目标文件用于 EPROM 编程, 就不能选择 Debug information for C-SPY 单选按钮, 而应选择 Other 单选按钮, 并在右侧的 Outputs 下拉列表框中选择合适的格式, 例如 Intel-hex 或 Motorola S-records 等。

从对 FFT 算法在 IAR EWARM 4.13 环境下实现的软件仿真中的 WATCH 窗口 (如图 4-6) 中可以看到, 该算法是可以实现对谐波的准确的监测。

4.7.2 监测结果数据

本文通过移植 FFT 算法, 在 IAR EWARM 4.13 环境下实现谐波的监测, 监测数据如表 4-3。

由表 4-3 可以看出, 在谐波含有率越高的情况, 误差会越小, 也就是说, 对于

受谐波污染越严重的电网，该装置监测的谐波会越准确。相反，对于谐波污染很小的电网，谐波危害可以忽略，总之，从表 4-3 的数据可以得出，该算法是成功的对谐波进行了准确监测。

表 4-3 谐波监测数据

谐波/次	理论值	监测值	误差/%
1	1	0.99999237	0.000763
2	0.3	0.29998463	0.051219
3	0.01	0.00997270	0.272982
4	5	4.99995565	0.000886
5	10	9.9999046	0.000095
6	0.12	0.11998088	0.015928
7	8	7.99998283	0.000214
8	3.6	3.59999561	0.000122
9	9.5	9.50003433	0.000361
10	0.005	0.00506666	1.333199
18	0.21	0.20998966	0.004924
20	0.005	0.00498161	0.367763
25	0.008	0.00794981	0.629512
29	0.00001	0.00009945	894.5387
30	0.0005	0.0002382	52.3584

4.8 驱动模块 CS8900A 程序实现

本文采用的是 CS8900A 的 I/O 模式。CS8900 驱动模块程序包括以下内容：

- (1) 设定以太网物理地址，可在初始化 CS8900 前修改。
- (2) 定义接收帧类型，以太网数据，地址端口
- (3) 设置工作模式，8 位或 16 位模式。本设计采用 16 位模式，本文中将 CS8900 中的 SBHE 非和 SA0 都与 STR710 的地址总线 A11 相连，使其工作在 16 位模式。设定数据包收发过程中所用寄存器以及中断方式。
- (4) 发送帧请求，初始化 CS8900，数据包收发流程。
- (5) 数据包输出。将要发送的网络数据包从网口发送出去。发送数据包时，先把发送命令写到发送命令寄存器，把发送长度写到发送长度寄存器；然后等待 CS8900A 内部总线状态寄存器发送就绪位置位，再将数据包的数据顺序写到数据端口寄存器（16 位宽，一次 2 字节）

(6) 数据包接受。查询数据接受事件寄存器。若有数据帧接收就绪，读取接收状态寄存器（与接收事件寄存器内容一致，忽略之），即读取接收长度寄存器，得到数据帧的长度，然后从数据端口寄存器顺序读取数据（16 位宽，一次 2 字节）。

4.8.1 EMI 存储器映射

EMI 存储器映射如表 4-4 所示。外部存储器的每个 Bank 都使用全部 24 位地址 A[23:0]，提供 16MB 的寻址空间。外部存储器空间的基地址为 EMI_BASE=0x6000 0000。

表 4-4 EMI 存储器映射

地址范围	描述	地址空间大小/MB	总线宽度
0x6000 0000~0x60FF FFFF	Bank0~BOOT (CSn. 0)	16	只可 16 位访问 ^注
0x6200 0000~0x62FF FFFF	Bank1 (CSn. 1)	16	8/16 位软件可选
0x6400 0000~0x64FF FFFF	Bank2 (CSn. 1)	16	8/16 位软件可选
0x6600 0000~0x66FF FFFF	Bank3 (CSn. 1)	16	8/16 位软件可选
0x6C00 0000~0x6C00 0010	内部寄存器		只可 16 位访问 ^注

注：如果系统从外部存储器启动，则外部存储器必须是 16 位的，因为 CSN0 存储器 Bank 的硬件实现只可使用于 16 位存储器接口。

4.8.2 网口软件设计

初始化 CS8900 的软件流程图如图 4-7：

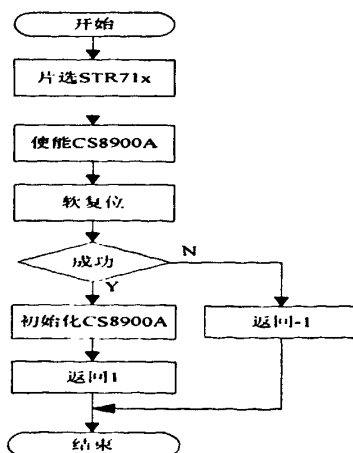


图 4-7 软件流程图

由于 CS8900A 地址线 SA0 接 STR710 地址总线 A11(见 3-9 原理图), 因此访问 CS8900A 的端口地址必须左移 11 位。片外存储器 Bank1 的地址范围是 0x62000000~0x62FFFFFF (见表 4-4), 即首地址为 0x62000000。以太网端口地址相关程序可以定义为:

```
#define ETH_Port (n) (*(vu16*) (0x62000000 | (n) << 11))
```

4.9 可控硅触发器实现

本装置集成了先进的过零触发电路, 以电压过零型光耦双向晶闸管取代了由分立元件组成的功放电路及脉冲变压器等驱动环节, 简化了触发控制电路的结构, 并提高了控制器的可靠性。

采用 MOC3063 芯片设计晶闸管过零触发电路。在电力系统出现谐波时, MCU 只需改变 MOC3063 输入端电平既可立即触发双向可控硅导通; 在切除时只要撤销触发信号即可, 开关在电流过零之后会自行关闭。这样, MCU 就可以有效控制可控硅的导通及导通时间, 消除有害谐波。

使用 MOC3063 触发功率双向晶闸管, 不仅可消除或大大减小功率双向晶闸管导通时对电网的影响, 而且可以用低电压、小电流控制高电压、大电流, 特别是由于采用了光电隔离, 且可用 TTL 电平驱动, 故很容易连接微处理器接口, 进行各种自动控制设备的实时控制。

4.10 相应的抗干扰措施

4.10.1 硬件抗干扰

为了保证系统的稳定工作, 装置在硬件设计中采用以下抗干扰措施。

(1) 对电路板进行合理布局, 数模分区, 强电、弱电分区, 将处理器尽可能远离开关电源等强干扰源, 对模数信号进行光耦隔离, 对操作时序要求较高的采用快速光耦, 速度不要求的则采用普通光耦即可。

(2) 对电路板上主要功能芯片的电源端加 $0.1\mu F$ 的高频电容, 对于没有用到的管脚根据具体情况进行接地或接电源处理。

(3) 在 PCB 制作中所有地线均采用单点共地, 数字地和模拟地分开, 防止信号地相互干扰。

(4) 使能片上看门狗, 防止软件跑飞。

4.10.2 软件抗干扰^[43]

对已经侵入保护装置的干扰信号，可以通过软件抗干扰措施将危害降低到最小。对于 AD 采样数据进行数字滤波，对输入开关量通过软件去抖动，设置系统自检程序，实时监视功能部件状态，遇有故障时及时报警，利用硬件看门狗，在系统程序出轨或跑飞时，复位 CPU 恢复到正常状态。

4.10.2.1 系统自检

自检主要包括片内 RAM、E²PROM、A/D 通道、I/O 口等。实现系统上电自检和在线自检，能够及时发现因各种原因损坏的元器件并报警，确保系统在最佳状态下运行，防止由于器件损坏引起的系统误动、拒动。

RAM 自检：向指定地址的 RAM 中写一个特定的数据，然后将该地址中的数据读出和写入的数据进行比较，若不相同，则认为 RAM 损坏。

E²PROM 自检：在向 E²PROM 中存入参数时，将所有的参数相加，将累加和也存入 E²PROM 中。从 E²PROM 中读取这些参数时，将读取的参数相加，如果累加和的值与 E²PROM 中保存的累加和值不等，则认为 E²PROM 已坏。

I/O 口自检：通过 CPLD 内部编程将两个 I/O 口进行连接，分别设置为输出和输入，分别输出 1、0，另一个读回，如果错误则 I/O 口故障，报警处理。

4.10.2.2 结果核对

为了防止干扰可能造成的运算出错，可以将整个运算进行两次，对运算结果进行核对，比较计算结果是否一致。

一种方法是在运算结束后，先把运算结果暂存起来，利用同样的原始数据，按同样的运算式再计算一遍，并同前一次结果进行比较，结果应当完全一致，否则再计算一次。

另一种做法是连续的两次计算不利用同一组原始数据，而是在采样的时候将数据窗顺延一个采样点，正常时，这两次结果不完全一样，但测得的电流、电压有效值应当非常接近。这种做法不仅可以排除干扰造成的运算错误，还进一步保证了原始数据的正确性。

4.10.2.3 输出闭锁

在设计跳闸回路的硬件时使该回路必须在执行几条指令后才能输出，不允许一条指令就出口。

在正常进入跳闸程序时，设置多个故障标志，在执行跳闸指令时，需确认存放的各种标志，校对结果正确则执行跳闸指令，发出跳闸脉冲。若校对不正确，CPU

将复位，重新初始化。

4.10.2.4 看门狗

在干扰的作用下，为防止失控的程序进入“死循环”，利用 STR710 内部的看门狗定时器在程序跑飞时使系统复位。在看门狗定时器启动后，通过特定的喂狗时序将定时器清零，否则，看门狗定时器因程序跑飞而得不到喂狗信号，定时器溢出并产生复位信号使系统重新复位。

4.11 本章小结

本章对谐波监测的主程序结构进行了介绍，并对主要的软件功能进行了分析，完成了谐波监测的软件设计。对 FFT 窗函数进行了详细的分析，其快速算法 FFT 及程序实现进行了详细分析，并对以太网接口进行详细设计，选用 CS8900A 以太网控制器，完成驱动模块程序设计，且成功用于实现，详细介绍 LwIP 协议，成功移植 LwIP 协议，最后对可控硅触发电路进行实现。针对系统地设计，对典型的几种干扰进行了介绍，并在电路设计时采取了相应的硬件、软件抗干扰措施，切实提高了装置的可靠性。

第五章 总结与展望

5.1 总结

随着经济和科技的快速发展,如电弧炉等众多的家用电器的非线性负荷不断增大,导致电力系统中的谐波水平随之提高。因此,由谐波引起的系统谐振所产生的过电流、过电压对电力系统的安全运行带来的危害不容忽视,而通过对基于 ARM 的电压谐波监测及消谐装置的实例研究,对于电力系统的安全运行意义重大。嵌入式系统已经广泛应用于工业控制、智能仪器、通信设备、消费电子等各个方面,是当今知识经济时代一个重要的经济增长点。因此,将嵌入式系统技术引入谐波监测及消谐,不仅为谐波监测技术提供了一个良好的软、硬件平台,还是对嵌入式系统一次深入的研究,具有理论研究的价值,而且也提升了嵌入式技术的实际运用价值。

在电力改革日益深化的今天,电力谐波不仅得到广大电力用户的关注,更成为电力部门常抓不懈的主要工作,本文研制基于 ARM 的电压谐波监测及消谐装置系统正是针对当前电力行业重视电能质量的状况提出的。在研制基于 ARM 的电压谐波分析系统的过程中,本文主要做了如下的工作,取得了一定的成果:

1. 本文研究了与本课题相关的国内外的研究现状和发展水平,分析国内外研究情况,比较了它们的各自的优缺点。结合了国内外谐波的特点和国内电力实际情况,完成了本课题研制的任务及装置要实现的功能,分析了实现这些功能的硬件方案及软件设计。

2. 分析了电压的测量原理与方法,分析电网谐波测量的理论及实现方法,对信号调理电路进行设计,并对软件进行测试,结果正确,电压取样电路设计简洁,合理,完全满足测量要求。为保障精确的电压测量,着重探讨了复数形式下的傅立叶变换对求解各次谐波幅值的作用和怎样在 ARM 中实现 FFT 功能。本文研究了嵌入式以太网接口的设计,并在 ARM7 开发板上成功的实现了移植 LwIP 协议栈的嵌入式以太网接口。

3. 根据硬件方案设计了具体的电路,通过与软件相结合的方法研制成功了谐波监测系统。结果表明,测量结果正确,而且测量精度较高。验证了本系统的理论分析的正确性,软件与硬件设计实现的合理性,基于 ARM 的电压谐波监测及消谐分析系统的研究原理的可行性。并采用了双向可控硅进行消谐装置的方案,利用以太网接口进行在线谐波监测。同时本系统具有硬件结构简单,采样测量的精度较高,实时性强的特点,达到了设计要求。

5.2 展望

本文在 ARM7 开发板上成功的实现了移植 LwIP 协议栈的嵌入式以太网接口。目前, ARM 处理器由于它具有高性能、低成本、低功耗等特点, 已经成为最为广泛的嵌入式处理器, 以及 CS8900A 以太网控制器的性能优良, 功耗低, 价格低廉等特点, 在市场上 10Mb/s 嵌入式网络应用中占有很大的比例, 因此基于 ARM 的电压谐波监测及消谐装置的研究, 特别是基于 ARM7 嵌入式以太网接口的实现, 对于开展预防和抑制谐波谐振方面必将有着良好的应用前景。

总之, 在谐波监测中引入嵌入式系统技术并且对谐波进行在线监测, 不仅是对嵌入式系统在软、硬件方面一次深入的研究, 为谐波检测提供了良好的软、硬件开发平台, 具有实际应用的价值。在未来的学习研究中, 我将在谐波分析算法和数据传输处理方面都改进得更加完善, 随着系统的不断完善, 从而实现谐波监测及消谐装置的小型化、高精度、高速度、高效能、高稳定性, 发挥出基于 ARM 的嵌入式系统在谐波监测及消除领域中的优势。

参考文献

- [1]Read J C. The calculation of rectifier and converter performance characteristics[J]. Journal IEE, 1945, 92(II): 495-590
- [2]Christopher K D. Update of harmonic standard IEEE-519: IEEE recommended practices and requirements for harmonic control in electric power system[J]. IEEE Trans on Industry Applications, 1989, 25(6): 1025-1034
- [3]Akagi H. Trend in active power line conditioners[J]. IEEE Trans on P. E. 1994, 9(3): 263-268
- [4]Akagi H, Atoh S, Nabae A. Compensation characteristic of active power filter using multi-series voltage-source PWM converters[J]. Elect. Eng. Jpn. 1986, 106(5): 28-36
- [5]Gerard L Doorman, Nygreen B. An integrated model for market pricing of energy and ancillary services[J]. Electric Power Systems Research, 2002, 61: 169-177
- [6]Ranatunga R A, Annakkage U D, Kumble C S. Algorithms for incorporating reactive power into market dispatch[J]. Electric Power System Research, 2003, 65: 179-186
- [7]Marcelino Madrigal, Marcelo Flores. Integrated software platform to teach different electricity spot market architectures[J]. IEEE Transactions on Power Systems, 2004, 19(1): 88-95
- [8]Vukelja P L, Naumov R M, Vucinic M M. Experimental investigations of over voltages in neutral isolated networks. IEE Proceedings-Generation, Transmission and Distribution, 1993, 140(5): 343-350
- [9]Peterson HA. Transients in Power systems. New York: John Wiley Sons, Inc, 1951
- [10]Zhu Xukai, YangYihan, LianHongbo, TanWeiPu. Study on ferrary resonance due to electro magnetic PT electro magnetic PT in ungrounded neutral system. Power System Technology International Conference, 2004, 924-929
- [11]XuW, Abdulsalam SG, Yu Cui, XianLiu. A sequential Phase energization technique for transformer inrush current reduction-partII:Theoretical analysis and design guide. IEEE Transactions on PowerDelivery. 2004, 20(2):950-957
- [12]Yu Cui, Abdulsalam, SG, Shiu ming Chen, Wilsun Xu. A sequential phase energization technique for transformer inrush current reduction-Part I: Simulation and experimental results. IEEE Transaction on Power Delivery. 2004, 20(2):943-949
- [13]Araujo A, SoudackC, Marti J R. Ferro resonance in power proceedings generation systems: chaotic behavior. IEE Proceedings Generation, Transmission and Distribution, 1993, 140(3): 237-240

- [14] Marti R. Ferro-resonance in Power systems: fundamental solutions. IEE Proceedings-C, 1991, 138(4):321
- [15] Zhu Xukai, Yang Yihan, Lian Hongbo. Study on Ferro-resonance due to electromagnetic PT in ungrounded neutral system. 2004 International Conference on Power System Technology, 2004, 1:924-929
- [16] Afshin Rezaei-Zare, Sanaye-Pasand M, Mohseni H, Farhangi S, Iravani R. Analysis of Ferro resonance Modes in Power Transformers Using Preisach-Type Hysteretic Magnetizing Inductance. IEEE Transactions on Power Delivery. 2006, 22(2):919-929
- [17] Yung Lei, Wei Shi, Rui Qin: Jilin Yang, A systematic method for suppressing Ferro resonance at neutral-grounded substations. IEEE Transactions. IEEE Transactions on Power Delivery. 2002, 18(1):1009-1014
- [18] Barr R A, Platt D. Modelling and mapping Ferro resonant states in series compensated distribution and sub transmission lines. IEEE Transactions on Power Delivery. 1996, 11(2):931-939
- [19] 常立智. 对 35kV 及以下电网中铁磁谐振及消谐措施的分析. 供用电, 2005, 22(2):33-35
- [20] 李谦, 钟定珠, 王晓瑜, 等. 变压器铁芯励磁特性拟合方法的探讨. 高电压技术, 1997, 23(1):19-21
- [21] 翁利民, 陈灵欣, 靳剑峰. 配电网电压互感器铁磁谐振的特点与抑制. 继电器, 2004, 32(20):40-42
- [22] 凌子恕. 高压互感器技术手册 [M]. 北京: 中国电力出版社, 2005
- [23] 胡铭, 陈珩. 电能质量及其分析方法综述[J]. 电网技术, 2000, 24(2): 362-38
- [24] 沈建华, 姜宁. STR71x 系列 ARM 微控制器原理与实践. 北京: 北京航空航天大学出版社, 2006, 1-419
- [25] 徐爱均. IAR EWARM 嵌入式系统编程与实践. 北京: 北京航空航天大学出版社, 2006, 1-452
- [26] 田泽. 嵌入式系统开发与应用教程. 北京: 北京航空航天大学出版社, 2006, 50-98
- [27] 杜春雷. ARM 体系结构与编程. 北京: 清华大学出版社 2005, 32-52
- [28] 郭光荣. 电力系统继电保护. 高等教育出版社. 2006, 18-20
- [29] CS8900A 芯片技术资料. <http://www.2licsearch.com/so.asp>
- [30] 何轩, 闫旭东, 徐国旺. 基于 ARM 的智能仪表的嵌入式以太网接入实现. 电测与仪表, 2007, 44(6): 47-49
- [31] 程浩忠. 电能质量讲座-第七讲谐波标准及其管理. 低压电器, 2007, (14):59-63
- [32] 文选军. 嵌入式以太网在电能质量监测系统中的应用: [硕士学位论文]. 四川: 西华大学, 2008

- [33]朱柯. 中性点非有效接地系统单相接地故障选线新方法研究: [博士学位论文]. 山东: 山东大学, 2007
- [34]申屠浩. 远程谐波电压监测系统的设计与研究: [硕士学位论文]. 江苏: 江苏大学, 2003
- [35]廖国栋. 变电站自动化系统嵌入式以太网研究: [硕士学位论文]. 四川: 西南交通大学, 2003
- [36]蒋向辉. 嵌入式谐波监测仪的研究与设计: [硕士学位论文]. 湖南: 湖南大学, 2007
- [37]石雷兵. 建立电压谐波标准装置的研究: [硕士学位论文]. 上海: 上海交通大学, 2007
- [38]肖湘宁, 徐明荣. 现代电能质量问题再认识[C]. 全国高等学校电力系统及其自动化专业第十九届学术年会论文集(下), 2003:163021632
- [39]程浩忠. 电力系统谐波技术[M]. 上海: 上海交通大学出版社, 1998
- [40]翟洪叶, 符影杰. 基于 ARM 的电网电压谐波监测仪的研制, 东南大学, 2006, 10: 32-34
- [41]任婕等. 微机自动消谐装置的研制. 湖南大学, 2003, 23 (6): 4-5
- [42]王飞, 石广田. 基于 ARM 的网口驱动程序设计与实现 [J]. 微计算机信息(嵌入式与 SOC), 2007, 6-2: 137-138, 118
- [43]柯赫震. 硬件和软件结合提高微机保护抗干扰能力的措施. 电力电气, 2005, 24 (5): 17-20
- [44]李圣清, 朱英浩, 周有庆, 等. 电网谐波检测方法的综述[J]. 高电压技术, 2004, 30(3): 39-42
- [45]何轩, 闫旭东, 徐国旺. 基于 ARM 的智能仪表的嵌入式以太网接入实现, 电测与仪表, 2007, Vol. 44 No. 498
- [46]张伏生, 耿中行, 葛耀中. 电力系统谐波分析的高精度 FFT 算法. 中国电机学报, 1999 (3)

致 谢

在论文完成之际，很多人给予了我莫大的关心、支持和帮助，我要对他们致以由衷的感谢。

首先，向我的导师侯思祖教授表示最真挚的感谢，研究生学习期间，侯老师不仅给我提供了良好的学习和科研环境，而且对我严格要求、言传身教。侯老师严谨的治学态度、渊博的科学知识、实事求是的科研作风、认真负责的工作态度、诲人不倦的育人精神和独到精辟的见解给我留下了深刻的印象，使我受益匪浅，也必将使我受益终生。在此，谨向侯老师致以最诚挚的谢意和最崇高的敬意。

其次，感谢所有在我最困难的时候对我施以援手的人，没有他们，我无法走到今天。感谢所有电子与通信工程系的老师和保定毅格通信自动化有限责任公司的田玉增等工程师，是他们的无私帮助和不懈鼓励才有我今天的成长。感谢我的父母，感谢研究生阶段与我朝夕相处的同学，他们在学习、生活上的鼓励和帮助，使我得以顺利完成学业。

最后，感谢在百忙中审阅我论文的老师 and 参加答辩会的全体老师和同学。

在学期间发表的学术论文和参加科研情况

- [1] 侯思祖, 王桂云, 陈璐. 基于ARM7的电压谐波智能监测及消谐装置的研究. 低压电器. 中文核心期刊, 2008, (21): 20~23
- [2] 王桂云, 侯思祖. 基于 ARM7 的以太网接口的设计与实现. 微计算机信息. 中文核心期刊, 2009, 4

基于ARM的电压谐波监测及消谐装置的研究

作者: [王桂云](#)

学位授予单位: [华北电力大学\(保定\)](#)

相似文献(0条)

本文链接: http://d.g.wanfangdata.com.cn/Thesis_Y1455387.aspx

下载时间: 2010年5月25日